



INGENIERO DE MATERIALES



UNIVERSIDAD DE SALAMANCA

ESCUELA POLITÉCNICA SUPERIOR DE ZAMORA

Área de Electrónica

Departamento de Física Aplicada

**Estudio Monte Carlo de transistores SB – MOSFET
de doble puerta: Influencia del espesor de la capa
activa de Silicio en las características estáticas**

Tutores:

Raúl Rengel Estévez

María Jesús Martín Martínez

Adjudicado: Marzo 2012

Presentado: Febrero 2013

Proyecto Fin de Carrera

José Santiago García Iglesias

AGRADECIMIENTOS

Antes de comenzar la Memoria de este Proyecto Fin de Carrera, quisiera agradecer de forma sincera a todas aquellas personas que de un modo u otro contribuyeron al desarrollo de la misma:

A los tutores del presente Proyecto Fin de Carrera, Raúl Rengel Estévez y María Jesús Martín Martínez, por su capacidad para guiarme en la realización de un tipo de trabajo nuevo para mí. Agradezco profundamente su disponibilidad, su gran capacidad de trabajo, su rigor científico y su incansable dedicación, suponiendo para mí un modelo a seguir tanto en el ámbito laboral como personal.

Este proyecto fin de carrera ha sido realizado gracias a haber contado con fondos del proyecto METAMOS IST – 016677 financiado por el 6º Programa Marco de la Unión Europea, así como del proyecto TEC2009 – 07597 del Ministerio de Economía y Competitividad y del proyecto SA188A11 de la Junta de Castilla y León; para el estudio de transistores MOSFET de barrera Schottky.

Por otro lado, a mis padres y a mi hermana por estar siempre a mi lado, por su apoyo incondicional y por respetarme y respaldarme en mi decisión de seguir estudiando. A mis amigos por respetar y comprender mis ausencias durante la realización de la titulación y del presente proyecto.

También quisiera agradecer a mis compañeros y amigos de carrera su apoyo y ayuda durante la realización de la misma y por haber hecho del proceso una tarea de grupo más que una individual; y especialmente a Diego y a Vega por aligerar la carga del viaje diario a Zamora y acortar las esperas en la estación de autobuses.

Por último, quisiera agradecer a todas aquellas personas que se hayan sentido involucradas, de un modo u otro, en este proceso, su interés, apoyo o ayuda.

OBJETIVOS Y ESTRUCTURA DEL PROYECTO

ANTECEDENTES

En los últimos años el Grupo de Silicio del Área de Electrónica del Departamento de Física Aplicada de la Universidad de Salamanca, junto con otras universidades y centros de investigación, ha llevado a cabo un programa de investigación muy extenso para efectuar el estudio de un nuevo tipo de dispositivo electrónico, el transistor MOSFET de barrera *Schottky* (SB - MOSFET). El programa de investigación en cuestión ha contado con fondos del proyecto METAMOS IST – 016677 financiado por el 6º Programa Marco de la Unión Europea, así como del proyecto TEC2009 – 07597 del Ministerio de Economía y Competitividad y del proyecto SA188A11 de la Junta de Castilla y León.

El presente proyecto fin de carrera se encuadra dentro del anterior contexto, a partir del cual ha surgido. En él se acomete el estudio y análisis de un nuevo tipo de transistores, los SB – MOSFET de doble puerta (DG – SB - MOSFET), mediante la comparación de los mismos con transistores SB – MOSFET de una puerta y evaluando los efectos que produce la reducción de espesor de la capa activa de los mismos en las características estáticas de dichos transistores, con particular atención a los efectos derivados del fenómeno de la cuantización espacial en capas de semiconductor muy delgadas.

El desarrollo de esta memoria se focaliza en la modificación de la estructura y las dimensiones de los dispositivos para lograr incrementar su rendimiento, sirviendo de ayuda a los fabricantes de prototipos experimentales en su afán de lograr dispositivos cada vez más eficientes. Para lograr realizar un trabajo que sirviera a tal fin se requería que su ejecutor fuera una persona con conocimientos previos en electrónica y en concreto en materiales semiconductores. Las materias estudiadas en la titulación de Ingeniería de Materiales ofrecen la formación necesaria para afrontar el reto exitosamente.

OBJETIVOS

Este proyecto se desarrolla con el ánimo de estudiar el efecto que se produce en el rendimiento de los transistores SB – MOSFET al añadir un segundo contacto de puerta en la parte inferior del dispositivo. Además, se lleva a cabo el análisis de la reducción de espesor de región activa del transistor DG – SB- MOSFET. Para llevar a cabo este estudio se tiene en cuenta, en las simulaciones realizadas, la influencia de la cuantización espacial generada en dispositivos de reducido tamaño como los estudiados. Para llevar a cabo el análisis propuesto, se recurre a la ayuda de un simulador Monte Carlo desarrollado íntegramente en el Área de Electrónica de la Universidad de Salamanca, en el cual se implementa la denominada aproximación del potencial efectivo con el fin de simular los efectos reales que produce la cuantización espacial debida a la proximidad de ambos contactos de puerta. Los datos obtenidos de las simulaciones se comparan con los de simulaciones de un dispositivo de una única puerta, de tal manera que el análisis se realice del modo más objetivo posible.

En la elaboración del proyecto se han seguido los siguientes pasos:

- Formación en el manejo y control del simulador Monte Carlo empleado, procedimientos de definición de tensiones aplicadas entre contactos, obtención de resultados, etc.
- Búsqueda bibliográfica de trabajos científicos realizados previamente, con el fin de obtener información suficiente y referencias adecuadas para realizar un proyecto lo más detallado y actualizado que sea posible.
- Ejecución de las simulaciones, extracción y representación gráfica de los resultados y posterior análisis de los mismos.

La realización de este proyecto supone un reto y un aliciente debido a la escasez de trabajos previos relativos a transistores MOSFET de barrera *Schottky* de doble puerta. Además, existe poca bibliografía relativa al empleo del método del potencial efectivo en simulaciones Monte Carlo para analizar los efectos de la cuantización espacial, puesto que se trata de un tema de actualidad e inédito en el estudio de

MOSFETs de barrera Schottky. La intención, a la hora de realizar esta memoria, es que los datos aquí presentados puedan servir como referencia para futuras investigaciones, ya que los resultados mostrados se consideran susceptibles de ser publicados en revistas científicas especializadas en Electrónica.

ESTRUCTURA DEL PROYECTO

Para mostrar y analizar los datos obtenidos, así como para una correcta comprensión de los mismos, el proyecto se estructura como sigue.

El primer capítulo consiste en una introducción en la cual se resume brevemente la evolución histórica de este tipo de dispositivos. También se muestran los objetivos que debe cumplir la industria e incluso los problemas a resolver por científicos e ingenieros para mantener la evolución de los transistores MOSFET de Silicio. Por último, se recogen algunas de las propuestas del *International Technology Roadmap of Semiconductors* (ITRS) para lograr solventar los problemas anteriores, tales como las consideradas en este proyecto.

En el segundo capítulo se define qué es un transistor SB – MOSFET, y se realiza una breve descripción general de las uniones metal - semiconductor mediante las teorías de modelado del transporte de portadores a través de barreras de potencial. Estas teorías ofrecen un estudio ideal de las uniones, por lo tanto también se explican diversos efectos reales a tener en cuenta en las uniones *Schottky*.

El tercer capítulo se dedica al simulador Monte Carlo, explicando sus principales características y comparándolo con otros modelos de simulación. La última parte del tercer capítulo se destina a explicar la aproximación del *potencial efectivo*, vital en la realización de este proyecto.

En el cuarto y quinto capítulo se analizan los datos obtenidos y se exponen las conclusiones extraídas de este trabajo respectivamente. El análisis se ciñe a las características estáticas de los dispositivos simulados, comparando los datos de dispositivos de doble puerta con un SB – MOSFET de una única puerta.

Por último, se incluye un apéndice en el que se recogen los principales parámetros físicos del Silicio considerados en las simulaciones realizadas, al igual que resultados de simulaciones de Silicio, que confirman, inicialmente, la validez del simulador empleado.

ÍNDICE

CAPÍTULO I

INTRODUCCIÓN	1
I.1 Origen y evolución de la electrónica	4
I.2 La industria electrónica	6
I.3 La ley de Moore como objetivo de la industria electrónica	7
I.4 Cumplimiento de la ley de Moore a corto plazo	9

CAPÍTULO II

TRANSISTOR SB-MOSFET. ESTRUCTURA Y FUNCIONAMIENTO	13
II.1 Definición del transistor SB - MOSFET	16
II.2 Unión metal - semiconductor	17
II.2.a Caso de banda plana	19
II.2.b Caso de contacto óhmico	19
II.2.c Caso de contacto rectificador	20
II.3 Unión metal – semiconductor fuera de equilibrio	22
II.4 Transporte de corriente a través del contacto Schottky	24
II.4.a Emisión termoiónica. Teoría [Bethe 1942]	25
II.4.b Difusión termoiónica. Teoría [Schottky 1938]	28
II.4.c Componentes de corriente por efecto túnel (procesos 2a y 2b)	29
II.5 Efectos reales en la unión metal - semiconductor	32
II.5.a Efecto Schottky o de carga imagen [Schottky 1914]	32
II.5.b Estados superficiales o de interfaz	33
II.6 Importancia de la altura de la barrera	34
II.7 Proceso de fabricación de un transistor DG – SB – MOSFET	36

CAPÍTULO III

SIMULACIÓN MONTE CARLO. APROXIMACIÓN DEL POTENCIAL EFECTIVO 37

III.1 Modelos de estudio del transporte de carga	40
III.2 Fundamentos del método Monte Carlo	43
III.3 Estructura de la simulación Monte Carlo	45
III.3.a Definición del semiconductor (a)	45
III.3.b Definición física del dispositivo (b)	45
III.3.c Condiciones iniciales (c)	47
III.3.d Movimiento de los portadores (d)	48
III.3.e Absorción de portadores por efecto túnel (e)	48
III.3.f Cálculo espectroscópico (f)	49
III.3.g Inyección de portadores (g)	50
III.3.h Resolución de la ecuación de Poisson (h)	50
III.3.i Cálculo de la corriente en el dispositivo (i)	52
III.3.j Consideración de resistencias en serie (j)	52
III.3.k Cálculo de los coeficientes de transmisión (k)	53
III.4 Aproximación del potencial efectivo	54

CAPÍTULO IV

RESULTADOS Y DISCUSIÓN 57

IV.1 Características físicas del dispositivo	60
IV.2 Efecto cuántico	63
IV.3 Comportamiento del DG – SB – MOSFET frente al SG – SB – MOSFET. Influencia de la tensión de puerta VGS	67
IV.3.a Característica de transferencia	67
IV.3.b Efecto túnel e inyección de portadores	68

IV.3.c Banda de conducción	71
IV.3.d Campo eléctrico y concentración de portadores	73
IV.3.e Velocidad y energía de portadores	77
IV.3.f Transconductancia (gm)	80
IV.3.g Característica de salida	81
IV.4 Influencia del espesor de la capa activa en el SB-MOSFET de doble puerta	82
IV.4.a Característica de transferencia	82
IV.4.b Efecto túnel e inyección de portadores	86
IV.4.c Banda de conducción	87
IV.4.d Campo eléctrico y concentración de portadores	88
IV.4.e Velocidad y energía de portadores	91
IV.4.f Transconductancia (gm)	94
IV.4.g Característica de salida	95
IV.4.h Magnitudes microscópicas del transporte	96
CAPÍTULO V	
CONCLUSIONES	101
APÉNDICE	
MODELADO DEL MATERIAL DE SILICIO. PARÁMETROS DE LA SIMULACIÓN	109
A.1 Estructura de bandas del Silicio	112
A.1.a Banda de Conducción	112
A.1.b Banda de Valencia	113
A.2 Mecanismos de scattering	114
A.2.a Electrones	114
A.2.b Huecos	117
A.2.c Probabilidades de scattering	118

A.3 Modelado de Silicio material	119
A.3.a Tiempo de permanencia en cada valle	119
A.3.b Velocidad de arrastre. Movilidad	120
Bibliografía	125

I. INTRODUCCIÓN

En los dos últimos siglos los avances de la tecnología han modificado la forma de vivir de los humanos a una velocidad mucho mayor que en tiempos pretéritos, especialmente a partir de la Segunda Guerra Mundial hasta nuestros días. Este último periodo está fuertemente influenciado por el desarrollo de la electrónica, hasta el punto en el que hoy en día es difícil concebir cualquier tipo de máquina o herramienta compleja sin que éstas dispongan partes gobernadas o gestionadas mediante elementos electrónicos. La electrónica también ha contribuido al vertiginoso avance de las telecomunicaciones y de la informática, haciendo posible la existencia de artilugios tan comunes como smartphones, ipads, tablets y ordenadores, los cuales se implementan en automóviles, maquinaria de todo tipo, control de factorías, investigación, etc.

En este capítulo introductorio al proyecto, se va resumir brevemente la historia de la electrónica, analizar sucintamente la industria electrónica y describir sus objetivos y principales propuestas para lograrlos.

I.1 Origen y evolución de la electrónica

No es necesario remontarse a eras pretéritas para encontrar el germen de esta rama científica. Se considera que nació a principios del siglo anterior, concretamente en 1904 con el invento de la válvula termoiónica, por parte de John Ambrose Fleming y cuyo funcionamiento se asemeja al de un diodo. Posteriormente en 1906 Lee De Forest inventó el triodo, de comportamiento similar al transistor.

En la primera mitad del siglo XX, se produjeron importantes avances en este campo, entre los que cabe destacar la invención del *transistor de efecto de campo FET* (*Field Effect Transistor*), gracias al físico alemán Lilienfeld. Él mismo lo perfeccionó añadiendo una capa de aislamiento entre el contacto modulador y el conductor, creando de este modo lo que en el futuro se conocería como MOSFET (*Metal Oxide Semiconductor FET*) [Lilienfeld 1930].

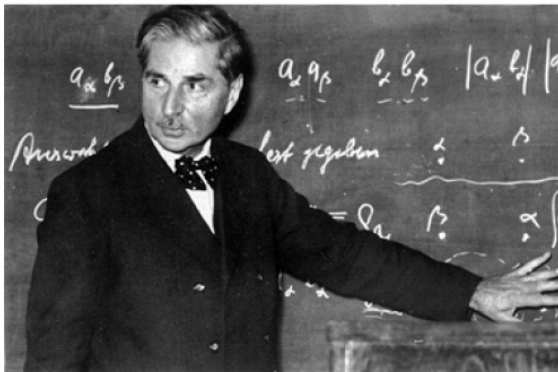


Figura 1.1: Walter H. Schottky (1886 - 1976) inventor del diodo que lleva su nombre [Pascual 2010].

A partir de la Segunda Guerra Mundial, la electrónica revolucionó el mundo gracias al avance vertiginoso de la investigación y a la cantidad de descubrimientos realizados. En 1947, Bardeen y Battain construyeron un transistor bipolar tipo PNP con las uniones PN formadas por diodos Schottky, cuyo

efecto de las cargas imagen ha sido postulado en 1914 [Schottky 1914] y perfeccionándolo se creó el primer transistor bipolar de unión BJT (*Bipolar Junction Transistor*) [Shockley 1951]. En 1954 Texas Instruments fabricó el primer transistor comercial de Silicio y los Laboratorios Bell investigaban en la tecnología base para desarrollar los circuitos integrados (grabado, máscaras, oxidación, etc.), de los cuales el primero fue inventado por Kilby en 1958. Antes de terminar la década de los años 50 del siglo pasado Noyce crea las bases de la tecnología planar, permitiendo la elaboración de los microprocesadores actuales, y en 1960 se desarrolla la deposición por epitaxia en los Laboratorios Bell.

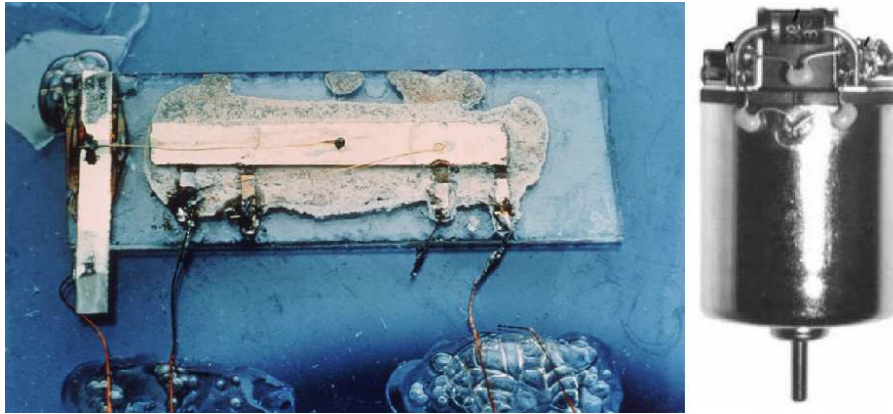


Figura 1.2: Primer circuito integrado fabricado por Kilby en 1958, izquierda [Fuente: Texas Instruments] y primer diodo *Schottky*, derecha [Pascual 2010].

Fue también en 1960 cuando se logró producir el transistor MOSFET, de Lilienfeld, de canal tipo p, gracias a los avances realizados [Kahng y Atalla 1960]. El éxito definitivo de la tecnología MOS de Silicio vino impulsado por la invención en 1963 del circuito CMOS (*Complementary Metal Oxide Semiconductor*) [Wanlas y Sah 1963, Wanlas 1967] consistente en dos MOSFET uno de canal tipo n y el segundo tipo p. Sin embargo, existían problemas en su construcción, sobre todo en los de tipo n, que fueron solventados a comienzos de los años 1970. En esa década Intel Corporation demostró la buena escalabilidad de estos circuitos y la gran competitividad que ofrecían, iniciando así, hasta nuestros días, la era del Silicio puesto que los MOSFET sólo se podían fabricar con este material.

Los MOSFET de barrera *Schottky* surgieron de manera teórica en 1966 cuando Y. Nishi propuso reemplazar las islas altamente dopadas, de fuente y drenador, por metalizaciones *Schottky* [Nishi 1970]. Dos años después, M. P. Lepselter y S. M. Sze fabricaron este tipo de estructura, pero no ofrecían buenos rendimientos debido a la escasez de recursos técnicos. Por fin en 1981, gracias al descubrimiento de la influencia, en la corriente de estos dispositivos, de la separación entre fuente y drenador (la llamada longitud de *underlap*), fue posible aumentar los niveles de corriente en los mismos [Koenek 1981]. Hoy en día el ITRS (The International Technology Roadmap for Semiconductors) propone a los MOSFET de barrera *Schottky* como solución para continuar con el avance de la electrónica [ITRS 2011] y son tema de investigación en la actualidad.

I.2 La industria electrónica

El desarrollo de la industria electrónica ha estado condicionado por la paulatina reducción del tamaño de los transistores para aumentar el rendimiento de los circuitos integrados. Esta continua mejora, ha obligado a una fuerte evolución de las técnicas de fabricación; sirva como ejemplo los importantes avances en litografía como consecuencia de la reducción de tamaño de los dispositivos.

Como cualquier tipo de industria, en la industria electrónica se busca reducir al máximo los costes de producción y ofrecer los productos al mejor precio posible. En este caso el Silicio ha sido la pieza fundamental para lograr el compromiso entre calidad, costes y beneficios. Aunque el Silicio no es un semiconductor ideal dado que su GAP es indirecto, gracias a la abundancia de materia prima y a su facilidad de fabricación, la tecnología del Silicio ha conseguido vencer holgadamente a sus competidores (Germanio y Arseniuro de Galio), reduciendo considerablemente el precio por cada transistor. Además, es muy importante resaltar, que este elemento tiene un óxido natural, fácil de obtener, cuyas cualidades aislantes, mecánicas, de adherencia, etc., han sido claves para el desarrollo de la industria semiconductora de Silicio.



Figura 1.3: Total del valor de los envíos realizados en Estados Unidos desde 2008 y las previsiones de este año y el siguiente [Fuente: www.ce.org, Consumer Electronics Association].

En la actualidad las ventas de la industria de semiconductores se aproximan a los 315.000 millones de dólares en el año 2011 [www.gartner.com; Gartner Incorporation junio 2011] y es una de las industrias más importantes en todo el mundo, pudiendo considerarse uno de los motores de la economía mundial. Como se muestra en la

figura 1.3, no sólo es una industria que sigue creciendo, sino que a pesar de la situación de crisis sostenida se espera un aumento en su facturación.

I.3 La ley de Moore como objetivo de la industria electrónica

Tras el estudio de la evolución de los transistores, Gordon Moore, cofundador de Intel, enunció la ley que actualmente lleva su nombre en 1965 [Moore 1965]. Esta ley lejos de ser una relación empírica es más bien un compromiso que la industria ha venido cumpliendo rigurosamente como objetivo desde entonces. Esto conlleva una reducción de los dispositivos para conseguir duplicar el número de transistores que conforman un chip cada 18 meses. Como consecuencia, en cada nueva generación de dispositivos la velocidad de operación se dobla, el número de transistores por chip se cuadruplica, las dimensiones se reducen a la mitad y el tamaño de los chips aumenta un 50% [Iwai 1999].

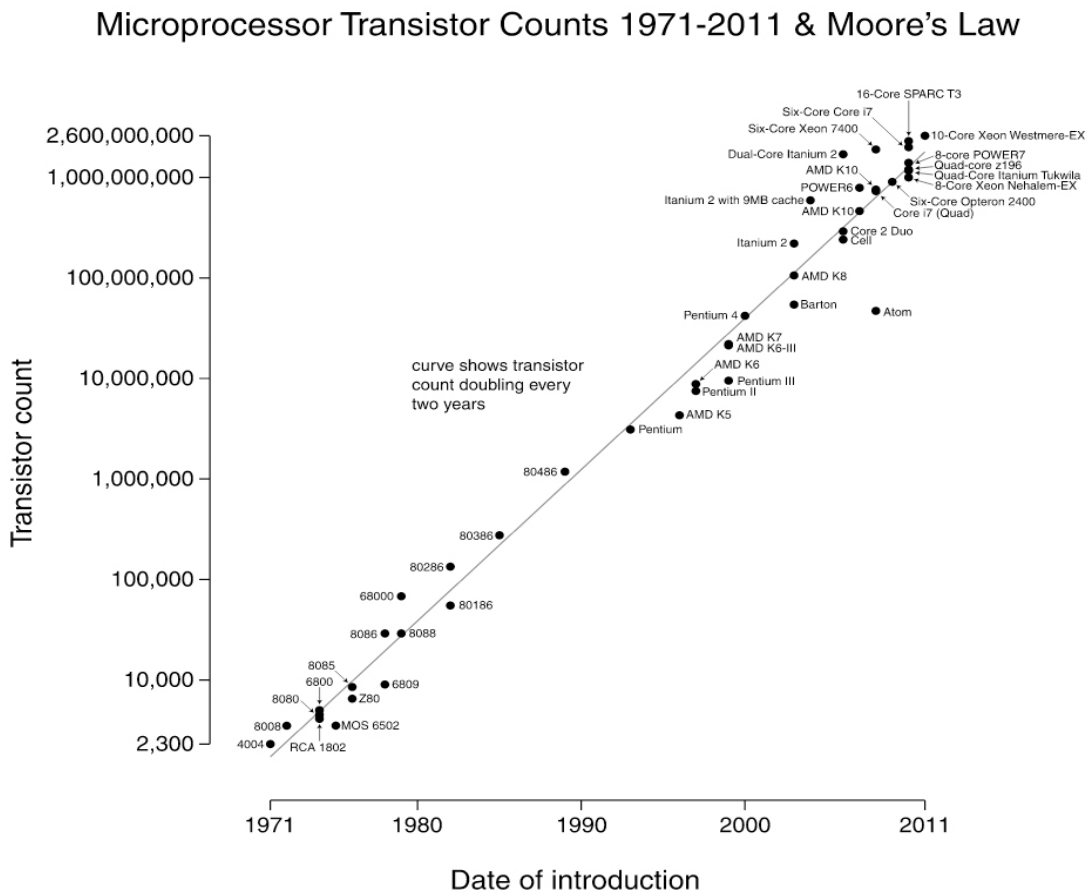


Figura 1.4: Gráfica representativa de la ley de Moore [fuente CRN; www.crn.com].

A mediados de la primera década del presente siglo esta reducción se ha fundamentado en el transistor MOSFET convencional [Wong 2002], usando la tipología CMOS y los materiales típicos de la tecnología del Silicio, dióxido de Silicio, nitruro de Silicio, etc. Este escalado se ha conseguido modificando las dimensiones de los componentes de los transistores, sus espesores, densidades de dopantes, etc. [Pascual 2010].

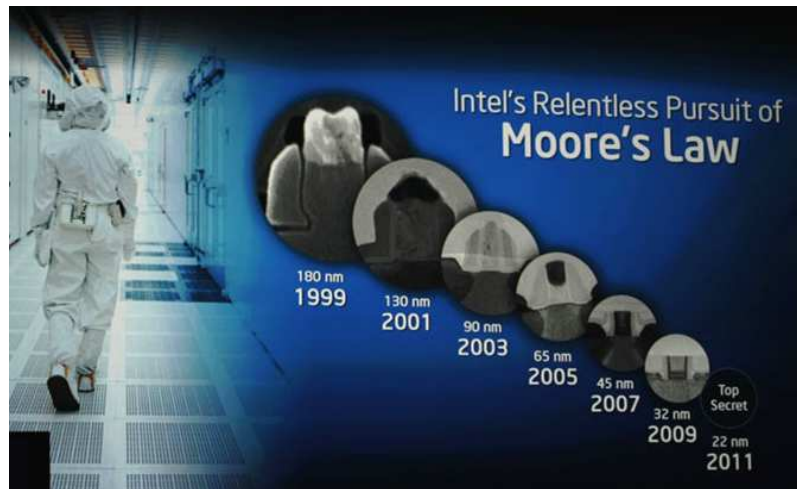


Figura 1.5: Gráfica representativa de la reducción de los dispositivos llevada a cabo por INTEL para alcanzar los objetivos de la ley de Moore [fuente INTEL Corp.].

Sin embargo, la continua reducción hace que se alcancen dimensiones de dispositivos, del orden de decenas de nanómetro, que comienzan a ser muy influyentes, en el comportamiento del transistor, los fenómenos asociados a canales cortos, elementos parásitos, aparición de efectos cuánticos, etc. Otro problema, muy importante, proviene de la drástica reducción de tamaño de los óxidos de puerta, lo cual provoca corrientes de fuga y obliga a buscar dieléctricos de mejor calidad. Además, las resistencias de acceso al dispositivo han de ser más bajas para que no enmascaren el buen funcionamiento del transistor intrínseco, siendo uno de los problemas a resolver más importante de la tecnología MOSFET ultraescalada [Couso 2011].

I.4 Cumplimiento de la ley de Moore a corto plazo

El *International Technology Roadmap of Semiconductors* propone una hoja de ruta (roadmap) para seguir con el fiel cumplimiento de la ley de Moore a pesar de todos los problemas planteados para lograrlo. Con el fin de cumplir con la guía propuesta se recogen una serie de posibles soluciones al escalado de transistores, siendo una de las mismas la suplantación de los transistores MOSFET comunes por los MOSFET de barrera *Schottky* (SB – MOSFET: *Schottky Barrier Metal Oxide Semiconductor field effect transistor*) [ITRS 2011]. Esta sustitución se plantea puesto que, gracias a su estructura, se sustituyen las islas (fuente y drenador) altamente dopadas por un siliciuro (aleación de Silicio y metal), consiguiéndose mejoras en las resistencias de acceso. Además, es factible su fabricación con la tecnología actual y permite más escalabilidad que los MOSFET convencionales, llegando a longitudes de puerta inferiores a 10 nm.

En la siguiente figura se muestra una tabla, en la cual el ITRS ofrece los valores que deben alcanzar los parámetros representados para cumplir con la hoja de ruta marcada. El alcance de dichos valores en el periodo de tiempo de marcado garantizaría el cumplimiento de la ley de Moore.

Table ORTC-2D High-Performance MPU and ASIC Product Generations and Chip Size Model

Year of Production	2011	2012	2013	2014	2015	2016	2017	2018	2019	2020
Flash $\frac{1}{2}$ Pitch (nm) (un-contacted Poly)($\frac{1}{2}$)[2]	22	20	18	17	15	14.2	13.0	11.9	10.9	10.0
DRAM $\frac{1}{2}$ Pitch (nm) (contacted)[1,2]	36	32	28	25	23	20.0	17.9	15.9	14.2	12.6
MPU/ASIC Metal 1 (M1) $\frac{1}{2}$ Pitch (nm)[1,2]	38	32	27	24	21	18.9	16.9	15.0	13.4	11.9
MPU High-Performance Printed Gate Length (GLpr) (nm)††[1]	35	31	28	25	22	19.8	17.7	15.7	14.0	12.5
MPU High-Performance Physical Gate Length (GLph) (nm)[1]	24	22	20	18	17	15.3	14.0	12.8	11.7	10.6
Logic (Low-volume Microprocessor) High-performance $\frac{1}{2}$ Generation at Introduction	p13h	p13h	p16h	p16h	p16h	p19h	p19h	p19h	p22h	p22h
Functions per chip at introduction (million transistors)	8,848	8,848	17,696	17,696	17,696	35,391	35,391	35,391	70,782	70,782
Chip size at introduction (mm ²)	520	368	520	413	328	520	413	328	520	413
Generation at production **	p11h	p11h	p13h	p13h	p13h	p16h	p16h	p16h	p19h	p19h
Functions per chip at production (million transistors)	4,424	4,424	8,848	8,848	8,848	17,696	17,696	17,696	35,391	35,391
Chip size at production (mm ²) §§	260	184	260	206	164	260	206	164	260	206
OH % of Total Chip Area	29.5%	29.5%	29.5%	29.5%	29.5%	29.5%	29.5%	29.5%	29.5%	29.5%
Logic Core+SRAM (Without OH Average Density (M/cm ²))	2,414	3,414	4,828	6,083	7,664	9,856	12,166	15,328	19,312	24,332
High-performance MPU Transistors/cm ² at introduction and production (including on-chip SRAM) ‡	1,701	2,406	3,403	4,287	5,402	6,806	8,575	10,804	13,612	17,150
ASIC										
ASIC usable Mtransistors/cm ² (auto layout)	1,701	2,406	3,403	4,287	5,402	6,806	8,575	10,804	13,612	17,150
ASIC max chip size at production (mm ²) (maximum lithographic field size)	858	858	858	858	858	858	858	858	858	858
ASIC maximum functions per chip at production (Mtransistors/chip) (fit in maximum lithographic field size)	14,599	20,646	29,198	36,787	46,348	58,395	73,573	92,697	116,790	147,147

Figura 1.6: Parámetros especificados por el ITRS en 2011 para el desarrollo de los dispositivos hasta el año 2020.

El estudio realizado en el presente proyecto fin de carrera se enmarca dentro del contexto antes descrito y consiste en analizar una posible solución para poder continuar con los objetivos marcados en la ley de Moore. Se realizan para llevarlo a cabo simulaciones por ordenador, puesto que son una opción viable, versátil y competitiva frente a los elevados costes de construcción y desarrollo de los dispositivos, imposibles de afrontar por la mayoría de los centros de investigación pequeños y medianos.

Concretamente, la finalidad de este proyecto es buscar una solución para conseguir que las características de los SB - MOSFET sean iguales o superiores que las de los MOSFET convencionales. También se persigue obtener una respuesta adecuada de los SB – MOSFET, ya que presentan las ventajas de tener un mayor potencial de desarrollo y evitar las restricciones físicas de otros dispositivos.

Existen varios métodos para incrementar el rendimiento de los SB – MOSFET, o lo que es lo mismo reducir lo máximo posible el parámetro de la altura de la barrera de potencial del contacto *Schottky*. El primer método es la correcta selección de los materiales empleados en la construcción de los transistores, empleando la ingeniería de materiales, y lograr alturas de la barrera de potencial intrínsecamente más bajas.

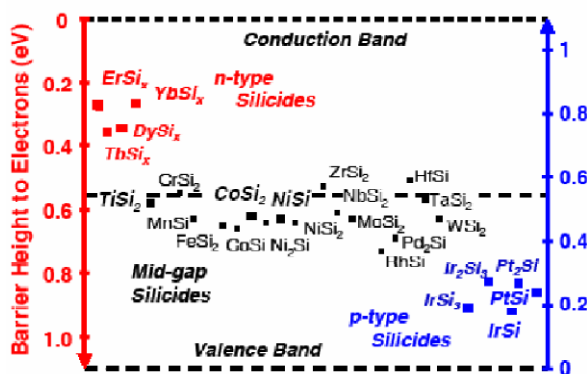


Figura 1.7: Alturas de barrera Schottky para distintos Siliciuros de tipo n y p [Pascual 2010].

Para llegar a conseguirlo experimentalmente, es necesario encontrar el contacto Silicio/Siliciuro de altura de barrera mínima. En la figura adjunta se muestran diversos materiales y las barreras de potencial generadas al entrar en contacto con el Silicio, con ejemplos para dispositivos tipo n y p. Para los de

tipo n el material más adecuado es el Siliciuro de Platino, PtSi (0.22 eV) aproximadamente [Dubois 2004]; y para tipo p el Siliciuro de Yterbio, YbSi_x (0.27 eV) [Zhu 2004].

El segundo método de reducción efectiva de la altura de la barrera de potencial es la introducción de una capa de semiconductor altamente dopada, denominada *capa de segregación de dopantes (Dopant Segregated, DS, layer)* entre el Siliciuro y el silicio del canal, consiguiendo dispositivos más eficientes [Couso 2011].

Otro método para conseguir incrementar el rendimiento de los SB – MOSFET consiste en cambiar la estructura del transistor añadiendo una segunda puerta. Con esta modificación se puede decir que se dispone de dos dispositivos que comparten el semiconductor del canal, la fuente y el drenador. Además, esta configuración reduce en los transistores los efectos nocivos de las longitudes de canal cortas, hecho a tener en cuenta en la reducción de tamaño buscada.

II. TRANSISTOR SB-MOSFET. ESTRUCTURA Y FUNCIONAMIENTO

Antes de ofrecer y analizar los resultados obtenidos en la simulaciones, e incluso antes de detallar los parámetros empleados en las mismas, resulta conveniente definir los dispositivos simulados. En este capítulo se explicará qué es un transistor SB-MOSFET, indicando las partes de las que consta. Se describirá un dispositivo convencional y los cambios efectuados en los dispositivos (doble puerta) simulados. Una vez definidos los dispositivos, se continuará explicando los principios físicos que rigen el funcionamiento del transistor, dando especial importancia a la unión metal – semiconductor, explicando los diagramas de bandas de energía de la misma. Seguidamente, se explicará el efecto de la inclusión de una segunda puerta en el dispositivo en el transporte de corriente termoiónica y túnel y se analizarán los diagramas de bandas de energía. Finalmente, se comentará brevemente un posible proceso de fabricación de un dispositivo de doble puerta, sin olvidar que los procesos de fabricación son muy variados y flexibles.

II.1 Definición del transistor SB - MOSFET

Un transistor es un dispositivo electrónico multifunción, en el cual la acción básica es el control de la corriente que fluye a través del mismo por la aplicación de una diferencia de potencial entre dos terminales, mediante la aplicación de voltaje en un tercer terminal [Neamen 1992]. El terminal que controla el paso de los portadores por el dispositivo se denomina *puerta*, mientras en cada uno de los extremos del transistor se localizan la *fuelle* y el *drenador*, que son los terminales entre los que fluye la corriente al aplicar la diferencia de potencial. Este dispositivo se emplea en el diseño y construcción de circuitos para numerosas aplicaciones, tales como amplificadores, osciladores, etc., gracias a su versatilidad.

Los transistores más utilizados comúnmente son los denominados MOSFET (Metal – Oxide - Semiconductor Field – Effect – Transistor), en los cuales tanto la fuente como el drenador están constituidos por regiones de semiconductor altamente dopadas con dopaje opuesto al del canal. Una alternativa a estos es el denominado MOSFET de barrera Schottky o SB – MOSFET, del que se muestra un esquema en la figura 2.1.

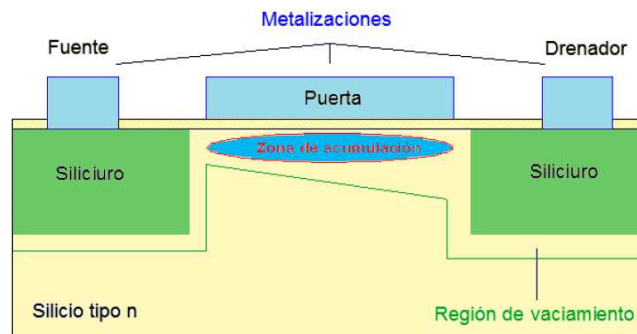


Figura 2.1: Esquema de un transistor SB-MOSFET.

Comparando este dispositivo con un MOSFET convencional se observan dos diferencias fundamentales:

1. En lugar de dopar altamente las islas de los terminales de *fuelle* y *drenador*, se realizan estas regiones mediante un metal aleado con silicio (siliciuros).

2. El contacto de la puerta no llega a cubrir la zona de canal por completo, dejando una separación, de manera que se origina una zona de *underlap*. Mientras tanto en los MOSFET convencionales el contacto de puerta tiene un solapamiento sobre las islas, altamente dopadas de la fuente y el drenador, generándose una zona de *overlap*.

En este proyecto se estudiará la influencia que presenta el dotar de una segunda puerta al dispositivo, siguiendo el esquema descrito en la figura 2.2. Asimismo, dado que la capa activa de los dispositivos en los transistores de doble puerta suele ser de un espesor muy reducido (incluso inferior a la decena de nanómetro), se tienen que tener en cuenta algunos de los efectos de naturaleza cuántica que pueden aparecer en materiales con estas características.

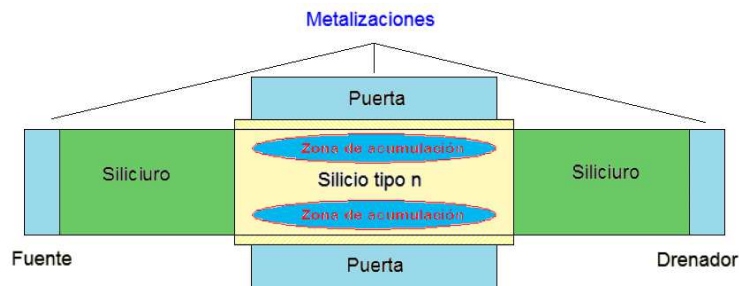


Figura 2.2: Esquema de un dispositivo SB-MOSFET de doble puerta.

II.2 Unión metal - semiconductor

A la hora de afrontar un estudio detallado para la comprensión de los modelos analíticos del transporte de corriente a través de uniones metal – semiconductor [Pascual 2010], es preciso definir los parámetros fundamentales para analizar los diagramas de bandas. En la figura 2.3 se recoge un esquema de las bandas de energía de un metal y un semiconductor antes de producirse el contacto. En este caso se consideran inicialmente materiales ideales, sin manifestaciones de estados superficiales en el semiconductor en su fabricación o provocados por el material al efectuarse el contacto [Albella 1996].

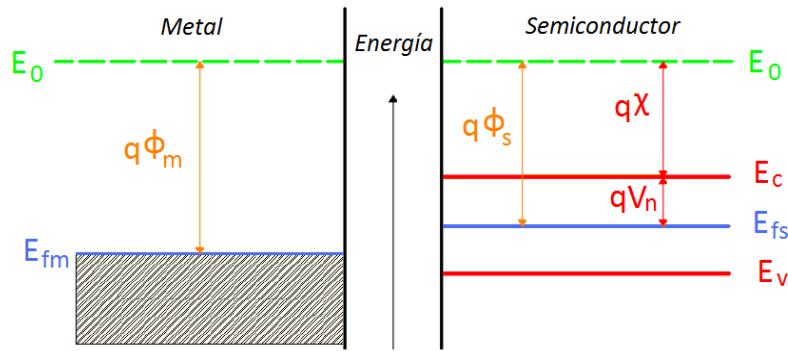


Figura 2.3: Esquema de los diagramas de bandas de energía de un metal (izquierda) y de un semiconductor (derecha) antes de entrar en contacto. En el metal sólo se representa el nivel de Fermi (E_{fm}) al estar muy poblada la banda de conducción, mientras en el semiconductor, también se representan los fondos de las bandas de valencia (E_v) y conducción (E_c).

A continuación se definen los parámetros de los materiales, representados en la figura 2.3:

- **Afinidad electrónica del semiconductor, $q\chi$:** es la energía a aportar a un electrón, en el fondo de la banda de conducción E_c , para llegar al nivel de energía de vacío E_0 , arrancándolo de este modo del átomo.
- **Función de trabajo, $q\phi$:** (de un material) es la diferencia energética entre el nivel de Fermi E_f y el nivel de energía del vacío E_0 . En el metal la función trabajo se denota por $q\phi_m$ y sólo depende del metal empleado. En el semiconductor la función trabajo $q\phi_s$ depende del dopaje del mismo, ya que el nivel de Fermi E_{fs} varía con el tipo de dopaje y la concentración de impurezas de modo que para dopaje tipo p, $q\phi_s$ será mayor que si es de tipo n, para un mismo semiconductor.
- **qV_n :** es la diferencia de energía existente entre el fondo de la banda de conducción E_c del semiconductor y el nivel de Fermi E_{fs} .

Al poner en contacto ambos materiales, en condiciones de equilibrio termodinámico y considerando una unión ideal, los niveles de Fermi de ambos materiales quedan alineados, lo cual puede generar la aparición de una barrera en la intercara metal – semiconductor. En el caso de producirse la barrera, la diferencia

entre las funciones de trabajo de ambos materiales condiciona la modificación de las bandas de energía y condicionan las propiedades de la unión. En los siguientes puntos se analizan los tres posibles casos que pueden surgir en función de las características de los materiales [Pascual 2010].

II.2.a Caso de banda plana

En el caso en el que las funciones de trabajo del metal y del semiconductor fuesen iguales, ver figura 2.3, al unir estos dos materiales las bandas de energía continuarían constantes, puesto que los niveles de Fermi estarían ya alineados antes de la unión. Esta situación se denomina de “*banda plana*” y de este modo se logra el equilibrio termodinámico sin necesitar un intercambio neto de portadores entre los materiales.

II.2.b Caso de contacto óhmico

En este caso la función de trabajo del metal debe ser menor que la del semiconductor si éste es de tipo n ($q\phi_m < q\phi_s$) y mayor si es de tipo p ($q\phi_m > q\phi_s$) [Neudeck 1993].

Si se considera un semiconductor de tipo n, al realizar el contacto se genera una corriente de electrones del metal al semiconductor, alcanzándose el equilibrio al igualarse los niveles de Fermi. Al ser la función de trabajo del metal menor que la del semiconductor, las bandas de conducción y valencia del semiconductor se curvan tal y como se representa en la figura 2.4. Entonces, se origina un campo eléctrico en la unión con sentido metal – semiconductor debido a las cargas acumuladas en la interfaz, positivas en metal y negativas en semiconductor (región llamada capa de acumulación) [Neudeck 1993].

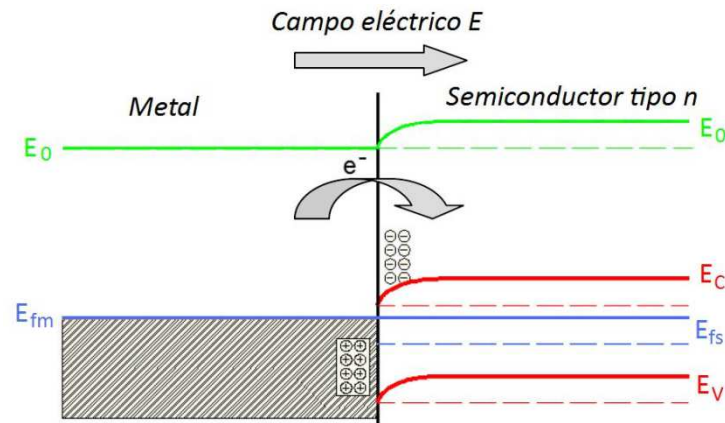


Figura 2.4: Esquema de la unión metal – semiconductor tipo n, en el mismo se observan las curvaturas producidas en las bandas de valencia (EV), conducción (EC) y en el vacío (EO) (líneas continuas gruesas) desde los niveles originales con los materiales separados (trazos finos).

En el tránsito de los electrones desde el metal al semiconductor y en el sentido inverso no existe barrera de potencial que se oponga al movimiento de los mismos, esto unido a una elevada concentración de electrones a ambos lados de la unión con posibilidad de atravesarla hace posible considerar, de modo ideal, que la resistencia asociada al contacto es despreciable, presentando el mismo un comportamiento óhmico. En el caso de un semiconductor tipo p la explicación sería análoga.

II.2.c Caso de contacto rectificador

Para conseguir un contacto tipo rectificador en la unión metal – semiconductor tipo n se tiene que cumplir que $q\phi_m > q\phi_s$ y $q\phi_m < q\phi_s$ si es de tipo p.

Una vez producido el contacto entre ambos materiales los electrones comienzan a fluir desde el semiconductor hacia el metal, de forma similar a como ocurre en una unión p – n [Neudeck 1993]. Este flujo electrónico crea una región de carga positiva en el semiconductor, de ancho W en las proximidades de la intercara, debido a las impurezas donadoras ionizadas. A esta región se la denomina *región de vaciamiento* por estar vacía de electrones libres. Como reacción y para mantener la neutralidad de carga, aparece en el metal una zona cargada negativamente gracias a la concentración de electrones favorecida por la elevada densidad de estados del metal.

Las cargas localizadas a ambos lados de la unión generan un campo eléctrico E_x con sentido desde el semiconductor hacia el metal, campo que alcanza su máximo en la interfaz. Este campo eléctrico provoca una variación del potencial en el interior del semiconductor, y como consecuencia, en la región de carga espacial se produce una curvatura de las bandas de energía del semiconductor opuesta a la producida en el caso de contacto óhmico, en este caso las bandas son convexas desde el punto de vista del nivel de Fermi [Neamen 1992].

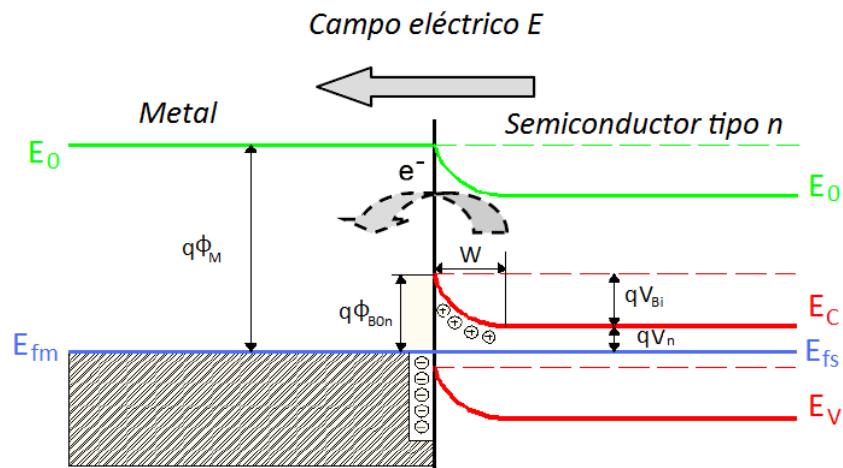


Figura 2.5: esquema de contacto rectificador metal semiconductor tipo n ($q\Phi_M > q\Phi_S$), en el mismo se muestra el cambio producido en las bandas una vez realizado el contacto.

En la figura 2.5 se observa que una vez se alcanza el equilibrio en la unión aparecen dos barreras energéticas $q\Phi_{B0n}$ y qV_{Bi} , las cuales se oponen al flujo de electrones desde el metal hacia el semiconductor y en sentido opuesto respectivamente. También se aprecia con claridad que las barreras no son iguales, presentando mayor dificultad al tránsito electrónico desde el metal hacia el semiconductor.

Por tanto, se define el concepto de altura de barrera *Schottky* como:

$$q\Phi_{B0n} = q(\Phi_M - \chi) \quad \text{E 2.1}$$

y como potencial de contacto a:

$$V_{Bi} = \Phi_{B0n} - V_n \quad \text{E 2.2}$$

II.3 Unión metal – semiconductor fuera de equilibrio

Anteriormente se han estudiado los casos de uniones en equilibrio, sin embargo, en este apartado se explica qué sucede en las uniones cuando se aplica un potencial exterior desde el metal al semiconductor V_a , el cual provoca modificaciones en el diagrama de bandas [Neamen 1992]. En función del signo del voltaje aplicado en el metal se estudian los siguientes casos:

- **Unión polarizada en directa:** en este caso el voltaje positivo está aplicado en el metal y provoca que el nivel de Fermi del semiconductor esté más elevado que el del metal, consiguiendo un ascenso de las bandas de energía. Al subir las bandas de energía el flujo de electrones desde el semiconductor al metal se ve favorecido por la reducción de la altura de la barrera. Sin embargo en el sentido opuesto la barrera permanece constante de manera ideal. Resumiendo, el flujo desde el semiconductor al metal aumenta con el voltaje aplicado V_A mientras que en sentido opuesto permanece idealmente constante y puede considerarse despreciable para elevados valores de V_A [Pascual 2010].

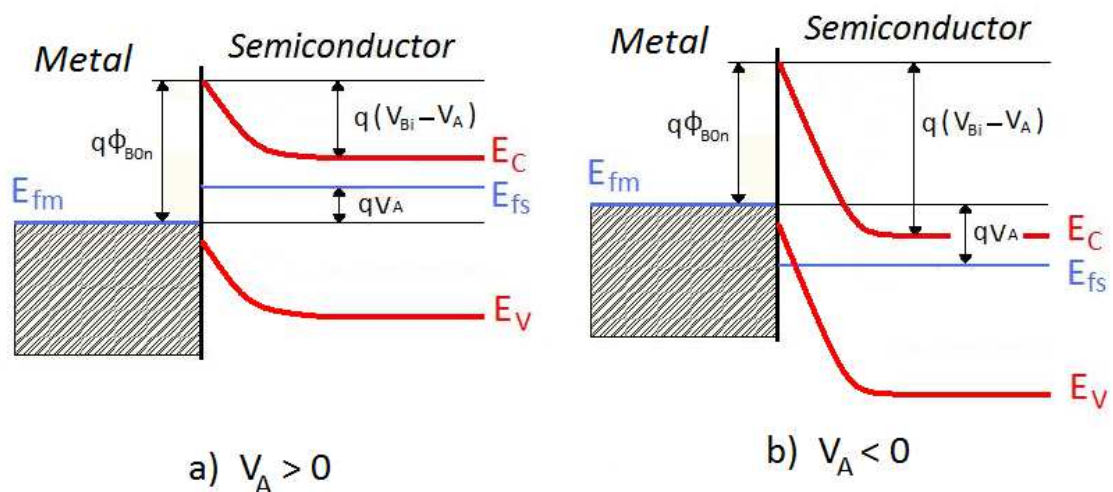


Figura 2.6: Esquema contactos Schottky polarizados: a) polarización directa; b) Polarización inversa.

- **Unión polarizada en inversa:** en este caso el voltaje aplicado en el metal es negativo (caso del contacto de fuente en los dispositivos estudiados) y las

bandas de energía descienden tal y como se ve en la figura 2.6. El flujo de electrones desde el semiconductor hacia el metal se ve reducido en este caso al aumentar la barrera energética. Por su parte, la barrera al flujo electrónico desde el metal hacia el semiconductor se puede considerar también constante, pero la misma sufre un estrechamiento que provoca un aumento extraordinario en la componente de túnel cuántico y de la corriente termoiónica debido a las cargas imagen [Pascual 2010].

Como se observa en la figura 2.5, ambos esquemas corresponderían a un contacto rectificador en el caso de estar en equilibrio, de modo que el ancho de la región espacial W depende del voltaje aplicado según la expresión:

$$W = \sqrt{\frac{2\varepsilon_s}{qN_D} \left((v_{Bi} - v_A) - \frac{K_B T}{q} \right)} \quad \text{E 2.3}$$

Además, se puede calcular el campo eléctrico E_x y el potencial, usando la aproximación de *vaciamiento total*, consistente en suponer que toda la carga existente en la región de vaciamiento se debe a impurezas ionizadas no compensadas, despreciando la carga de los electrones libres por tener concentraciones despreciables frente a las de dopado. También se tiene en cuenta la contribución de la cola de la distribución de los portadores mayoritarios mediante el factor $K_B T/q$.

$$|E(x)| = \frac{qN_D}{\varepsilon_s} (W - x) = E_m - \frac{qN_D}{\varepsilon_s} x \quad \text{E 2.4}$$

$$\varphi(x) = \frac{qN_D}{\varepsilon_s} (W - x)^2 - (v_{Bi} - v_A) + \frac{K_B T}{q} \quad \text{E 2.5}$$

Donde ε_s es la permitividad del semiconductor, K_B la constante de Boltzmann, T la temperatura absoluta, N_D concentración de impurezas donadoras y E_m el valor máximo del campo que ocurre en la interfaz y se obtiene:

$$E_{m\acute{a}x} = E(x = 0) = \frac{2((v_{Bi} - v_A) - \frac{K_B T}{q})}{W} \quad \text{E 2.6}$$

Por último, se puede obtener la carga almacenada por unidad de área en la zona de carga espacial, correspondiente a la capacidad de un condensador plano paralelo

de igual permitividad que el semiconductor y con separación de placas W , mediante la expresión:

$$Q_{sc} = qN_D W = \sqrt{2\epsilon_s q N_D ((v_{Bi} - v_A) - \frac{K_B T}{q})} \quad \text{E 2.7}$$

II.4 Transporte de corriente a través del contacto *Schottky*

Con los conceptos básicos de la unión metal – semiconductor establecidos es viable realizar el estudio del transporte de corriente de forma más exhaustiva, centrando el estudio en la unión tipo rectificador y para un semiconductor tipo n, ya que el estudio es análogo para el tipo p.

En los contactos *Schottky* el transporte de corriente se debe principalmente a los portadores mayoritarios, contrariamente a la unión p – n polarizada en inversa, [Sze 1981]. En la figura 2.7 se exponen de forma gráfica los diferentes flujos de portadores mayoritarios, en este caso electrones. Posteriormente, se realiza un estudio más detallado de las componentes de la corriente [Pascual 2010]. Antes de explicar con detalle las componentes termoiónica y túnel, se debe señalar que, debido a las características de las estructuras simuladas y los voltajes empleados, la recombinación y la inyección de huecos (minoritarios) no serán tenidos en cuenta al no intervenir de manera apreciable dichos efectos en las simulaciones realizadas.

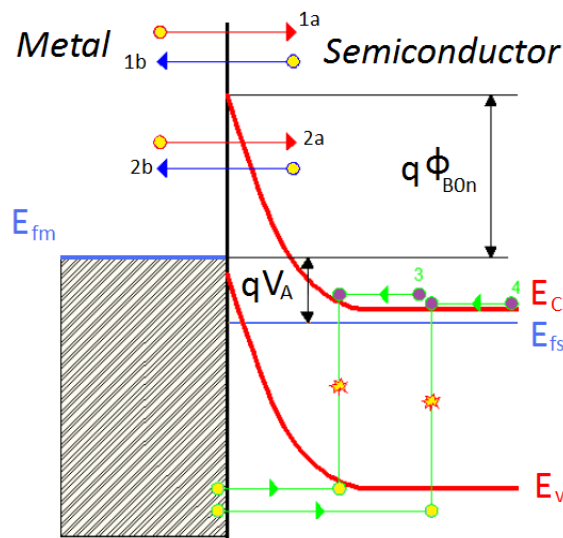


Figura 2.7: Esquema de las componentes principales de la corriente en un contacto Schottky.

II.4.a Componentes de corriente termoiónica (procesos 1a y 1b)

Ambos procesos corresponden a la inyección (metal a semiconductor) y de absorción (semiconductor a metal) respectivamente. Este transporte de portadores se produce si los mismos tienen la suficiente energía como para superar la barrera de potencial. En este caso la figura representa una unión polarizada en inversa, que es la situación más relevante en el presente proyecto, y se puede observar que existe una barrera de potencial $q\Phi_{B0n}$ independiente de V_A aplicada que se opone a la componente de inyección. Sin embargo, para la componente de absorción la barrera crecería progresivamente con V_A dificultando cada vez más su aportación a la corriente total.

Los modelos de comportamientos descritos se explican mediante las *teorías de emisión y difusión de portadores*.

II.4.a Emisión termoiónica. Teoría [Bethe 1942]

En 1942 Bethe enunció la teoría de emisión termoiónica, basada en las siguientes hipótesis:

- a) La altura de la barrera $q\Phi_{B0n}$ es mucho mayor que $K_B T$.
- b) El plano de emisión, perpendicular a la dirección de incidencia x se supone en equilibrio termodinámico.
- c) El equilibrio termodinámico no se ve afectado por la presencia de una corriente neta, condición de cuasi – equilibrio.

Bajo estas condiciones, la densidad de corriente neta es el resultado de la suma de dos densidades de corriente, ver figura 2.7, la primera fluye desde el metal al semiconductor y la segunda en sentido opuesto, ambas dependen solamente de la altura de la barrera. Por último, se puede suponer que en la región de vaciamiento los electrones poseen un comportamiento balístico o cuasi – balístico.

Corriente de absorción termoiónica

Esta componente (caso 1b, figura 2.7) depende de la barrera que se opone al flujo de portadores $q(V_{Bi} - V_A)$ y de la tensión V_A . A la hora de simplificar los cálculos se considera un semiconductor genérico con la banda de conducción formada por valles esféricos y cuyos portadores tienen una masa efectiva m^* . La densidad de corriente se puede obtener mediante la concentración de electrones con suficiente energía para superar la barrera [Sze 1981]:

$$J_{s \rightarrow m} = \int_{E_{fs} + q\phi_{Bn}}^{\infty} qv_x dn \quad \text{E 2.8}$$

donde V_x es la velocidad de los electrones en la dirección X; al tener en cuenta únicamente la corriente termoiónica los límites de integración van desde el máximo de la barrera hasta infinito; dn es el incremento infinitesimal de la densidad de portadores en un intervalo de energía dE obtenido mediante la expresión:

$$dn = n(E)f(E)dE \quad \text{E 2.9}$$

Siendo $n(E)$ la densidad de estados energéticos considerados (esferas isoenergéticas). Además, se considera el semiconductor como no degenerado, $f(E)$ es la función de distribución de Maxwell – Boltzmann [Pascual 2010] y se obtienen mediante las siguientes ecuaciones:

$$n(E) = \frac{4\pi(2m^*)^{\frac{1}{2}}}{h^3} \sqrt{E - E_c} \quad \text{E 2.10}$$

$$f(E) = \exp\left(\frac{-(E - E_{fs})}{K_B T}\right) \quad \text{E 2.11}$$

Suponiendo que toda la energía de los electrones en la banda de conducción es cinética:

$$E - E_c = \frac{1}{2}m^*v^2 \quad \text{con} \quad v^2 = v_x^2 + v_y^2 + v_z^2 \quad \text{E 2.12}$$

A partir de lo anteriormente expuesto se puede escribir la densidad de corriente del semiconductor al metal como:

$$J_{s \rightarrow m} = \left(\frac{4\pi q m^* K_B^2}{h^3} \right) T^2 \exp\left(-\frac{qV_n}{K_B T}\right) \exp\left(-\frac{m^* v_{0x}^2}{2K_B T}\right) \quad \text{E 2.13}$$

donde h es la constante de Planck, qV_n la diferencia energética entre la banda de conducción y el nivel de Fermi y V_{0x} es el valor de la velocidad con la cual los electrones alcanzan la energía cinética suficiente para superar la barrera de potencial:

$$\frac{1}{2} m^* v_{0x}^2 = q(V_{Bi} - V_A) \quad \text{E 2.14}$$

Con la expresión anterior se puede obtener la densidad de corriente en función de la altura de la barrera $q\Phi_{B0n}$, que por definición es la suma del potencial V_n y V_{Bi} , ver figura 2.5.

$$J_{s \rightarrow m} = A^* T^2 \exp\left(-\frac{q\Phi_{B0n}}{K_B T}\right) \exp\left(-\frac{qV_A}{K_B T}\right) \quad \text{E 2.15}$$

$$\text{siendo } A^* = \frac{4\pi q m^* K_B^2}{h^3} \quad \text{E 2.16}$$

la constante de Richardson efectiva para la emisión termoiónica. Al haber considerado que el semiconductor tiene una masa isótropa en el mínimo de la banda de conducción A^* se obtiene como:

$$\frac{A^*}{A} = \frac{m^*}{m_0} \quad \text{E 2.17}$$

Mientras tanto, si el semiconductor posee múltiples valles elipsoidales (Silicio), el valor de A^* para cada valle es [Crowell 1965]:

$$\frac{A^*}{A} = \frac{1}{m_0} \left(l_x^2 m_y^* m_z^* + l_y^2 m_x^* m_z^* + l_z^2 m_x^* m_y^* \right)^{\frac{1}{2}} \quad \text{E 2.18}$$

Siendo m_0 la masa del electrón libre, m^* la masa efectiva del portador, A la constante de Richardson de los electrones en el vacío, l_i ($i = x, y, z$) los cosenos directores de la normal al plano de emisión referida a los ejes principales del elipsoide y m_i^* ($i = x, y, z$) las componentes del tensor masa efectiva.

Corriente de inyección termoiónica

En este caso (1a figura 2.7) la corriente únicamente depende de la altura de la barrera $q\Phi_{B0n}$ y no de la tensión aplicada, por lo tanto, para calcular el valor de la densidad de corriente desde el metal hacia el semiconductor se parte de que en equilibrio termodinámico la corriente neta ha de ser nula. Tomando $V_A = 0$ en la ecuación E 2.14 se obtiene el valor de la densidad de corriente:

$$J_T = A^*T^2 \exp\left(-\frac{q\Phi_{B0n}}{K_B T}\right) \quad \text{E 2.19}$$

Por lo tanto, la densidad de corriente total es la suma de las ecuaciones E 2.14 y E 2.17, con signo positivo si la corriente es desde el metal al semiconductor:

$$J_T = A^*T^2 \exp\left(-\frac{q\Phi_{B0n}}{K_B T}\right) \left(\exp\left(\frac{qv_A}{K_B T}\right) - 1\right) \quad \text{E 2.20}$$

sumatorio en el que se ha introducido el concepto de *densidad de corriente inversa de saturación*:

$$J_{ST} = A^*T^2 \exp\left(-\frac{q\Phi_{B0n}}{K_B T}\right) \quad \text{E 2.21}$$

II.4.b Difusión termoiónica. Teoría [Schottky 1938]

Con el fin de explicar el transporte de portadores por encima de la barrera de potencial, se puede emplear la teoría de difusión de Schottky como alternativa a la de emisión termoiónica, basada en las siguientes hipótesis:

- a) La altura de la barrera $q\Phi_{B0n}$ es mucho mayor que $K_B T$.
- b) Tiene en cuenta los efectos de las colisiones de los electrones en la región de vaciamiento.
- c) Supone constante la concentración de portadores al principio y al final de la zona de vaciamiento y que la concentración de impurezas del semiconductor es no degenerada.

Partiendo de la ley de Fick:

$$J_T = qD_n \left(-\frac{qn(x)}{K_B T} \frac{\partial \phi(x)}{\partial x} + \frac{\partial n}{\partial x} \right) \quad \text{E 2.22}$$

Donde D_n es la constante de difusión y $\phi(x)$ el potencial para las barreras *Schottky* obtenido mediante la ecuación E 2.4. Para resolver la ecuación diferencial partimos del estado estacionario y con las condiciones de contorno adecuadas [Sze 1981] se obtiene el siguiente resultado:

$$J_T \approx \left[\frac{q^2 D_n N_c}{K_B T} \left(\frac{q(v_{Bi} - v_A) 2N_D}{\epsilon_s} \right)^{\frac{1}{2}} \exp \left(-\frac{q\phi_{B0n}}{k_B T} \right) \right] \left(\exp \left(\frac{qv_A}{k_B T} \right) - 1 \right) \quad \text{E 2.23}$$

Siendo N_c la densidad efectiva de estados de la banda de conducción.

Se comprueba que las expresiones de ambas teorías son muy similares y fueron unificadas por Crowell y Sze en 1966, creando un modelo mucho más complejo. Cabe destacar que, a pesar de las similitudes la J_{ST} de la teoría de emisión termoiónica es más sensible a cambios de temperatura y la J_{SD} de la teoría de difusión lo es a variaciones del voltaje.

II.4.c Componentes de corriente por efecto túnel (procesos 2a y 2b)

Como se ha mencionado anteriormente, existe una contribución a la corriente por parte de electrones que son capaces de atravesar la barrera de potencial. Esta contribución se debe al denominado *efecto túnel* o *emisión de campo*, ya que la probabilidad de que ocurra este fenómeno no es nula [Pascual 2010] y se comprobará en el capítulo de resultados que esta componente tiene mucha importancia en este proyecto. La importancia de la componente túnel en este proyecto se debe a que al aplicar tensiones en inversa se fomenta el estrechamiento de la barrera, lo cual favorece el aumento de la componente túnel.

En los cálculos anteriores se ha de incluir este efecto para obtener las densidades de corriente totales, por lo tanto para el cálculo de J_{s-m} , ésta densidad de corriente será proporcional a T_c (coeficiente de transmisión cuántico) multiplicado por la probabilidad de ocupación en el semiconductor y la de no ocupación en el metal:

$$\frac{J_{s \rightarrow m}}{K_B} = \frac{A^*T}{K_B} \int_{q\phi_{Bn}}^{\infty} T_c(E_{ter}) \exp\left(\frac{-q(v_{Bi} + v_n + E_{ter} - \Delta\phi)}{K_B T}\right) dE_{ter} + \frac{A^*T}{K_B} \int_0^{q\phi_{Bn}} T_c(E_{tn}) f_s(1 - f_m) dE_{tn} \quad E.2.24$$

E_{ter} engloba los valores de energía de emisión termoiónica que pueden poseer los electrones y E_{tn} es el rango de las posibles energías túnel. Las probabilidades de ocupación del metal y del semiconductor se obtienen mediante la función de distribución de Fermi – Dirac, f_s , para el semiconductor y f_m , para el metal.

La corriente que circula del metal al semiconductor se obtiene de modo similar:

$$-\frac{J_{m \rightarrow s}}{K_B} = \frac{A^*T}{K_B} \exp\left(-\frac{q\phi_{Bn}}{K_B T}\right) \int_{q\phi_{Bn}}^{\infty} T_c(E_{ter}) \exp\left(\frac{-qE_{ter}}{K_B T}\right) dE_{ter} - \frac{A^*T}{K_B} \int_0^{q\phi_{Bn}} T_c(E_{tn}) f_m(1 - f_s) dE_{tn} \quad E2.25$$

El valor de la corriente total será la suma de las ecuaciones E 2.22 y E 2.23.

Con el fin de incorporar el concepto de corriente túnel en las teorías expuestas previamente, se puede introducir este efecto como una condición de contorno más, definiendo una constante de Richardson efectiva A^{**} . En esta segunda constante no sólo se tiene en cuenta el efecto del túnel cuántico, sino también fenómenos como el *scattering con fonones ópticos* y las *reflexiones cuánticas* [Crowell 1965b] [Crowell 1966].

$$A^{**} = \frac{f_p f_Q}{1 + \frac{f_p f_Q v_R}{v_D}} A^* \quad E.2.26$$

donde f_p es la probabilidad de de scattering con fonones ópticos y f_Q la de reflexiones y transmisiones cuánticas, siendo ambas función del campo eléctrico. v_R y v_D las velocidades de recombinación y difusión respectivamente.

Definiendo como *corriente de saturación* J_s como:

$$J_s = A^{**} T^2 \exp\left(-\frac{q\phi_{Bn}}{K_B T}\right) \quad E.2.27$$

La densidad de corriente queda expresada:

$$J = J_s \left(\exp\left(\frac{qv_A}{K_B T}\right) - 1 \right) \quad E.2.28$$

La expresión para la corriente es análoga a la calculada previamente, sin embargo, la constante de Richardson sufre una corrección, pudiendo ser considerarla como un parámetro modificable para la incorporación de varios efectos y así definir mejor el comportamiento real de los dispositivos a analizar.

El tratamiento del efecto túnel en contactos Schottky se realiza de manera completa e independiente a través de las ecuaciones E 2.22 y E 2.23 mediante el cálculo del coeficiente de transmisión cuántico TC en la simulación Monte Carlo con la aproximación WKB (desarrollada por G. Wentzel, H.A. Kramers y L. Brillouin en 1926). Esta aproximación consiste en aproximar la solución de la ecuación de Schrödinger empleando una combinación de funciones de onda sinusoidales, evitando los problemas que plantea el resolverla de modo completo y reduciendo el coste computacional. Existen otros métodos más exactos para el cálculo de este coeficiente de transmisión, como el método de la matriz de transferencia de Airy (MTA), el cual proporciona una solución exacta al problema pero a un coste computacional mucho mayor [Rengel 2007].

Ambos procedimientos han sido implementados en los simuladores del grupo de Electrónica del Departamento de Física Aplicada de la Universidad de Salamanca. En la figura 2.8.a se han comparado ambas aproximaciones para el cálculo del coeficiente de transmisión en una barrera Schottky, viéndose una discrepancia significativa en la dependencia con la energía de los valores de T_c . Para energías superiores al valor de la altura de barrera efectiva, con la aproximación **WKB**, el coeficiente de transmisión es igual a la unidad, lo que significa que todos los portadores del metal con energías superiores a $q\Phi_B n$ pueden pasar al dispositivo. Sin embargo, esto no es exacto desde el punto de vista físico [Pascual 2010].

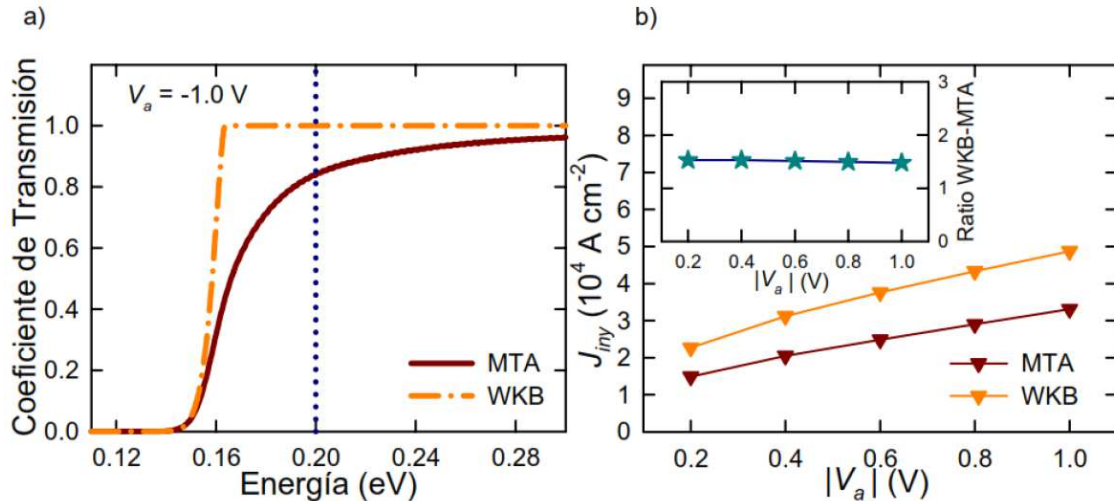


Figura 2.8: a) Comparación del coeficiente de transmisión calculado por los métodos WKB y por la MTA. b) Comparación de la corriente inyectada calculada mediante dichos métodos [Pascual 2010].

Como el fin principal del modelado en el simulador Monte Carlo es la determinación de la corriente total a inyectar, en la figura 2.8.b se representa la misma en función del potencial en inversa aplicado. La aproximación **WKB** sobreestima la corriente total, pero ambas aproximaciones están íntimamente ligadas, ya que el ratio entre las corrientes obtenidas con ambas aproximaciones es prácticamente constante. Es decir, la aproximación **WKB** puede proporcionar un valor de corriente total razonable sin más que usar los parámetros del modelo adecuadamente (por ejemplo la constante de Richardson) [Rengel 2007].

II.5 Efectos reales en la unión metal - semiconductor

Una vez visto el comportamiento ideal de la unión metal – semiconductor, se dedica el presente apartado a la descripción de los efectos no ideales tales como el efecto de cargas imagen y la presencia de estados superficiales en la interfaz, completando de este modo la descripción del dispositivo.

II.5.a Efecto *Schottky* o de carga imagen [Schottky 1914]

En el momento en el que un electrón se halla a una distancia x del metal, se induce una carga positiva en el mismo, la cual atrae al electrón. Esta fuerza de atracción de origen coulombiano se denomina *carga imagen* y se expresa como:

$$F(x) = -\frac{q^2}{4\pi(2x)^2\epsilon_s} \quad \text{E 2.29}$$

donde ϵ_s es la permitividad del semiconductor. Integrando se obtiene la energía potencial total para un electrón localizado a una distancia x de la interfaz:

$$q\phi_P(x) = \frac{q^2}{16\pi x\epsilon_s} + qEx \quad \text{E 2.30}$$

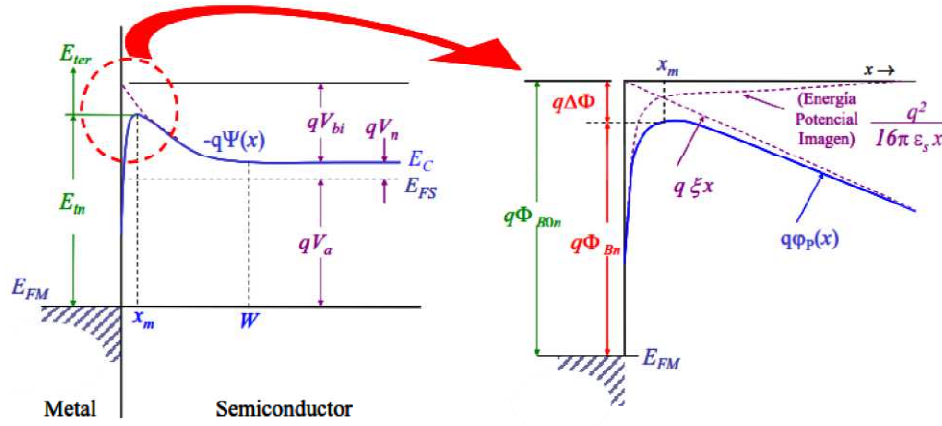


Figura 2.9: Distorsión de la barrera de potencial debido al efecto de las cargas imagen [Pascual 2010].

Mediante la expresión de la energía potencial total se pueden obtener el máximo valor de la misma y su posición, valores que permiten hallar la reducción efectiva de la barrera.

$$x_m = \sqrt{\frac{q}{16\pi E\epsilon_s}} \quad \text{E 2.31}$$

$$\Delta\phi = \sqrt{\frac{qE}{4\pi\epsilon_s}} = 2Ex_m \quad \text{E 2.32}$$

De este modo, el valor de la barrera pasa a denominarse $q\phi_{Bn}$, altura de barrera Schottky, que es igual a la diferencia entre $q\phi_{B0n}$ y $\Delta\phi$. Esta reducción de la barrera tiene una importante repercusión en la componente termiónica, tal y como era de esperar.

II.5.b Estados superficiales o de interfaz

En los materiales reales existe una discontinuidad abrupta de su estructura en la superficie y no todos los enlaces atómicos están satisfechos, quedando átomos en los que no se completa su enlace. Además, otros átomos crean enlaces con vecinos no

idóneos creando asimetrías en los enlaces, existen impurezas, defectos superficiales, etc. Estas circunstancias rompen la periodicidad del potencial eléctrico del cristal y los estados electrónicos de las últimas capas no poseen la energía de los estados en volumen. Estos estados se denominan *estados superficiales o de interfaz* puesto que se originan en la superficie de contacto metal – semiconductor [Albella 1996].

La consecuencia más importante de la existencia de los estados superficiales es que los mismos pueden atrapar cargas, lo cual crea un pequeño campo eléctrico que afecta a la curvatura de las bandas de energía del semiconductor y a la altura de la barrera (asciende o desciende en función del dopaje y los estados superficiales).

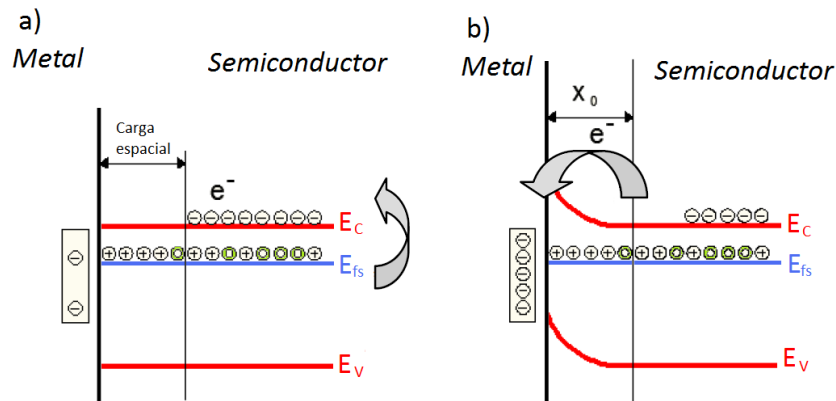


Figura 2.10: Diagrama de bandas de energía de un semiconductor tipo n: a) semiconductor que no ha cedido electrones a estados superficiales aceptadores. b) Los estados aceptadores han atraído electrones generando un campo eléctrico entre las impurezas ionizadas positivas y los electrones atrapados negativos.

Este fenómeno se podría contemplar en las simulaciones Monte Carlo empleando trampas en la interfaz, pero, al modificar solamente la altura de la barrera de potencial se incluye en el valor efectivo de la misma.

II.6 Importancia de la altura de la barrera

La altura de la barrera de potencial generada en los contactos *Schottky* de este tipo de dispositivos juega un papel fundamental en la cantidad de corriente que son capaces de transportar. Para que los SB – MOSFET proporcionen valores de corriente similares a los MOSFET convencionales se necesitan muchos esfuerzos para reducir la

barrera hasta valores que garanticen flujos de corriente adecuados para aplicaciones prácticas. A continuación se exponen varias propuestas para mejorar el rendimiento de los SB – MOSFET.

- a) Una posibilidad para reducir el valor de la barrera efectiva consiste en efectuar la correcta selección de materiales. Parece fácil pensar que trabajar con el material adecuado soluciona el problema, pero en la realidad surgen multitud de problemas diferentes. Por ejemplo, en el caso de dispositivos tipo n, la problemática es mayor puesto que los siliciuros empleados se alean con lantánidos, como el Erbio, los cuales no son fáciles de procesar. Por el contrario, en dispositivos tipo p, el siliciuro de platino presenta mayor facilidad de procesado. En general en la actualidad en material dopado de tipo n no es posible obtener de manera natural alturas de barrera inferiores a 0.27 eV empleando Siliciuro de Yterbio, YbSi_x , [Zhu 2004], aunque se sigue investigando en este aspecto.
- b) Una segunda solución consiste en mantener la altura de la barrera y conseguir estrecharla lo máximo posible y así maximizar la componente por efecto túnel con el uso de capas finas de dopantes adyacentes al contacto. Esta opción ya ha sido estudiada dentro de nuestro grupo de investigación y se ha comprobado que permite obtener corrientes más elevadas gracias a un descenso de los valores de barrera efectiva [Couso 2011].
- c) Por último, otra interesante alternativa consiste en dotar a los dispositivos de una segunda puerta, con lo cual se obtienen dos zonas de acumulación de portadores, de esta manera se podría considerar que se realizan dos SB – MOSFET de una puerta que comparten el canal [Gamiz 2001]. Al incluir una segunda puerta y doblar la zona de acumulación se puede llegar a duplicar los valores de la corriente y aumentar así el rendimiento de los dispositivos. Es en esta posibilidad en la que se centran fundamentalmente los objetivos del presente proyecto fin de carrera.

Aunque la reducción del valor de la altura de la barrera genera mayores valores de corriente, se debe mencionar que al reducir la altura de la barrera también disminuye la probabilidad que tienen los portadores de atravesar la barrera mediante emisión de campo, disminuyendo el ratio entre la corriente de inyección túnel y la corriente total [Pascual 2010].

II.7 Proceso de fabricación de un transistor DG – SB – MOSFET

El proceso de fabricación de transistores MOSFET de barrera *Schottky* de doble puerta como los simulados en el presente proyecto es tecnológicamente complejo. Sin embargo, empleando la tecnología planar, con la que se fabrican los circuitos integrados en la actualidad se pueden construir FinFETs (llamados así por su forma, Fin significa aleta en inglés), que son una variante de los dispositivos de doble puerta, y que ya se han fabricado [Gulzar 2003]. Los FinFETs son dispositivos tridimensionales contruidos sobre la oblea de silicio; el canal está formado por una lámina de Silicio, que une la fuente con el drenador, recubierta en su parte central por el contacto de puerta, tal y como se representa en la siguiente figura.

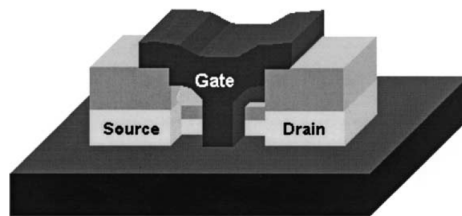


Figura 2.11: Estructura de un FinFET [Gulzar 2003].

Para la realización de un SB – FinFET, en primer lugar se realiza un crecimiento epitaxial de Silicio sobre la oblea de partida, que formará el futuro canal del transistor. Seguidamente, se crece una capa de óxido, como máscara, mediante el método LOCOS (*LOCAl Oxidation of Silicon*) para después crear el canal mediante litografía y posteriormente efectuar el grabado del óxido y la capa epitaxial. Después de crecer otro óxido y realizar un segundo proceso de litografía y grabado se tienen delimitadas las zonas metálicas y se procede a depositar el metal (siliciuros) dentro de las mismas. Finalmente, se elimina con un grabado el óxido, se realizan los óxidos de puerta, mediante oxidación seca o nitridación se realizan todos los contactos metálicos.

III. SIMULACIÓN MONTE CARLO.

APROXIMACIÓN DEL POTENCIAL EFECTIVO

Las simulaciones realizadas en el contexto de la presente memoria se han efectuado mediante un simulador propio (desarrollado en el área de Electrónica de la Universidad de Salamanca, dentro del grupo de investigación de dispositivos de Silicio), basado en el método Monte Carlo de dispositivos. En este capítulo se describen las principales características de este método, considerado de los más adecuados para este tipo de estudios por ser de naturaleza microscópica y estocástica, centrando la descripción en los aspectos más relevantes para llevar a cabo adecuadamente el presente proyecto. Conviene recordar que las simulaciones por ordenador en electrónica son unas herramientas muy importantes actualmente, puesto que son mucho más flexibles, rápidas y económicas que la experimentación en el laboratorio, basada en muchas ocasiones en el costoso método de prueba y error.

En la primera sección del presente capítulo se compara el método Monte Carlo con otros modelos de transporte de carga, indicando sus ventajas e inconvenientes principales. En la segunda sección se procede a explicar los fundamentos microscópicos y estocásticos en los que se basa el método Monte Carlo. En la siguiente sección, la tercera, se representa el diagrama de flujo del simulador, describiendo su estructura y aplicación al estudio de dispositivos electrónicos con contactos tipo *Schottky*. Por último, en la sección final se desarrolla la aproximación del *potencial efectivo*, empleada para implementar en el simulador los efectos de la cuantización espacial.

III.1 Modelos de estudio del transporte de carga

El estudio de los dispositivos electrónicos se basa en magnitudes macroscópicas necesarias para definir el comportamiento de los portadores, magnitudes que son resultado de una serie de procesos microscópicos que ocurren dentro de los dispositivos. Mediante la ecuación de transporte de Boltzmann se describen los fenómenos físicos, dentro del semiconductor, debidos al movimiento de partículas cargadas bajo la acción de campos eléctricos tanto internos como externos [Snowden 1986]. En este proyecto las dimensiones longitudinales (sobre las que tiene lugar el transporte de carga) de los dispositivos simulados son muy superiores a los valores de longitud de onda de De Broglie, por lo que en general se considera adecuada la aproximación semiclásica. Es decir, se supone que el portador está completamente localizado, con posición y momento conocidos en todo instante de tiempo, pero considerando al portador como una partícula de masa dependiente de la energía (aproximación de masa efectiva) y con carga positiva o negativa en función de su posición en el sistema de bandas de energía (electrones o huecos).

Resumiendo, el primer paso para llegar a realizar una descripción del transporte de carga es solucionar la ecuación de Boltzmann, objetivo extremadamente complicado en la mayoría de los casos. Para ello, se recurre a métodos numéricos basados en aproximaciones más o menos restrictivas.

Dentro del conjunto de estos métodos numéricos se recogen en esta memoria el modelo de deriva – difusión, el modelo hidrodinámico y el método Monte Carlo.

Modelo de deriva - difusión

Propuesto por [Snowden 1986] es de tipo macroscópico y sus principales hipótesis son la consideración de los portadores en equilibrio térmico permanente con la red y que el ajuste de la velocidad con el campo aplicado es instantáneo, resultando un modelo muy sencillo, que necesita pocos recursos de cálculo, y fiable en muchos de los casos. Este método no permite estudiar los efectos asociados a los portadores calientes, portadores con gran velocidad debida a los intensos campos eléctricos, puesto que la velocidad de los mismos varía instantáneamente con el campo. Debido a

la circunstancia anterior este método no es adecuado para analizar dispositivos de dimensiones comparables a la distancia sobre la cual aparecen los fenómenos de no equilibrio portador – red [Brennan y Hess 1984], resultando, por lo tanto, de poca utilidad en este proyecto.

Modelo hidrodinámico

Este método [Constant 1980] también es de tipo macroscópico, y mejora el modelo de deriva – difusión, aunque tiene mayor complejidad y aumenta el tiempo de cálculo. En este caso la ecuación de Boltzmann se emplea de forma completa, considerando la dependencia de los parámetros con el momento y la energía. La principal ventaja de este modelo frente al anterior es que permite describir satisfactoriamente fenómenos no estacionarios, tales como la sobrevelocidad, haciéndolo adecuado para el estudio de transitorios de dispositivos y de los portadores calientes. Gracias a estas características este método es adecuado, presentando gran fiabilidad, para el estudio de numerosas magnitudes y el tratamiento de dispositivos submicrométricos. A pesar de las ventajas descritas, este modelo posee limitaciones importantes, por ejemplo la necesidad de proporcionar en los datos de entrada la dependencia de numerosos parámetros con la energía. Para ello, se suelen utilizar resultados calculados con modelos más complejos como el Monte Carlo.

En general, el principal problema de los modelos macroscópicos es que no proporcionan la función de distribución instantánea de la velocidad de los portadores o la corriente instantánea en los terminales [Pascual 2010].

Método Monte Carlo

Al contrario que los anteriores, el Método Monte Carlo [Kurosawa 1966] se basa en una descripción microscópica de los portadores en el dispositivo. El método surge como modelo para resolver la ecuación de Boltzmann en cada instante de forma exacta usando secuencias de números aleatorios y métodos estadísticos. Este método presenta múltiples ventajas frente a los otros, destacando [Martín 1996]:

- a) Reproduce de modo natural el movimiento de los portadores dentro de la red cristalina del semiconductor, mediante la consideración de los mecanismos de dispersión o scattering que tienen lugar dentro del mismo.
- b) Tiene en cuenta los efectos que surgen en dispositivos de dimensiones reducidas, tales como portadores calientes, fenómenos no estacionarios, etc.
- c) Permite estudiar las características tensión –corriente, ya que proporciona el valor de la corriente entre los terminales de los dispositivos instantáneamente. También ofrece valores medios y funciones de distribución de magnitudes de interés, velocidad, energía y concentración de portadores, perfiles de potencial y campo eléctrico, etc.
- d) Proporciona el valor medio de magnitudes microscópicas como el tiempo de tránsito, el número de mecanismos de *scattering*, el tiempo medio entre mecanismos de *scattering*, el recorrido libre medio, la longitud recorrida longitudinal y transversal y la total, así como las funciones de distribución de las mismas.
- e) Posee una gran flexibilidad en la variación de los parámetros físicos y geométricos de los dispositivos y en las condiciones de la simulación, variación muy costosa o imposible en una experimentación, ya que se trata de un método “*pseudo – experimental*” [Rengel 2002].
- f) Es posible considerar determinados efectos cuánticos, como el efecto túnel, así como la inclusión de los efectos de la cuantización espacial empleando el método del *potencial efectivo*, aproximación empleada en el presente proyecto.

El método Monte Carlo es posiblemente el más potente de entre los empleados en la investigación de los dispositivos electrónicos, aunque se necesiten una gran cantidad de recursos de computación, sin embargo, los avances en la velocidad y potencia de los sistemas informáticos van reduciendo el tiempo de cálculo.

Existen varios modelos dentro del método Monte Carlo en función del nivel de complejidad de los mismos, dependiendo del sistema físico a estudiar. El más sencillo es el *Monte Carlo de partícula única* [Jacoboni y Reggiani 1983], que basado en el principio de ergodicidad simula el movimiento de un solo portador durante un tiempo suficiente para reproducir el comportamiento global del sistema. Este método es idóneo para estudiar semiconductores homogéneos en condiciones estacionarias, obteniendo magnitudes como la velocidad, energía, movilidad de portadores y sus funciones de distribución en base al campo eléctrico. Si se estudian fenómenos no estacionarios y procesos de difusión en semiconductores homogéneos, el método a emplear es el *Monte Carlo multipartícula* (o *ensemble Monte Carlo*) [Jacoboni y Reggiani 1983, Jacoboni y Lugli 1989], que simula un conjunto de partículas dentro del semiconductor.

La configuración más compleja es la de los denominados simuladores *Monte Carlo de dispositivos* [Moglestue 1986], gracias a los cuales se pueden estudiar dispositivos en una, dos y tres dimensiones con geometrías complejas. Para ello es preciso modificar el Monte Carlo multipartícula estableciendo condiciones de contorno adecuadas, delimitando espacialmente el dispositivo, para las partículas que alcanzan los límites del mismo. Otra condición necesaria es que el cálculo del potencial eléctrico ha de realizarse autoconsistentemente con la distribución espacial de las partículas a través de la resolución de la ecuación de Poisson mediante las condiciones de contorno adecuadas.

En las simulaciones realizadas en este proyecto se ha usado un simulador que además tiene en cuenta los efectos tanto de túnel cuántico (mediante la aproximación WKB) como de la cuantización espacial gracias al método del *potencial efectivo*, adaptaciones que permiten obtener resultados más cercanos a la realidad en transistores SB – MOSFET con dimensiones muy reducidas.

III.2 Fundamentos del método Monte Carlo

Para modelar el movimiento de un portador o grupo de portadores en el interior de un semiconductor, hay que tener en cuenta la acción del campo eléctrico aplicado y

las interacciones de los mismos con la red cristalina [Yang 1988]. La red cristalina confiere a los portadores una masa efectiva en función de la estructura de bandas y su energía. Además, los portadores sufren colisiones (mecanismos de dispersión o scattering) al interactuar con los átomos de la red cristalina [Rengel 2002]. La frecuencia con la que ocurren estos mecanismos está definida por distribuciones de probabilidad complejas y no es posible estudiarlos de manera sencilla.

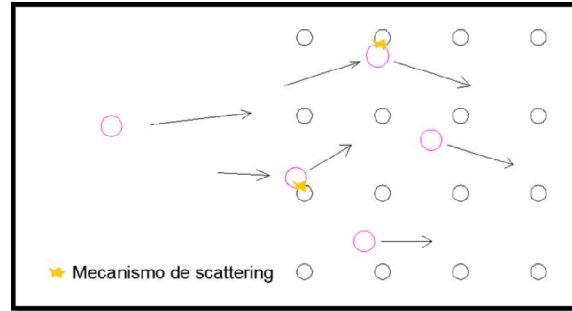


Figura 3.1: Esquema de colisiones de portadores con la red cristalina, mecanismo de scattering o mecanismo de dispersión [Couso 2011].

Para la resolución de las ecuaciones de transporte teniendo en cuenta estos mecanismos, el método Monte Carlo genera números aleatorios con las funciones de distribución de probabilidad adecuadas para poder reproducir otras más complejas. La función aleatoria más sencilla es la distribución uniforme entre 0 y 1, que además está disponible fácilmente en cualquier compilador informático. Así es posible obtener la solución de la ecuación de Boltzmann en cada instante de tiempo sin considerar las restricciones necesarias en los modelos macroscópicos.

La distribución de probabilidad uniforme se puede usar como base para cualquier otra. Denotando como $p(r)$ a una distribución uniforme con r entre 0 y 1 (secuencia de números aleatorios) y $q(\Phi)$ la densidad de probabilidad de una distribución arbitraria. Si $p(r)$ y $q(\Phi)$ toman valores entre 0 y 1 para todo valor de r (están normalizadas) existe un valor Φ que verifica la expresión:

$$\int_0^\Phi q(\Phi') d\Phi' = \int_0^r p(r') dr' \quad \text{E 3.1}$$

En una distribución uniforme $p(r) = 1$, por lo que la expresión anterior se escribe:

$$r = \int_0^\phi q(\phi') d\phi' \quad \text{E 3.2}$$

Si esta integral se puede calcular analíticamente, se obtiene el valor aleatorio ϕ despejando en función de r . En caso contrario se pueden aplicar técnicas para poder realizar la inversión con la que se obtiene el valor ϕ .

Este proceso es la base del método Monte Carlo y debe aplicarse a cada mecanismo que actúe aleatoriamente en el sistema estudiado. El conocimiento previo de las probabilidades con que aparece cada mecanismo es fundamental, ya que posteriormente no se impone ninguna condición sobre la naturaleza del problema, por lo que se emplea en numerosos campos científicos [Rengel 2002].

III.3 Estructura de la simulación Monte Carlo

En el presente apartado se desarrolla de manera sucinta la estructura del simulador Monte Carlo de dispositivos empleado en la realización de este proyecto. En la figura 3.2 se representa el diagrama de flujo de dicho simulador, a partir del cual se van analizar los diferentes niveles del mismo y comentar sus principales características.

III.3.a Definición del semiconductor (a)

El primer paso a la hora de realizar una simulación es definir el material semiconductor considerado en el dispositivo a simular: en el presente proyecto, los parámetros físicos del semiconductor considerado, el Silicio, detallados en el Apéndice. Hay que destacar que una vez descritos los mecanismos de dispersión o scattering y la estructura de bandas del semiconductor (ver Apéndice) es posible realizar la simulación sin ayuda de hipótesis adicionales, lo cual convierte al método en una potente herramienta de simulación.

III.3.b Definición física del dispositivo (b)

La simulación propiamente dicha comienza con la definición del dispositivo [Rengel 2002], para ello, se deben determinar con precisión las dimensiones, los dopajes, posición de los contactos, etc. Seguidamente, se efectúa una discretización espacial, es decir, se define un mallado adecuado para la resolución de la ecuación de

Poisson [Jacoboni y Lugli 1989]. Este mallado debe tener celdas inferiores a la longitud de Debye del material, λ_D , ya que así es posible efectuar correctamente el seguimiento de las variaciones espaciales del campo eléctrico.

$$\lambda_D = \sqrt{\frac{\epsilon_0 \epsilon_r K_B T}{e^2 n}} \quad \text{E 3.3}$$

Siendo ϵ_0 la permitividad eléctrica en el vacío, ϵ_r , la permitividad eléctrica del material, K_B la constante de Boltzmann, T la temperatura, e la carga de los portadores y n la densidad de los mismos.

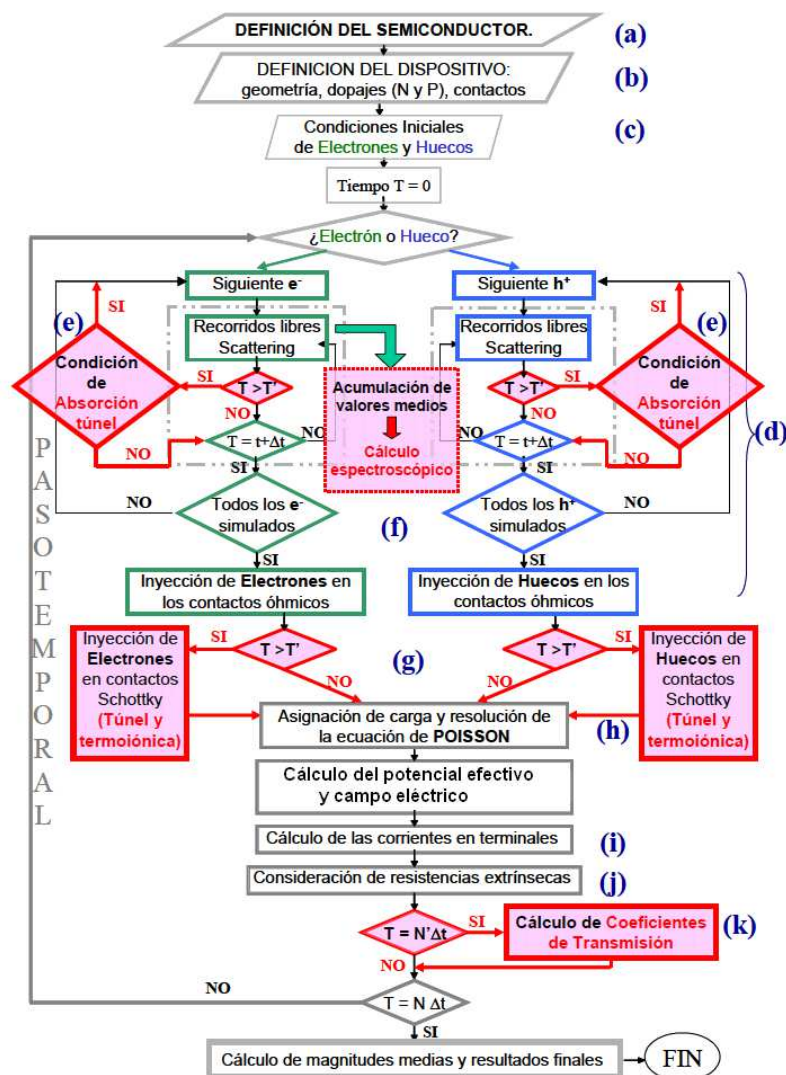


Figura 3.2: Diagrama de flujo del simulador Monte Carlo usado en este proyecto [Pascual 2010].

Otro parámetro que debe seleccionarse adecuadamente son los intervalos temporales para actualizar el campo eléctrico mediante la resolución de la ecuación de

Poisson. Su valor máximo ha de estar limitado por el periodo de la frecuencia de las oscilaciones de plasma del material, ω_p , obteniendo así únicamente las oscilaciones producidas de manera natural; y también debe estar limitado por el tiempo de relajación dieléctrico, τ_d , evitando con ello inestabilidades provocadas por redistribuciones de carga. Se considera por tanto un paso temporal tal que, $\omega_p \Delta t < 2$ y $\Delta t < \tau_d$. También se definen parámetros como la temperatura, tensión aplicada en los contactos, etc.

Se definen:

$$\omega_p = \sqrt{\frac{e^2 n}{\epsilon_0 \epsilon_r m^*}} \quad \text{E 3.4}$$

$$\tau_d = \frac{\epsilon_0 \epsilon_r}{\sigma} \quad \text{E 3.5}$$

donde σ es la conductividad eléctrica del material.

Puesto que la simulación de todos los portadores que existirían en un dispositivo real generaría un tiempo de cálculo inabordable, el método Monte Carlo simula partículas que representan un determinado número de portadores “reales”. Para efectuar esa representación se utiliza el denominado *equivalente partícula electrón*, **EPE** y el *equivalente partícula hueco*, **EPH**. Esto implica un cálculo minucioso del número de partículas a simular (superpartículas) y de los **EPE** y **EPH**, con el fin de alcanzar un compromiso entre la precisión de los resultados (más partículas) y la reducción del tiempo de procesado (mayores **EPE** y **EPH**).

Con las siguientes ecuaciones se obtienen los valores idóneos de los parámetros:

$$EPE_j = \frac{\Delta x_j DII_j}{NP_j} \quad \text{E 3.6}$$

$$EPH_j = \frac{\Delta x_j DIA_j}{NP_j} \quad \text{E 3.7}$$

donde Δx_j es el tamaño de la malla en la dirección x (ancho) en la malla j, NP_j el número de partículas en la malla j, **DII** la densidad de impurezas donadoras ionizadas en la malla j y **DIA** la densidad de impurezas aceptadoras.

III.3.c Condiciones iniciales (c)

Una vez definidos el dispositivo y sus materiales, se han de distribuir los portadores dentro del dispositivo asignándoles unos valores de energía, posición y momento adecuados. La energía inicial está en torno a la térmica de la red, $3/2k_B T$ y las componentes del vector de onda se obtienen de manera aleatoria, al igual que la posición en el interior de la malla correspondiente. Las condiciones iniciales no influyen en los resultados finales, con tiempos de simulación suficientemente largos para alcanzar un estado estacionario. Sin embargo, las condiciones de polarización aplicadas son los únicos parámetros que definen los resultados obtenidos al final de la simulación, no siendo dependientes del estado transitorio [Pascual 2010].

III.3.d Movimiento de los portadores (d)

El movimiento de los portadores está formado por dos partes bien diferenciadas. Por una parte realizan *recorridos libres* (de tipo balístico), en los cuales la velocidad y la posición de los mismos son función de la acción del campo eléctrico. Por otra parte, cada cierto tiempo ocurren los mecanismos de dispersión, que suponemos instantáneos y que interrumpen los recorridos libres pudiendo variar la trayectoria y energía de los portadores.

Cada portador se simula durante un intervalo de tiempo, sufriendo una serie de recorridos libres y colisiones. Pasado ese tiempo se simula el movimiento del siguiente portador y una vez simulados todos los portadores se actualiza el campo eléctrico y se comienza de nuevo la simulación de cada portador (ver figura 3.2).

Para cada portador se calcula la duración del recorrido libre y el mecanismo de *scattering* que va a sufrir, tras el cual el estado del portador varía dependiendo del tipo de mecanismo. Posteriormente se vuelve a determinar la duración del siguiente recorrido libre. Cada elección se basa en una distribución probabilística función de las probabilidades de *scattering* [Rengel 2002].

III.3.e Absorción de portadores por efecto túnel (e)

Para realizar un modelado preciso de un contacto *Schottky* se deben tener en cuenta los procesos de absorción termoiónica y túnel. El primer proceso ocurre si los portadores son suficientemente energéticos como para sobrepasar directamente la altura de la barrera de potencial. En el caso de la absorción por efecto de túnel cuántico se ha de calcular la probabilidad de transmisión a través de la barrera para un rango de energías suficientemente amplio. Por lo tanto, los portadores con energía insuficiente como para saltar la barrera que lleguen a los contactos, verán evaluada la componente del vector de onda paralela al camino túnel. Si ésta es nula, se tiene en cuenta la probabilidad de absorción del portador, que si supera la condición impuesta abandona el dispositivo y deja de simularse su movimiento. En caso contrario, es reflejado. Condiciones similares del tratamiento de este efecto se describen en [Matsuzawa 2000].

III.3.f Cálculo espectroscópico (f)

Para analizar los procesos relacionados con el transporte de electrones en el simulador se define una *región de conteo*, limitada por superficies de entrada y salida, que se puede definir al comienzo de la simulación. En este proyecto dicha región coincide con la zona bajo el contacto de puerta, pudiendo así considerar en igualdad de condiciones los portadores que entran o salen del dispositivo por emisión termoiónica o por efecto túnel.

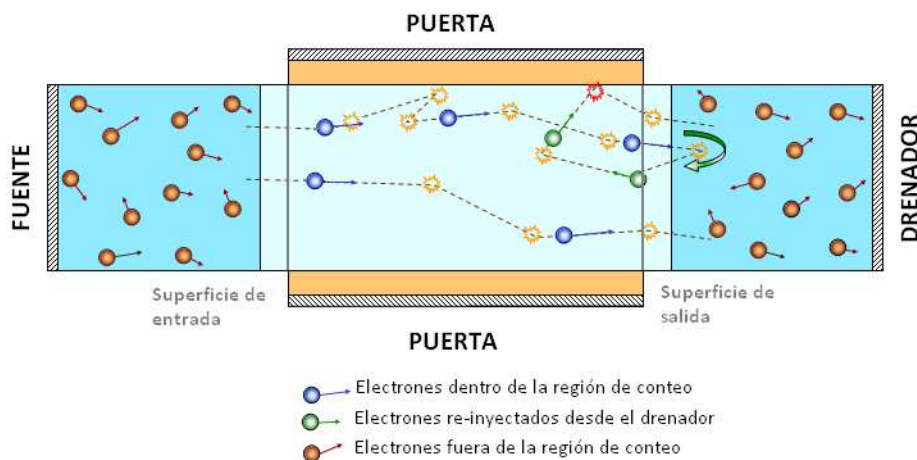


Figura 3.3: Región de conteo en los dispositivos simulados.

Todo electrón que entra en la región de conteo se etiqueta adecuadamente y se registran los mecanismos de *scattering*, tiempos de vuelo libre, recorrido libre medio, etc. Gracias a este análisis exhaustivo de cada partícula se pueden determinar parámetros como el tiempo de tránsito, número de mecanismos de *scattering*, tiempo medio de dichos mecanismos, etc. y obtener no sólo sus valores medios sino también sus funciones de distribución.

Además, se puede simular el dispositivo en modo balístico sin más que “desconectar” los mecanismos de dispersión, haciendo posible la comparación con el comportamiento de la estructura real y con resultados de simulaciones puramente balísticas en las que no existen mecanismos de *scattering*.

III.3.g Inyección de portadores (g)

Como ya se ha visto anteriormente la inyección de portadores se produce mediante dos mecanismos. Los portadores que en el metal tienen energía suficiente como para superar la barrera Schottky, serán inyectados termoiónicamente. El resto de portadores podrán ser inyectados mediante efecto túnel o emisión de campo en cada intervalo temporal una vez transcurrido un tiempo T' . El número de partículas inyectadas se obtiene en función de la probabilidad de transmisión cuántica a través de la barrera. Cada portador que supere la posibilidad de ser inyectado, mediante una técnica de rechazo, se inyecta en la malla adecuada con la componente del vector de onda paralela al camino túnel nula, y el sumatorio de las otras dos componentes igual a la energía térmica [Shen 2004].

III.3.h Resolución de la ecuación de Poisson (h)

Para resolver la ecuación de Poisson se plantean una serie de ecuaciones diferenciales que se solucionan, generalmente, usando el método de las diferencias finitas. Este método consiste en discretizar las ecuaciones en cada nodo del mallado en el que se ha dividido el dispositivo. El proceso de resolución sigue los pasos:

- a) **Asignación de densidad de carga** efectiva a cada nodo. Paso importante, ya que la ecuación de Poisson se resuelve en cada nodo y la densidad de carga

se obtiene por malla. Para asignar la carga en cada nodo se calcula una media ponderada de la densidad de carga media, ρ , dividida por la permitividad del material, $\epsilon_0\epsilon_r$, en las cuatro mallas que rodean a dicho nodo [Martín 1996, Rengel 2002].

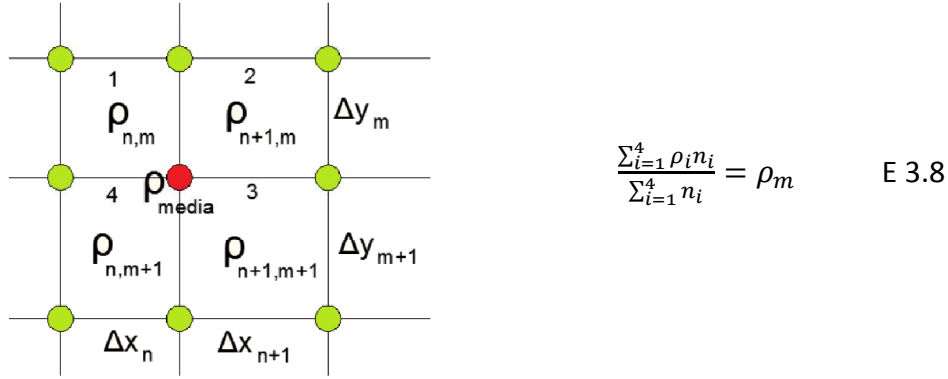


Figura 3.4: Representación de la ponderación de la densidad de carga de un nodo [Couso 2011].

- b) **Resolución numérica de la ecuación de Poisson.** El siguiente paso consiste en discretizar la ecuación de Poisson y resolver el sistema de ecuaciones resultante. La ecuación de Poisson en 2D se puede expresar como:

$$\frac{\partial^2 \varphi}{\partial x^2} + \frac{\partial^2 \varphi}{\partial y^2} = -\frac{\rho_m}{\epsilon_0 \epsilon_r} \quad \text{E 3.9}$$

Empleando el cálculo del apartado anterior se obtiene el segundo miembro de la ecuación y aplicando el método de las diferencias finitas se consigue una expresión para la ecuación E 3.1 que aplicada a cada nodo proporciona el valor del potencial, φ , en cada nodo.

- c) **Cálculo del campo eléctrico** a partir de los valores de potencial calculados:

$$E_x^{n,m} = -\nabla_x \varphi = -\frac{1}{2} \left(\frac{\varphi_{i+1,j+1} - \varphi_{i,j+1}}{\Delta x_n} + \frac{\varphi_{i+1,j} - \varphi_{i,j}}{\Delta x_n} \right) \quad \text{E 3.10}$$

$$E_y^{n,m} = -\nabla_y \varphi = -\frac{1}{2} \left(\frac{\varphi_{i,j+1} - \varphi_{i,j}}{\Delta y_m} + \frac{\varphi_{i+1,j+1} - \varphi_{i+1,j}}{\Delta y_m} \right) \quad \text{E 3.11}$$

donde i, j son los índices de cada nodo.

Hay que destacar que este paso se modifica en el caso de considerara la aproximación del potencial efectivo, tal y como se verá con posterioridad.

- d) **Condiciones de contorno**, fijadas tanto en cada malla, para resolver la ecuación de Poisson, como en la dinámica de las partículas, delimitan las fronteras del dispositivo y separan los distintos materiales en función de las propiedades asignadas a cada uno.

III.3.i Cálculo de la corriente en el dispositivo (i)

Esta magnitud es imprescindible, puesto que proporciona una información de extraordinaria relevancia para determinar el comportamiento del dispositivo, y es necesario tener un valor lo más preciso posible en cada paso temporal de la simulación. Para calcular esta magnitud se dispone de varios métodos, como contar las partículas que entran y salen del dispositivo o contarlas en determinadas zonas del mismo. Sin embargo, el *Teorema de Ramo – Shockley* [Shockley 1938, Ramo 1939], es uno de los métodos más fiables, pues reduce notablemente el ruido matemático y proporciona con mayor precisión el valor instantáneo de la corriente, ya que tiene en cuenta todas las partículas que en un momento dado se encuentran en el interior del dispositivo.

A partir de este teorema la corriente se calcula asignando carga a cada uno de los electrodos del sistema, calculando posteriormente la corriente mediante las derivadas temporales de dicha carga [Rengel 2002]. La ecuación para el cálculo de la corriente es:

$$i_j(t) = - \sum_{i=1}^N q_i v_i(t) \nabla f_i(r_i) \quad \text{E 3.12}$$

donde q_i y v_i son la carga y la velocidad de la partícula i -ésima, $f_i(r)$ es un factor geométrico independiente de la densidad de carga (que corresponde al potencial eléctrico en la posición r cuando el electrodo j -ésimo se encuentra a tensión 1 y los demás a tierra), considerando N partículas y $j = 1, 2$ electrodos.

III.3.j Consideración de resistencias en serie (j)

En el estudio de los transistores SB-MOSFET sólo se simula el denominado *dispositivo intrínseco*, es decir el semiconductor del canal. Sin embargo, en un dispositivo real existe una resistencia macroscópica en serie en los accesos del dispositivo, asociada a la resistencia de las conexiones [Sze 1981]. Este efecto debería

ser tenido en cuenta si se precisara realizar comparaciones efectivas con datos experimentales, simulando lo que se denomina como *dispositivo extrínseco*.

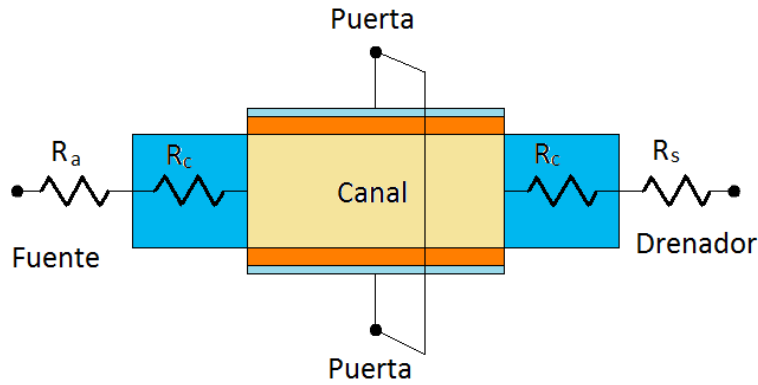


Figura 3.5: Esquema de resistencias de acceso, R_a , de los contactos Schottky R_c y de salida, R_s .

III.3.k Cálculo de los coeficientes de transmisión (k)

Como se ha dicho en apartados anteriores para realizar un estudio completo de un dispositivo se han de analizar tanto la absorción e inyección termiónica, como las componentes debidas al efecto de túnel cuántico a través de la barrera. Para estudiar adecuadamente este efecto es preciso conocer la probabilidad cuántica de transmisión de los portadores a través de la barrera *Schottky*, mediante el empleo de la aproximación **WKB**, véase el apartado II.4.a.

Además de considerar todas las componentes de la corriente dentro del dispositivo, se añade el efecto de reducción de la barrera de potencial que provocan las cargas imagen, véase el apartado II.5.a. Para incluir este efecto en el simulador Monte Carlo, se modifica localmente el perfil de la banda de conducción dado por el simulador usando la siguiente expresión para el cálculo del coeficiente de transmisión:

$$V'(x) = V(x) - \frac{q^2}{16\pi\epsilon_0 x} \quad \text{E 3.13}$$

donde $V(x)$ es el potencial de barrera original, $V'(x)$ el potencial de barrera modificado por la corrección de cargas imagen, q la carga y x la posición en dicho eje.

III.4 Aproximación del potencial efectivo

La reducción de tamaño de los dispositivos electrónicos ha sido la clave para lograr el cumplimiento de la *Ley de Moore*. Sin embargo, también ha provocado la aparición de nuevos efectos debidos a las dimensiones extraordinariamente reducidas de los dispositivos. Para evitar estos efectos los transistores MOSFET de doble puerta (DG-MOSFET) pueden ser una alternativa gracias a su comportamiento, casi ideal, como MOSFET intrínseco [Rengel 2004]. Por contra, la reducción del espesor del canal en este tipo de transistores genera la aparición del efecto de cuantización espacial en la dirección normal al eje longitudinal del canal, donde la capa activa puede llegar a ser menor que 10 nm.

Durante bastante tiempo se ha intentado modelizar la cuantización vertical de la capa activa y determinar su papel en los dispositivos. La aproximación más factible para modelizar los efectos cuánticos en los dispositivos de tamaño tan reducido, es la solución autoconsistente de las ecuaciones de Poisson y de Schrödinger, para definir la posición de la carga en cada instante de tiempo [Ferry 2000]. Sin embargo, esta modelización es extraordinariamente compleja a la hora de usarla en un simulador Monte Carlo, penalizando además notablemente el tiempo de computación [Rengel 2004].

Una alternativa más sencilla de implementar y notablemente menos costosa en cuanto a tiempo de CPU es la denominada aproximación del *potencial efectivo*. Este método se emplea en el presente proyecto, ya que en los DG – SB – MOSFETs simulados es de esperar que el efecto de confinamiento vertical en el canal tenga gran influencia al ser dispositivos de espesores muy reducidos. El fundamento del método consiste básicamente en lo siguiente: una vez resuelta la ecuación de Poisson, en cada intervalo de tiempo, se realiza una convolución del potencial, así obtenido, con la función Gaussiana asociada al tamaño de la función de onda del electrón, con el fin de calcular el potencial efectivo:

$$V_{eff}(x, y) = \frac{1}{\sqrt{2\pi}\sigma} \int V(x, y') \exp\left(-\frac{(y-y')^2}{2\sigma^2}\right) dy' \quad \text{E 3.14}$$

Potencial efectivo a partir del cual se obtienen los campos eléctricos usados en el simulador Monte Carlo, donde σ es la desviación estándar de la función Gaussiana. De este modo es posible tratar los efectos de cuantización espacial producidos por el confinamiento de portadores mediante la corrección cuántica del potencial relativamente sencilla de tratar en el simulador.

IV. RESULTADOS Y DISCUSIÓN

En el presente capítulo se muestran los resultados obtenidos mediante las simulaciones Monte Carlo de los SB-MOSFET de doble puerta, procediéndose al estudio de los mismos conforme a la siguiente estructura. En la primera sección se realiza una breve descripción de los dispositivos, detallando tanto sus propiedades físicas como sus características geométricas más significativas. Posteriormente, en una segunda sección, se comparan los datos obtenidos con los resultados de simulaciones en las que no se tienen en cuenta los efectos cuánticos que se producen en espesores de dispositivos tan reducidos. En una tercera sección se analiza la influencia de la doble puerta en los SB-MOSFET, comparando datos de corriente, concentración de electrones, etc., de un dispositivo de doble puerta con los obtenidos con uno convencional de una puerta. También se evalúan las consecuencias, que se produzcan por la reducción del espesor del dispositivo, desde 10 nm hasta 4 nm, considerando para ello varios espesores de canal.

IV.1 Características físicas del dispositivo

En la figura 4.1 se representa una sección longitudinal de un SB-MOSFET de doble puerta (double gate, DG, en adelante). En la representación se puede ver que, si se tiene en cuenta la dirección vertical, se trata de una estructura metal – óxido – semiconductor – óxido – metal. En cuanto a la dimensión horizontal, la estructura es la de dos uniones metal – semiconductor con orientaciones opuestas, formando los accesos de fuente y drenador.

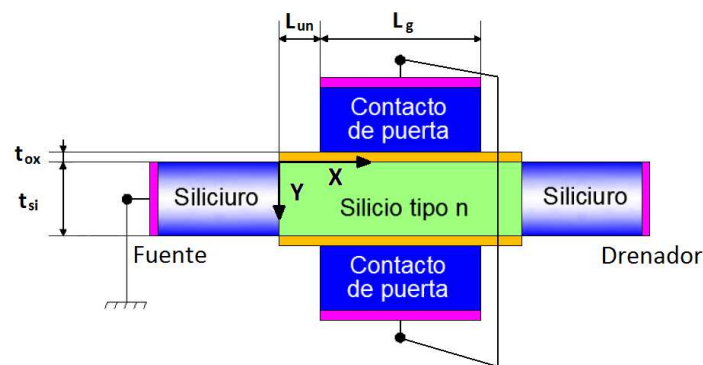


Figura 4.1: Representación gráfica del dispositivo de doble puerta simulado.

En la figura superior se observan representados los ejes de coordenadas, quedando definido el eje X coincidente con la dirección paralela al canal (que a su vez coincide con la dirección cristalográfica $\langle 100 \rangle$). La dirección del eje Y es perpendicular al eje del canal, teniendo el sentido positivo orientado desde la puerta superior hacia la inferior. El origen de coordenadas se posiciona en la esquina superior izquierda del canal, de modo tal que el sentido positivo del eje X se oriente hacia el drenador.

A continuación en la tabla 4.1 se recogen los datos más significativos que definen al dispositivo, tanto físicamente, altura de la barrera, dopaje del canal; como geométricamente, longitud de *underlap*, longitud de puerta, espesor, etc.

<i>Parámetros</i>	<i>Valores</i>	<i>Descripción</i>
L_g	120 nm	Longitud de puerta
L_{un}	5 nm	Longitud de <i>underlap</i>
t_{si}	Variable	Espesor del canal
N_{Dsi}	10^{15} cm^{-3}	Dopaje del canal
Φ_{Bn}	0.20 eV	Altura de la barrera Schottky
t_{ox}	2.2 nm	Espesor del óxido de puerta

Tabla 4.1: Características del dispositivo de doble puerta simulado.

Los parámetros a introducir en el simulador Monte Carlo bidimensional han sido cuidadosamente escogidos con la finalidad de obtener una correcta resolución de la ecuación de Poisson de manera autoconsistente. El paso temporal tiene un valor de 1 fs y el mallado del canal tiene un tamaño de 0.2 nm en la dirección vertical y de 1 nm en la dirección horizontal. Además, se han realizado simulaciones de un dispositivo con una sola puerta, ver figura 4.2 y tabla 4.2, con el fin de realizar un análisis comparativo. En este caso, en el óxido enterrado se aumenta progresivamente el tamaño de la malla hacia el interior del sustrato para optimizar los recursos de CPU y minimizar el tiempo de la simulación, ya que en esta zona no se producen procesos esenciales relativos al transporte de carga en el canal conductor.

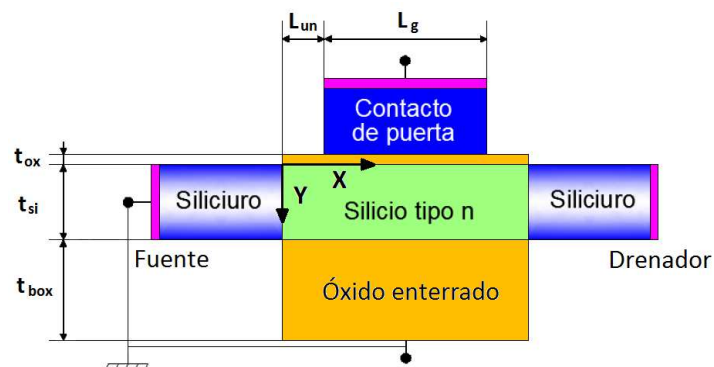


Figura 4.2: Representación gráfica del dispositivo de una sola puerta simulado.

Parámetros	Valores	Descripción
L_g	120 nm	Longitud de puerta
L_{un}	5 nm	Longitud de <i>underlap</i>
t_{si}	10 nm	Espesor del canal
N_{Dsi}	10^{15} cm^{-3}	Dopaje del canal
Φ_{Bn}	0.20 eV	Altura de la barrera Schottky
t_{ox}	2.2 nm	Espesor del óxido de puerta
t_{box}	400 nm	Espesor del óxido enterrado

Tabla 4.2: Características del dispositivo de una sola puerta simulado.

Como el perfil de concentración de portadores varía con la polarización y la reducción del espesor del dispositivo, para lograr una resolución estadística similar para todos los voltajes y espesores estudiados se ha variado el equivalente partícula – electrón (EPE) de manera que el número medio de partículas se mantenga dentro de un rango aceptable. Por ejemplo en el caso de la característica de transferencia de $V_{DS} = 2.0 \text{ V}$ el EPE varía desde 100 cuando $V_{GS} = 0.6$ y el espesor es de 2 nm hasta 10^5 para $V_{GS} = 2.0 \text{ V}$ y 10 nm de espesor, en función de los voltajes aplicados. Además, el número de partículas simuladas varía entre 4000, para los transistores de 10 nm y 229000 para el de 2 nm, correspondiendo el aumento del número de partículas con el aumento de la tensión de puerta V_{GS} aplicada. Finalmente, destacar que todos los cálculos se han efectuado considerando una temperatura de 300 K.

Como se ha indicado anteriormente, para realizar la evaluación de las consecuencias que acarrea el dotar a un dispositivo de una segunda puerta, se ha realizado la simulación de un SB-MOSFET de una puerta (single gate, SG, en adelante), de iguales características geométricas y físicas que el anterior. Además, se han efectuado simulaciones de DG-SB-MOSFETs de diferentes espesores y sin tener en cuenta los efectos cuánticos del confinamiento generado en dispositivos de espesores muy reducidos, para estudiar las consecuencias que ambos efectos generan.

IV.2 Efecto cuántico

En las simulaciones realizadas en el presente proyecto se han tenido en cuenta los efectos producidos por el fenómeno de la cuantización espacial producido reducir drásticamente el espesor de la capa activa de los transistores MOSFET. Con este fin se ha empleado la aproximación del potencial efectivo en las simulaciones realizadas. Este es la primera vez en la literatura que se emplea este método para la simulación Monte Carlo de transistores MOSFET de barrera Schottky. Además, se han efectuado una serie de simulaciones en condiciones de $V_{DS} = 0.0$ V y varios valores de V_{GS} para comparar los resultados obtenidos considerando el efecto cuántico con aquellos en los que no se ha usado la aproximación, de modo que sea posible analizar el fenómeno en primera instancia sin incorporar el efecto de la polarización de drenador, que será estudiado posteriormente.

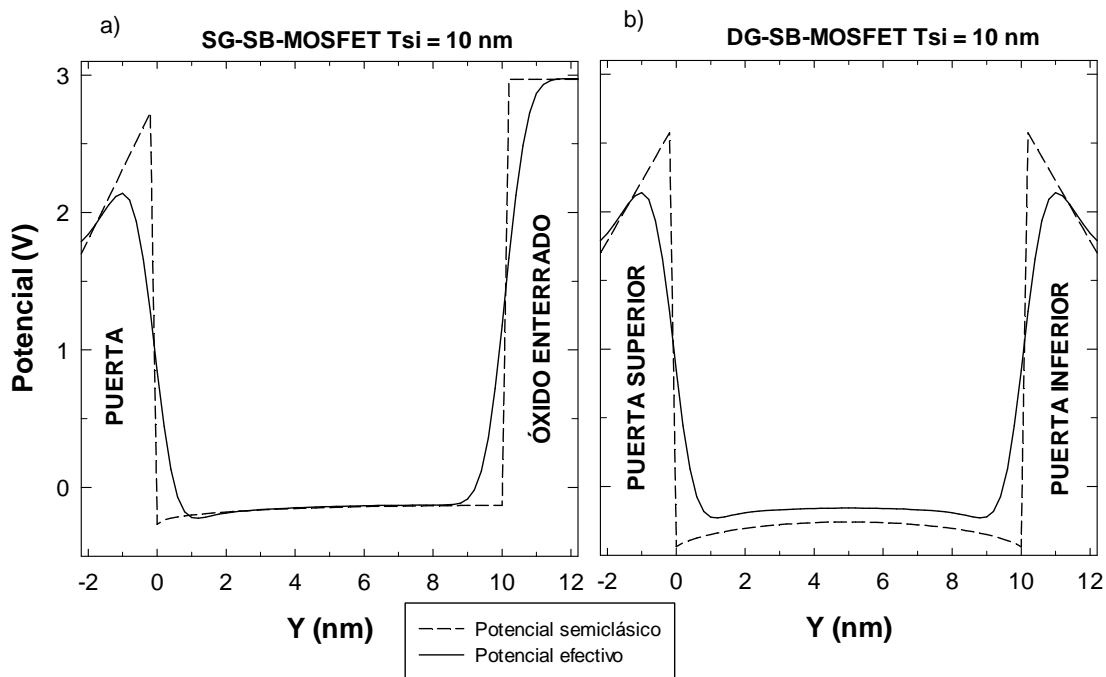


Figura 4.3: Potencial semiclásico (línea a trazos) y potencial efectivo (línea continua) en un SG-SB-MOSFET y en un DG-SB-MOSFET, ambos de 10 nm de espesor, para $V_{GS} = 2.0$ V y $V_{DS} = 0.0$ V.

Para estudiar las consecuencias de emplear la aproximación del potencial efectivo, se representan en la figura 4.3 los resultados correspondientes a dos perfiles verticales de potencial en el centro del canal conductor, considerando el potencial

efectivo y el modelo semiclásico. Dichos potenciales, para ambos dispositivos a) de una única puerta (izquierda) y b) de doble puerta, se han obtenido mediante simulaciones de dos dispositivos (SG-SB-MOSFET y DG-SB-MOSFET) de 10 nm de espesor. Se representan los datos obtenidos en simulaciones con una tensión de puerta de 2.0 V y una diferencia de potencial entre fuente y drenador de 0.0 V.

Como se observa en la figura, aparece un pozo de potencial que, en el caso del potencial calculado empleando el modelo semiclásico, corresponde directamente al salto en los valores del potencial entre el óxido de puerta (y enterrado en el caso del SG – SB – MOSFET) y el semiconductor del canal en la interfaz óxido – semiconductor, tomando el potencial su valor máximo en esa interfaz. Sin embargo, al utilizar la aproximación del potencial efectivo el salto de potencial producido en la sección de cambio del material se suaviza, de manera que presenta un descenso pronunciado de los valores que comienza en el óxido. Esta variación menos abrupta del potencial en las cercanías de la interfaz óxido – semiconductor genera un importante campo eléctrico en la dirección Y que desplaza a los electrones hacia el interior del canal, y cuyas consecuencias en los perfiles de concentración se verán a continuación, reproduciendo de este modo los efectos del fenómeno de la cuantización espacial observados en transistores SOI de capas muy delgadas.

En la siguiente gráfica se representa la concentración de portadores en los dos dispositivos anteriores, recogiendo los perfiles de concentración obtenidos en simulaciones considerando y sin considerar la aproximación del potencial efectivo para $V_{GS} = 2.0 \text{ V}$ y $V_{DS} = 0 \text{ V}$.

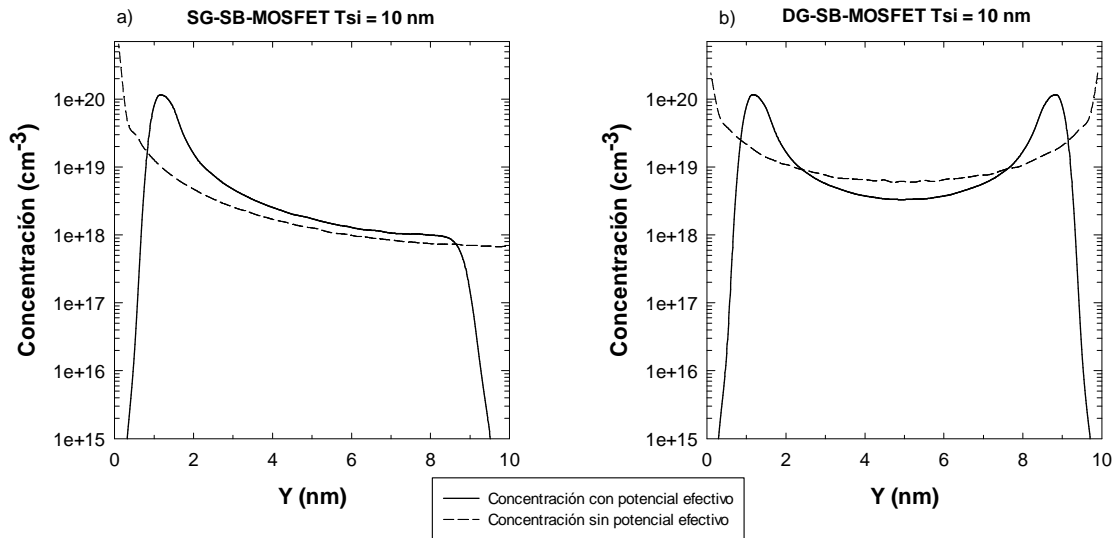


Figura 4.4: Sección transversal, eje Y, a 65 nm de la fuente, de la concentración de portadores sin emplear el potencial efectivo (línea a trazos) y empleando el potencial efectivo (línea continua) en un SG-SB-MOSFET y en un DG-SB-MOSFET de 10 nm de espesor, para una $V_{GS} = 2 \text{ V}$ y $V_{DS} = 0 \text{ V}$.

Como se muestra en las figuras 4.4 y 4.5, al emplear un modelo semiclásico las zonas de acumulación de portadores aparecen justo en la unión óxido de puerta – semiconductor, localizándose el máximo de la concentración en la misma intercara. Sin embargo, si se tienen en cuenta las correcciones cuánticas producidas por el potencial efectivo se produce un desplazamiento, hacia el interior del canal, de las zonas de acumulación de 1.2 nm aproximadamente y de sus valores máximos que se reducen en un 45% en el DG – SB – MOSFET y un 17% en el SG – SB – MOSFET. De este modo, el modelo del potencial efectivo consigue reproducir el efecto real que tendría lugar en un pozo cuántico en el que la disponibilidad de estados energéticos se viera reducida por efecto del confinamiento y por tanto también la cantidad de portadores que se pueden encontrar cerca de las interfaces. Otro efecto que produce el empleo del potencial efectivo es un ensanchamiento de las zonas de acumulación de electrones.

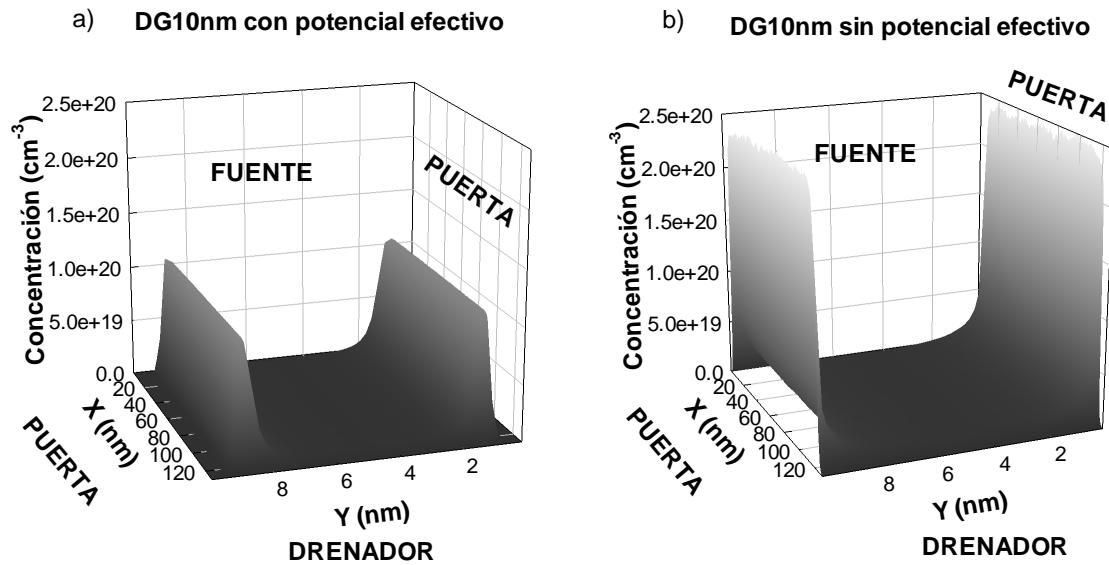


Figura 4.5: Concentración de portadores empleando el potencial efectivo, a), sin emplear el potencial efectivo, b), en un DG-SB-MOSFET de 10 nm de espesor, para una $V_{GS} = 2 \text{ V}$ y $V_{DS} = 0 \text{ V}$.

En cuanto a las diferencias entre el dispositivo de dos puertas y el de una única puerta, la fundamental es la simetría presente en el SB – MOSFET de doble puerta, tanto en el potencial como en la concentración de portadores (aparecen dos zonas de acumulación en el DG-SB-MOSFET), debido al uso de dos puertas, como se muestra en las figuras 4.4 y 4.5.

Como se ha mencionado anteriormente, el hecho de usar el método del potencial efectivo genera el desplazamiento, hacia el interior del canal, de las zonas de acumulación de portadores. En la realización de las simulaciones, para desarrollar el presente proyecto, se ha considerado una interfaz Si/SiO_2 perfectamente especular, sin defectos. Sin embargo, si no se considerase una superficie perfecta, se debería observar una reducción de los mecanismos de scattering de superficie en la interfaz Silicio – óxido de puerta. Este hecho se debe al modelo considerado para el tratamiento del scattering de superficie, basado en una condición de reflexión difusiva/especular en la interfaz. Para paliar este efecto en casos de interfaces con defectos existen otros modelos más complejos que no están implementados en nuestro simulador.

IV.3 Comportamiento del DG – SB – MOSFET frente al SG – SB – MOSFET. Influencia de la tensión de puerta V_{GS}

En el presente apartado se realiza un estudio, basado en la variación de la tensión de puerta V_{GS} , de varias características de los SB-MOSFETs, mediante la comparativa de los resultados obtenidos en las simulaciones de dos dispositivos de igual espesor, uno de una única puerta y otro de doble puerta. En los siguientes puntos del apartado se recogen los datos de las simulaciones y se realiza la comparativa entre los dos tipos de SB-MOSFET.

IV.3.a Característica de transferencia

A continuación se analiza la *característica de transferencia* de los dispositivos simulados, realizando una representación gráfica tensión – corriente, en la cual en el eje de abscisas se representa la tensión aplicada en el terminal de puerta, V_{GS} , y la corriente que circula por el dispositivo, I_D , en el eje de ordenadas, para una diferencia de tensión entre fuente y drenador, V_{DS} , constante.

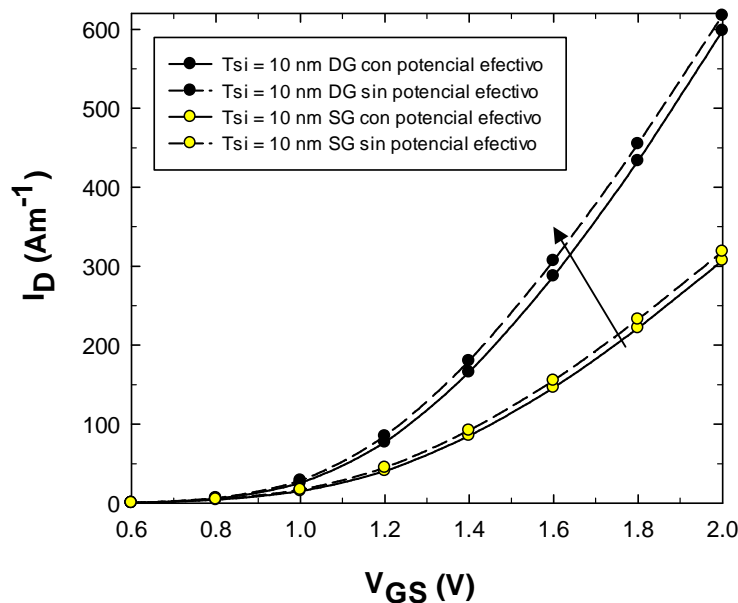


Figura 4.6: Característica de transferencia, sin emplear el potencial efectivo (línea de trazos) y empleando el potencial efectivo (línea continua) de dos dispositivos SB-MOSFET de 10 nm de espesor, uno de una puerta (símbolos amarillo) y otro de doble puerta (símbolos negros) para $V_{DS} = 2.0$ V.

En la gráfica 4.6 se muestra la característica de transferencia de dos dispositivos, uno de ellos es un DG-SB-MOSFET de 10 nm de espesor, el cual se compara con un SB-MOSFET de una única puerta (SG-SB-MOSFET) con $t_{si}= 10$ nm.

De la figura anterior se pueden obtener datos que caracterizan a los transistores, tales como la tensión umbral, definida como la tensión mínima aplicada en el terminal de puerta a partir de la cual se produce corriente eléctrica en el dispositivo. En este caso se observa que la tensión umbral, V_T , es aproximadamente la misma para los dos dispositivos, teniendo un valor cercano a los 0.8 V.

Una vez que V_{GS} supera V_T la corriente fluye a través del transistor y esta corriente I_D es superior en el DG-SB-MOSFET que en el SG-SB-MOSFET, para el mismo valor de V_{GS} aplicado, gracias a la segunda puerta, haciéndose mayor este aumento a medida que V_{GS} crece. Por ejemplo, para una $V_{GS} = V_{DS} = 2$ V y para el transistor de doble puerta de espesor 10 nm se observa un valor de corriente de 598 Am^{-1} y de 307 Am^{-1} en el de una sola puerta. Estos datos demuestran que la corriente en el DG-SB-MOSFET no llega a duplicar, exactamente, los valores obtenidos en el SG-SB-MOSFET.

En la sección anterior de este capítulo ya se han visto, en primera instancia, las consecuencias del uso del método del potencial efectivo. Uno de los efectos que provoca el uso de esta aproximación es la reducción de los valores de la corriente con respecto a los obtenidos de forma semiclásica, tal y como se observa en la figura 4.6. También se puede observar en dicha gráfica que para valores de V_{GS} bajos esta reducción es progresiva y a partir de $V_{GS} = 1.2$ V las curvas tensión – corriente permanecen prácticamente paralelas. Este hecho indica que en los cálculos realizados de forma semiclásica se produce una sobreestimación de los valores de corriente, menor cuanto mayor es la tensión de puerta aplicada. A partir de ahora todos los resultados expuestos en el presente apartado (IV.3) se han obtenido considerando la aproximación del potencial efectivo.

IV.3.b Efecto túnel e inyección de portadores

Como se ha demostrado anteriormente el dotar de una doble puerta al dispositivo aumenta la corriente que circula a través del transistor para una tensión

dada aplicada en las puertas. A continuación, se va a analizar la naturaleza de la corriente que fluye a través de los dispositivos. En las siguientes gráficas se representan la corriente total junto a las componentes túnel y termoiónica, tanto la absorbida como la inyectada, de un DG-SB-MOSFET y de un SG-SB-MOSFET, ambos de 10 nm de espesor.

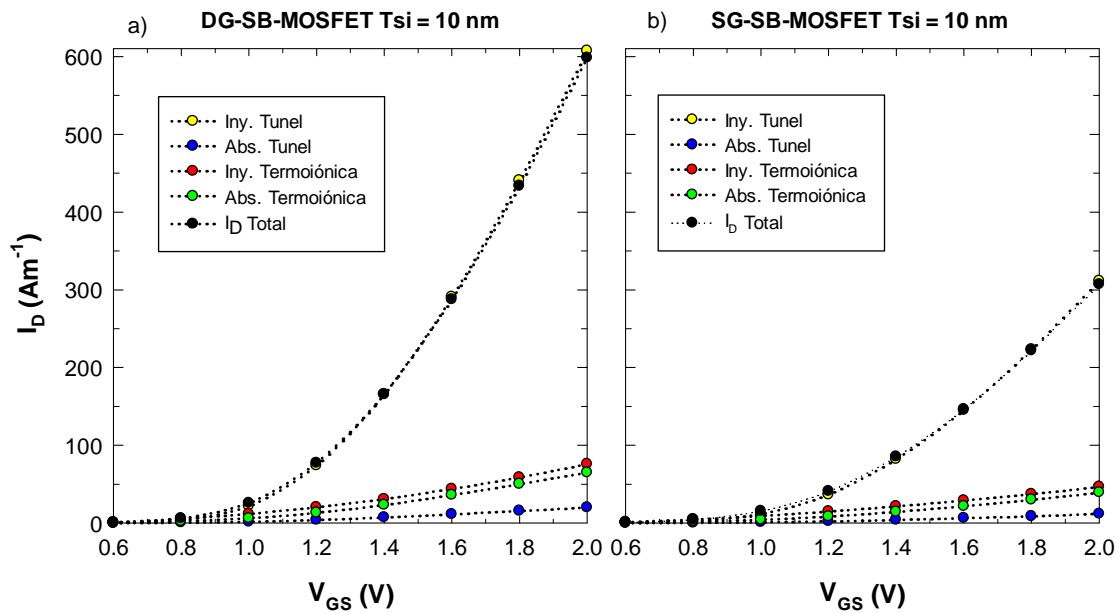


Figura 4.7: Corrientes total, túnel y termoiónica (inyectada y absorbida) en dos SB-MOSFET de 10 nm, uno de doble puerta y otro de una única puerta, para $V_{DS} = 2.0$ V.

Observando la figura se comprueba que la corriente que circula por ambos tipos de transistores es debida, mayoritariamente, a la componente de inyección por efecto túnel, la cual presenta valores muy próximos a la corriente total (hay que tener en cuenta que la corriente total es la suma de las cuatro componentes, teniendo la corriente inyectada sentido opuesto a la absorbida), véase capítulo II figura 2.7. También se ve que, al igual que en el caso de la corriente total, todas las componentes de la corriente presentan valores mayores en el DG-SB-MOSFET que en el SG-SB-MOSFET, corroborando el aumento de la corriente electrónica en los dispositivos cuando se les añade una segunda puerta.

Otra circunstancia que se produce en ambos dispositivos es que las componentes absorbida e inyectada de la corriente termoiónica tienen valores similares, aunque es

ligeramente mayor la corriente inyectada. Por otra parte, la componente de la corriente con menor importancia es la corriente túnel absorbida.

En la siguiente gráfica se representa el porcentaje de la corriente total inyectada que corresponde a la componente túnel, de tal manera que se pueda dilucidar en qué dispositivo tiene mayor presencia esta componente.

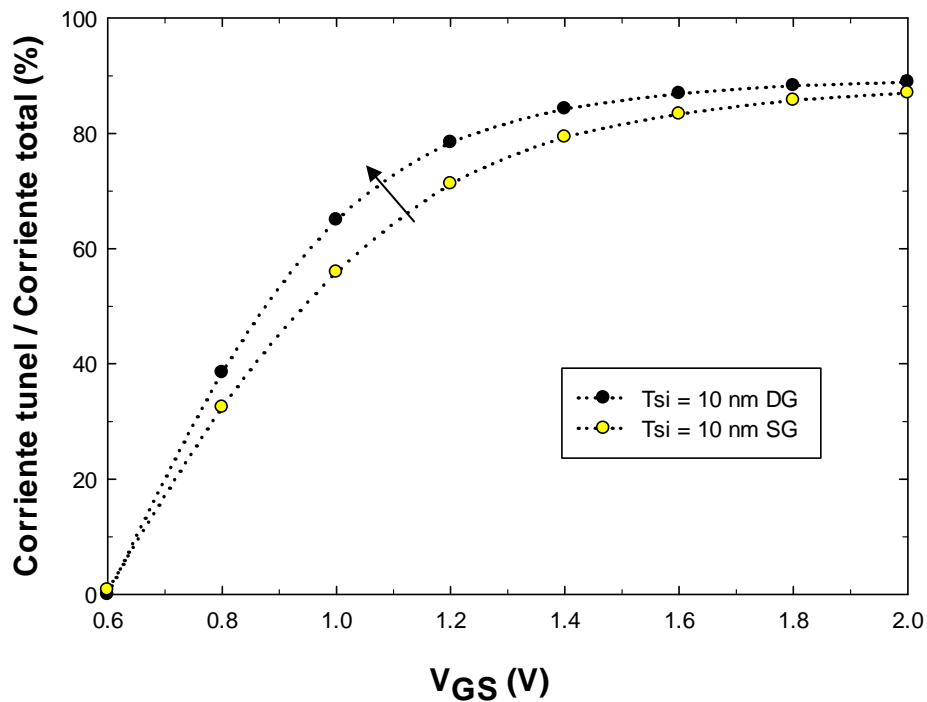


Figura 4.8: Porcentaje que representa la corriente inyectada por efecto túnel con respecto al total de la corriente inyectada, efecto de la doble puerta, para $V_{DS} = 2.0$ V.

Se pueden comprobar varios efectos; el primero de ellos es que, la componente túnel en la corriente total inyectada es comparativamente mayor en el DG-SB-MOSFET que en el SG-SB-MOSFET. Otro efecto a destacar es el hecho que para el transistor de doble puerta la componente túnel es minoritaria, con valores relativos inferiores al 50%, hasta un valor de V_{GS} próximo a 0.85 V, valor a partir del cual el porcentaje que representa la componente túnel sobre la total inyectada comienza a ser superior al 50 %. Este mismo efecto sucede en el SB-MOSFET de una puerta, pero para un V_{GS} cercano a 0.95 V, valores próximos a la tensión umbral.

El porcentaje que representa la componente túnel inyectada sobre la corriente inyectada total crece rápidamente hasta $V_{GS} = 1.6$ V. Desde este valor la tendencia es asintótica con porcentajes próximos al 90 %, de manera que se puede decir que en ambos dispositivos para valores de polarización elevados la componente más importante es la inyección por efecto túnel.

En resumen, en los dispositivos de doble puerta la corriente total dentro de los mismos, y cualquiera de sus componentes, es superior a la generada dentro de los SG – SB- MOSFET. Además, se ha demostrado que en el DG –SB –MOSFET la componente de inyección mediante fenómenos de túnel cuántico tiene mayor importancia que en el SG –SB – MOSFET.

IV.3.c Banda de conducción

Como se ha comprobado en el apartado anterior, la componente por efecto túnel de la corriente inyectada dentro del canal es la mayoritaria, salvo para las tensiones de puerta más bajas, incrementando su importancia al aumentar V_{GS} . En la figura 4.9 se representa la banda de conducción promedio en el interior del dispositivo para varias tensiones de puerta en un DG-SB-MOSFET de 10 nm.

En la gráfica se observa que a medida que aumenta V_{GS} el nivel de la banda de conducción en la zona central del canal desciende progresivamente. Por su parte, la barrera de potencial en las proximidades de la fuente sufre un estrechamiento progresivo con el aumento de la tensión de puerta aplicada. Este hecho favorece el paso de portadores desde el metal hacia el semiconductor por efecto túnel, lo cual explica que la componente túnel inyectada sea la mayoritaria y que crezca su importancia al aumentar V_{GS} . Sin embargo, para $V_{GS} = 0.6$ y 0.8 V la componente mayoritaria es la termoiónica, ya que la banda de conducción puede considerarse casi plana, impidiendo el paso de electrones por efecto túnel desde la fuente hasta el canal.

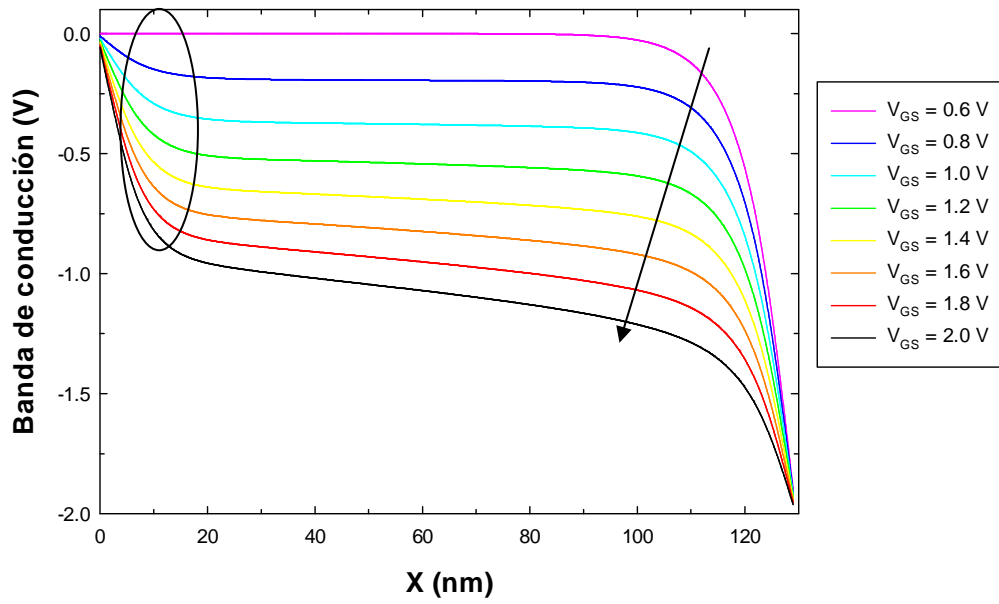


Figura 4.9: Banda de conducción en un DG-SB-MOSFET de 10 nm de espesor, para $V_{DS} = 2.0$ V y varios valores de V_{GS} .

A continuación se comparan las bandas de conducción de un DG-SB-MOSFET de 10 nm de espesor y un SG-SB-MOSFET de 10 nm, para diferentes valores de V_{GS} , con el fin de establecer qué efecto induce la presencia de la doble puerta en la banda de conducción.

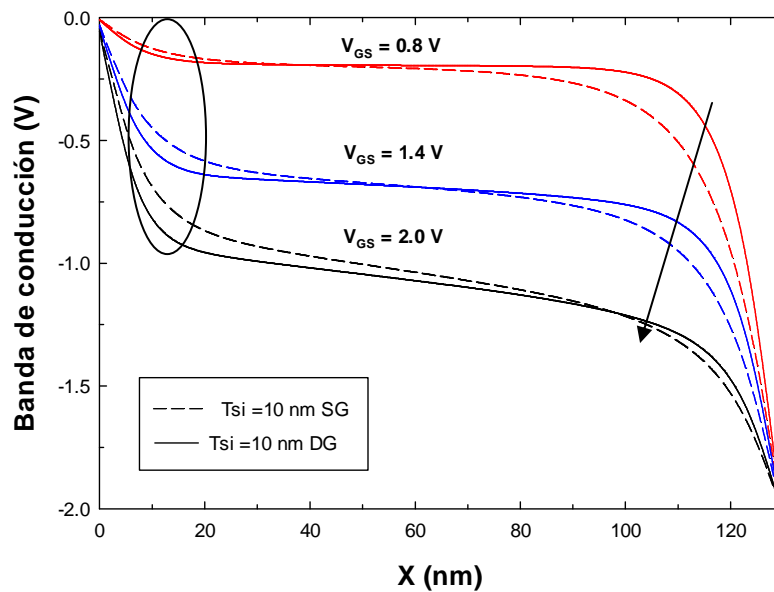


Figura 4.10: Banda de conducción de dos dispositivos de 10 nm de espesor, un DG-SB-MOSFET (línea continua) y un SG-SB-MOSFET (línea a trazos) para diferentes V_{GS} y $V_{DS} = 2.0$ V.

Como se aprecia en la figura 4.10 la barrera en la banda de conducción producida en el contacto entre fuente y canal es más estrecha en el dispositivo de doble puerta para un mismo valor de V_{GS} , hecho que concuerda con la mayor presencia relativa de la componente túnel inyectada en el DG-SB-MOSFET que el SG-SB-MOSFET. Otro efecto provocado por la doble puerta es que el potencial a lo largo del canal es más plano que en el dispositivo de una única puerta y va acompañado de una caída de potencial más abrupta en las proximidades del drenador en el DG-SB-MOSFET.

IV.3.d Campo eléctrico y concentración de portadores

El estrechamiento de la barrera en la región próxima a la fuente conseguida al colocar una segunda puerta en dispositivo, está íntimamente ligado a los valores del campo eléctrico longitudinal (E_x) en el canal. Como se muestra en la figura 4.11 en ambos dispositivos el campo eléctrico (que siempre toma valores negativos) es más intenso en los contactos de fuente y drenador, siendo mayor la intensidad en las cercanías del drenador. El elevado valor del campo en la región adyacente a la fuente tiene un efecto de arrastre de los portadores hacia el interior del canal, favoreciendo que la corriente inyectada por emisión de campo sea mayoritaria.

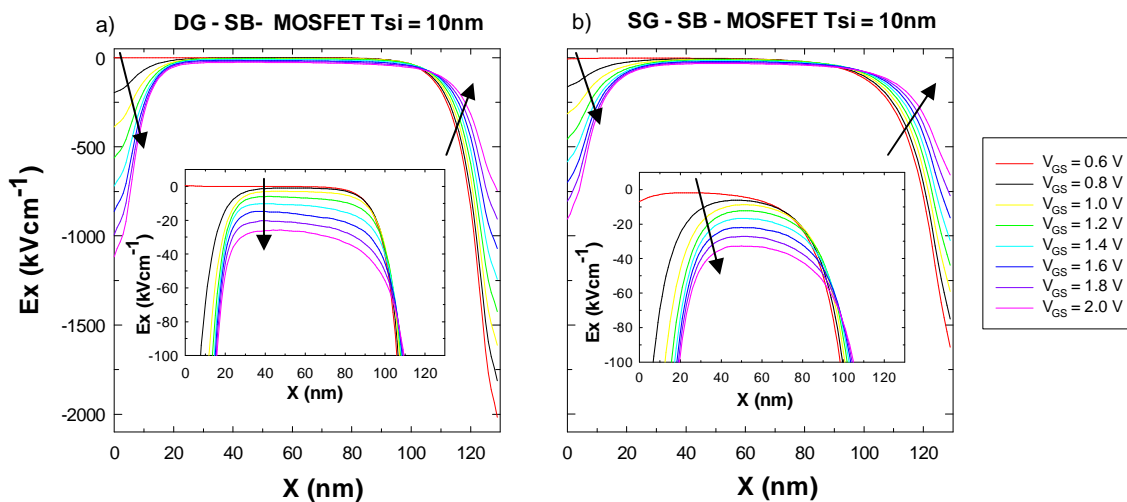


Figura 4.11: Campo eléctrico longitudinal (eje X) a lo largo del canal en un dispositivo de doble puerta de 10 nm de espesor y en uno de puerta simple de 10 nm, para varios valores de tensión aplicada en la puerta V_{GS} y $V_{DS} = 2.0$ V.

De las gráficas recogidas se deduce que existen divergencias, no sólo en los valores del campo en función de la posición, sino también en la forma en la que se modifica la pendiente del campo para cada transistor. La diferencia más significativa observada son los valores que tiene el campo en las zonas próximas a la fuente y al drenador, siendo mayores, en valor absoluto, en el dispositivo de doble puerta. Esta circunstancia concuerda con el mayor estrechamiento en la barrera de la banda de conducción en el contacto de fuente y el descenso más pronunciado del potencial en el contacto de drenador en el DG-SB-MOSFET, vistos anteriormente.

La segunda divergencia entre los perfiles del campo de arrastre de ambos dispositivos reside en la forma de los mismos en la zona central del canal, como se observa en la ampliación (gráficas interiores de la figura) de dicha región. En el transistor de doble puerta las curvas presentan una meseta intermedia, en la cual los valores del campo permanecen prácticamente constantes y con menores diferencias entre los valores generados por varios V_{GS} . Además, el cambio de pendiente que se produce, tanto cerca de la fuente como del drenador, es más abrupto en transistores de doble puerta. Sin embargo, en el centro del canal los valores del campo en el SG – SB – MOSFET, para todas las tensiones aplicadas en la puerta, son mayores que los presentes en la misma zona del canal del DG – SB – MOSFET.

El hecho de colocar una segunda puerta en un SB – MOSFET provoca que los valores del campo eléctrico longitudinal en el contacto de fuente y drenador sean mayores que en el dispositivo de una sola puerta. De este modo se consigue que la inyección de portadores por efecto de emisión de campo en el contacto de fuente y la corriente total en el drenador sean superiores que en el SG – SB – MOSFET.

Una vez estudiados el campo eléctrico longitudinal y los perfiles de la banda de conducción, se proceden a analizar con mayor detalle el comportamiento de los portadores dentro del canal empleando para ello las concentraciones de electrones dentro de los canales de ambos dispositivos.

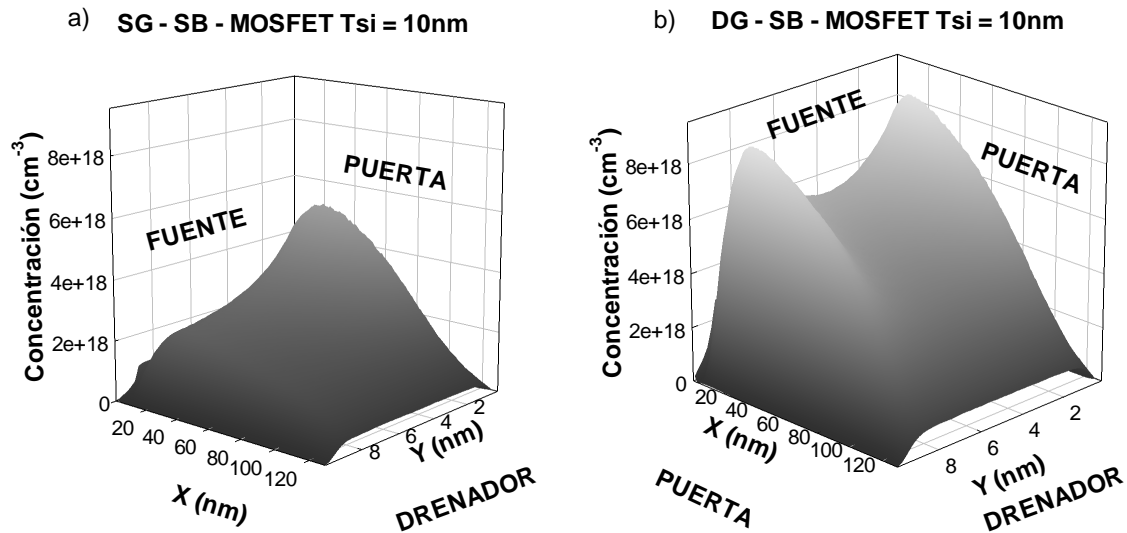


Figura 4.12: Concentración de electrones en dos dispositivos de 10 nm de espesor, un DG-SB-MOSFET y un SG-SB-MOSFET, para $V_{GS} = V_{DS} = 2.0\text{ V}$.

Si se analizan las diferencias entre los perfiles de concentración de portadores que se producen entre ambos dispositivos se pueden distinguir dos diferencias fundamentalmente. La primera diferencia consiste en que en el DG – SB – MOSFET los valores máximos de concentración de electrones son significativamente superiores a los del SG-SB-MOSFET. La segunda divergencia es la simetría que produce la doble puerta en la concentración, observándose bien definidos dos máximos próximos a las regiones de puerta, correspondientes a las regiones de acumulación de portadores que genera la V_{GS} aplicada, mientras en el SG-SB-MOSFET se observa sólo junto a la única puerta. Por lo tanto, se puede afirmar que en los dispositivos de doble puerta se generan dos regiones de acumulación de portadores, cada una próxima a cada puerta y debidas a las mismas.

Es imprescindible destacar que al dotar al transistor de una segunda puerta se consigue aumentar la densidad de portadores en las regiones de acumulación con respecto a la región de acumulación de un SG – SB – MOSFET, sobre todo para V_{GS} elevadas. Este fenómeno es originado por los mayores valores de campo eléctrico del SG – SB – MOSFET en el centro del canal.

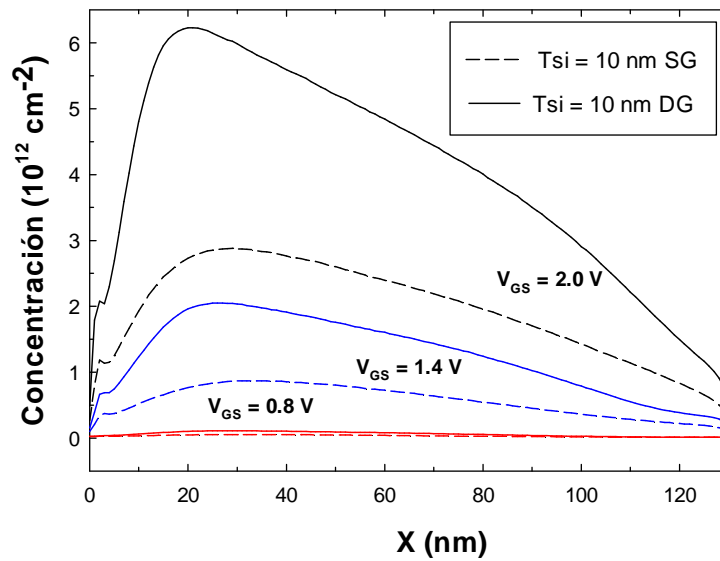


Figura 4.13: Concentración de portadores a lo largo del canal (eje X) en dos dispositivos de 10 nm de espesor, un DG-SB-MOSFET (línea continua) y un SG-SB-MOSFET (línea a trazos) para tres valores de V_{GS} y $V_{DS} = 2.0 \text{ V}$.

En la figura 4.13 se representan los perfiles de concentración de electrones a lo largo del eje X del SG – SB –MOSFET y del DG –SB –MOSFET de 10 nm, para tres valores de V_{GS} . Este perfil longitudinal a lo largo del canal se obtiene tras pesar adecuadamente cada cantidad calculada en 2D en el canal con la concentración local a lo largo del eje Y; con este mismo procedimiento es con el que se han obtenido todos los perfiles de magnitudes que se representan únicamente frente al eje X (a lo largo del canal).

En los perfiles anteriores se observa que en las proximidades de los contactos de fuente y drenador las concentraciones son menores que en el resto del canal, debido a los mayores valores del campo eléctrico en dichas zonas, que provocan el paso de portadores al interior del canal y la evacuación hacia el drenador, respectivamente. Sin embargo, en el canal se alcanzan los máximos valores de la concentración cerca de la fuente, los cuales descienden casi linealmente hacia el drenador. La posición del valor máximo de la concentración es debida al fuerte efecto de emisión de campo en las proximidades de la fuente y al descenso de los valores del campo de arrastre en el centro del canal, muy reducidos, pero suficientes como para arrastrar a los portadores. Por último, la presencia de la segunda puerta afecta en menor medida, como es lógico,

para valores de V_{GS} bajos tanto a los valores del campo eléctrico (salvo en contacto de drenador - canal), como a los de la concentración, que presentan menores diferencias a lo largo del canal.

IV.3.e Velocidad y energía de portadores

En el presente apartado se procederá al estudio de la velocidad y energía de los portadores mayoritarios, en este caso electrones, en la dirección X, o dirección longitudinal del canal.

Como se aprecia en las curvas de velocidad, representadas en la figura 4.14, no existen diferencias importantes desde el punto de vista cualitativo entre los perfiles obtenidos para los dispositivos de una única puerta y los de dos puertas. Sin embargo, a lo largo del canal pueden distinguirse tres regiones diferentes. La primera región se extiende desde el contacto de fuente hasta, aproximadamente, los 95 nm en el DG – SB – MOSFET y los 70 nm en el SG – SB – MOSFET y en la misma al aumentar la polarización de puerta crecen los valores de la velocidad. En los primeros 10 nm del canal junto al contacto de fuente existe un máximo relativo debido al fuerte campo eléctrico presente en las proximidades de la fuente, el cual arrastra a los portadores hacia el interior del dispositivo. Una vez los portadores alcanzan ese máximo relativo de velocidad, esta desciende rápidamente, recuperándose lentamente a lo largo del canal.

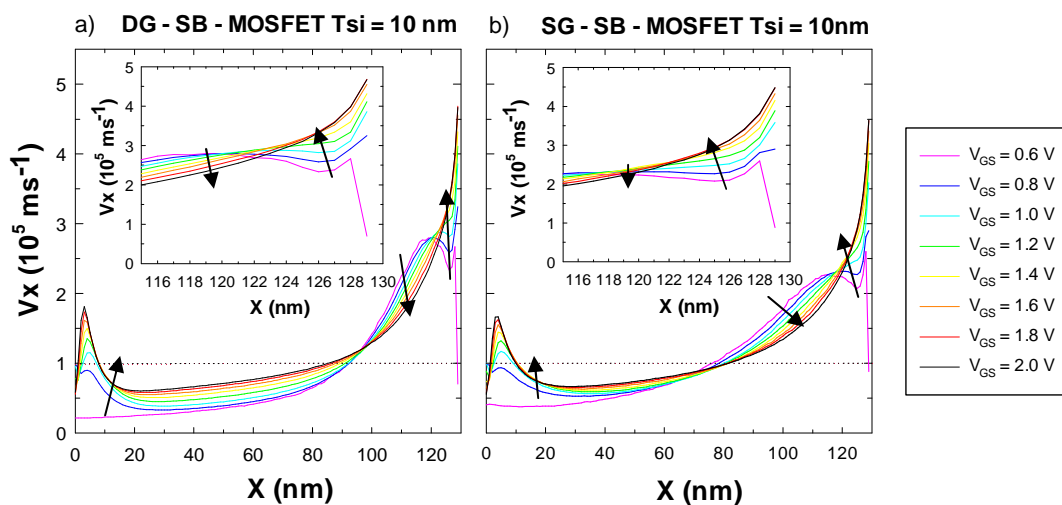


Figura 4.14: Velocidad de los portadores en el eje X en función de la posición en el canal en un DG-SB-MOSFET de 10 nm de espesor y en SG-SB-MOSFET de 10 nm, para varios V_{GS} y $V_{DS} = 2.0$ V.

La segunda zona es contigua a la anterior y finaliza, aproximadamente en 122 nm en el DG – SB – MOSFET y en 119 nm en el SG – SB – MOSFET. En esta región, aunque la velocidad aumenta progresivamente para cada V_{GS} , al incrementar el voltaje de puerta sus valores decrecen. Finalmente, la última región se prolonga desde el final de la segunda hasta el extremo del canal; en ella la velocidad de los electrones alcanza sus valores máximos junto al contacto de drenador, gracias al fortísimo campo eléctrico local presente que expulsa a los portadores hacia el drenador, y crece al aumentar el valor de la polarización de puerta.

Cabe destacar que tanto los máximos como la segunda y tercera regiones tienen velocidades superiores a 10^5 ms^{-1} , velocidad de saturación en silicio material. Este fenómeno recibe el nombre de *sobrevelocidad (velocity overshoot)*.

En conclusión se puede afirmar que el realizar un dispositivo de doble puerta no genera grandes diferencias en los valores de la velocidad de los portadores dentro del canal con respecto al dispositivo convencional de una única puerta, aunque haya diferencias en los valores del campo eléctrico longitudinal. Por lo tanto el aumento de la corriente en los dispositivos de doble puerta se debe principalmente al aumento de la concentración de portadores previamente estudiado.

En la figura 4.15 se representan los perfiles de la energía que poseen los electrones dentro del canal en un dispositivo de doble puerta y otro de una sola puerta. En este caso también se pueden distinguir tres zonas diferenciadas en las curvas de energía. La primera región abarca desde la intercara fuente – canal hasta las proximidades del drenador. En esta zona la energía de los electrones asciende rápidamente hasta un máximo relativo cercano a la fuente. La segunda región de los perfiles de energía se corresponde con el centro del canal, donde los valores de la misma descienden progresivamente hacia el drenador. En estas dos primeras zonas los valores de la energía se ven incrementados si los valores de V_{GS} aumentan.

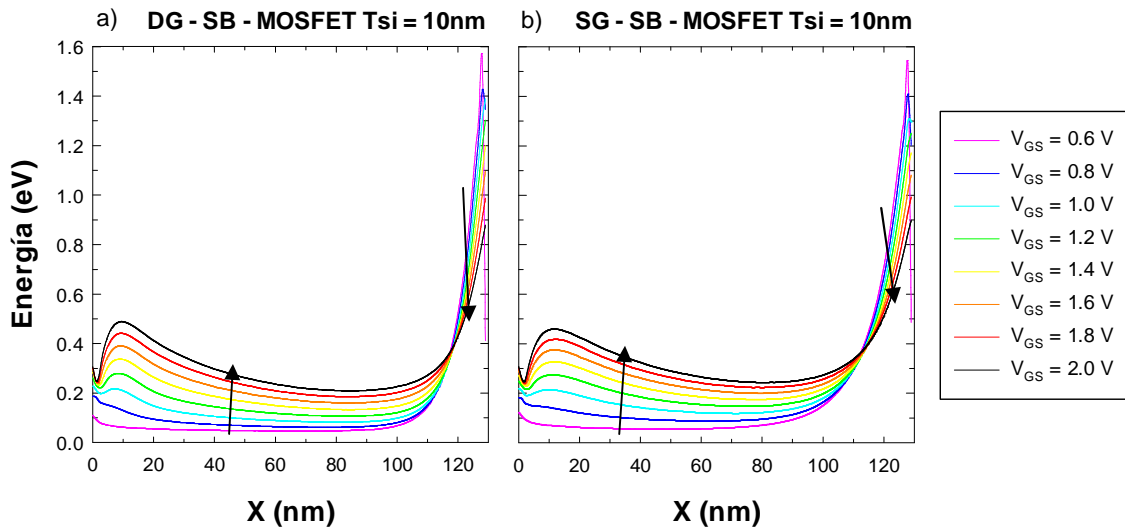


Figura 4.15: Energía de los portadores en el eje X a lo largo del canal en un dispositivo de doble puerta de 10 nm de espesor y en uno de puerta simple de 10 nm, para $V_{DS} = 2.0$ V y varios V_{GS} .

La tercera región se caracteriza por la fuerte ascensión de la energía de los portadores hacia el máximo absoluto de los valores de energía, localizado junto al drenador. Además en esta zona al aumentar la tensión de puerta aplicada se originan energías menores. Ambos máximos están localizados cerca de los contactos de fuente y drenador respectivamente y son debidos a los máximos de la velocidad, provocados a su vez por los altos valores del campo eléctrico longitudinal en dichas regiones. Los portadores con altos valores de energía en las proximidades del drenador se denominan *portadores calientes* y los mismos pueden ser de importancia en el estudio de magnitudes dinámicas, así como respecto al ruido electrónico; sin embargo, se debe señalar que su aparición tiene lugar solamente en zona reducida del canal. El estudio de las características dinámicas y de ruido queda fuera del objetivo de esta memoria, ya que en el presente proyecto sólo se estudian las características estáticas.

Al igual que sucede con la velocidad, no existen diferencias significativas entre los perfiles energéticos de ambos dispositivos, por lo tanto la influencia de la doble puerta en este caso es prácticamente insignificante. La inclusión de una segunda puerta sólo provoca un cambio más abrupto en la tendencia de la energía en función de V_{GS} en el límite de las zonas y desplaza el punto de inflexión 5nm hacia el drenador. Sin embargo, al comparar los valores medios de la velocidad y la energía de los portadores dentro del canal, para cada voltaje de puerta aplicado, estos son superiores en el SG – SB – MOSFET.

Se puede afirmar que el dotar de una segunda puerta a un MOSFET de barrera *Schottky* no modifica, apreciablemente, ni la velocidad con la que se mueven los portadores, ni la energía que adquieren dentro del canal. Sin embargo, la presencia de una segunda puerta aumenta notablemente la concentración de electrones y en consecuencia la corriente debida a los mismos.

IV.3.f Transconductancia (g_m)

Dentro de las múltiples aplicaciones para las cuales se pueden emplear los transistores, se puede destacar en este apartado su uso como amplificadores, puesto que la transconductancia es una figura de mérito que permite caracterizar su uso como tales. Este parámetro se define como la variación de la corriente que atraviesa el dispositivo como respuesta a una pequeña variación del voltaje aplicado en el contacto de puerta. Se trata de una figura de mérito de importancia en el estudio de transistores puesto que da información del control que posee el terminal de puerta en la corriente que fluye a través del dispositivo.

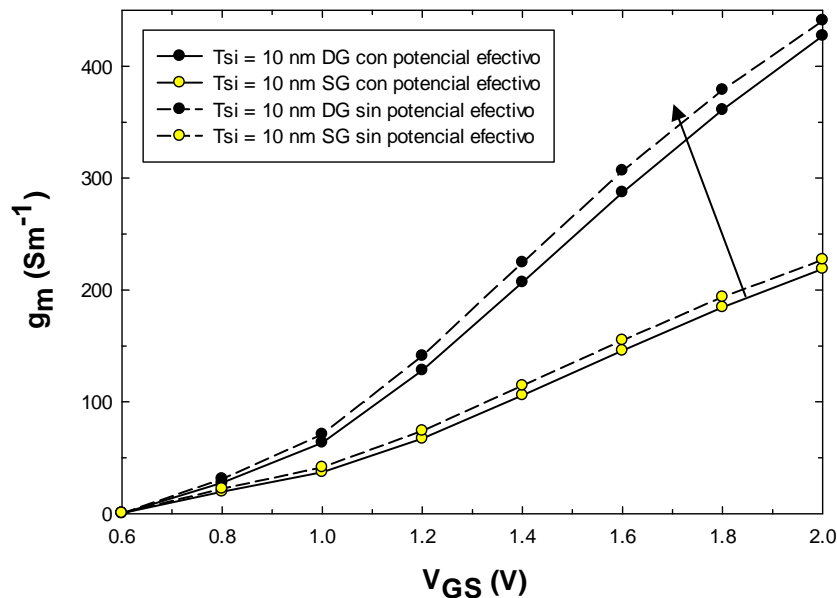


Figura 4.16: Transconductancia para dos SB – MOSFET de 10 nm de espesor, uno de doble puerta y otro de una sola puerta, teniendo en cuenta el potencial efectivo (línea continua) y sin potencial efectivo (línea a trazos), para un $V_{DS} = 2.0$ V.

En la figura anterior se muestra cómo al dotar a un SB – MOSFET de una segunda puerta aumenta significativamente esta magnitud, llegando casi a duplicar su valor en todas las polarizaciones de puerta estudiadas. Esta circunstancia puede ser aprovechada para realizar amplificadores de señal con mayor capacidad de amplificación, empleando los dispositivos de doble puerta. Si no se hubieran tenido en cuenta los efectos de la cuantización espacial en las simulaciones, la tendencia sería la misma, pero obteniendo unos valores ligeramente mayores. En la figura 4.16 se observa que las curvas calculadas con aproximaciones semiclásicas son prácticamente paralelas a las obtenidas con potencial efectivo, aunque existe una mayor divergencia en el caso del transistor de doble puerta.

IV.3.g Característica de salida

A continuación se estudia la influencia de la doble puerta en la característica de salida de los SB – MOSFET, que corresponde a la representación gráfica mostrada en la figura 4.17, en la cual se representa la corriente (ordenadas) que fluye por el dispositivo en función de tensión de fuente – drenador, V_{DS} (abscisas), para una tensión de puerta constante, para dos dispositivos de 10 nm de espesor, uno de doble puerta y otro con una única puerta.

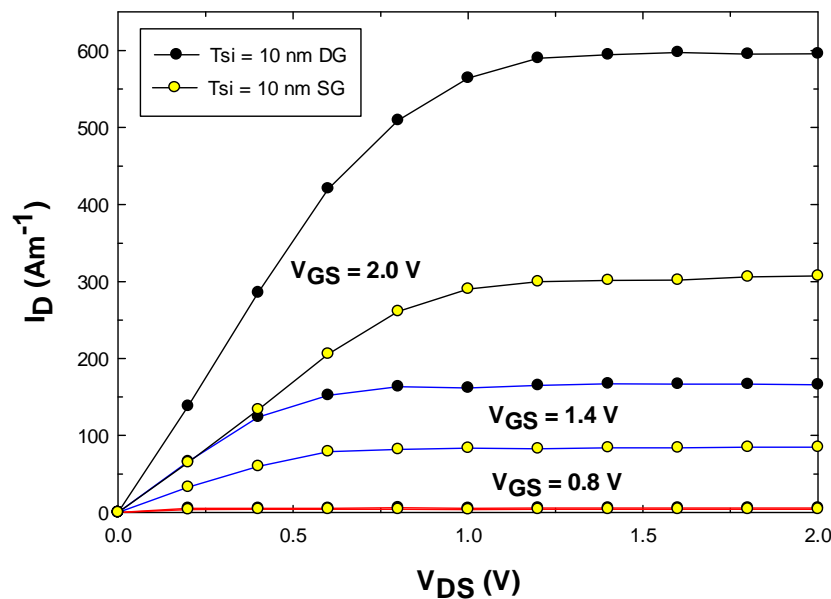


Figura 4.17: Característica de salida para dos SB – MOSFETs de 10 nm de espesor, uno de doble puerta y otro de una sola puerta, para $V_{DS} = 2.0 \text{ V}$ y tres valores de V_{GS} .

En la gráfica de la característica de salida se distinguen dos zonas, bien diferenciadas, de funcionamiento de los dispositivos; la *zona de triodo*, en la que el dispositivo funciona prácticamente como una resistencia y que se corresponde con la zona de aumento de la pendiente de las curvas. La segunda región es la *zona de saturación*, donde la corriente permanece prácticamente constante al aumentar el valor del voltaje aplicado en el drenador.

Respecto a las diferencias entre ambos dispositivos, el DG – SB – MOSFET tiene valores de corriente superiores al SG – SB – MOSFET. Al igual que se observa en el estudio de la característica de transferencia, se puede afirmar que al dotar de una segunda puerta al dispositivo se consigue un aumento de la corriente, aunque no se logra duplicar sus valores. Este aumento también provoca el incremento del valor de la tensión de saturación del transistor, que es la tensión de drenador aplicada a partir de la cual los valores de la corriente que fluye a través del dispositivo permanecen prácticamente constantes, para una tensión de puerta dada. Además, al aumentar el voltaje aplicado en las puertas se consigue un aumento de la corriente que fluye a través del dispositivo y del valor de la tensión de saturación.

IV.4 Influencia del espesor de la capa activa en el SB-MOSFET de doble puerta

A continuación se van a analizar las principales magnitudes y parámetros de transporte de los transistores de doble puerta cuando se varía el espesor de la capa activa de los mismos; para ello se realizaron simulaciones de los dispositivos de doble puerta de 8, 6, 4 y 2 nm de espesor.

IV.4.a Característica de transferencia

Mediante la siguiente gráfica se analiza la variación de la *característica de transferencia* al reducir el espesor de los DG – SB – MOSFETs. En la figura se representa la corriente que fluye por los dispositivos en función del voltaje de puerta aplicado.

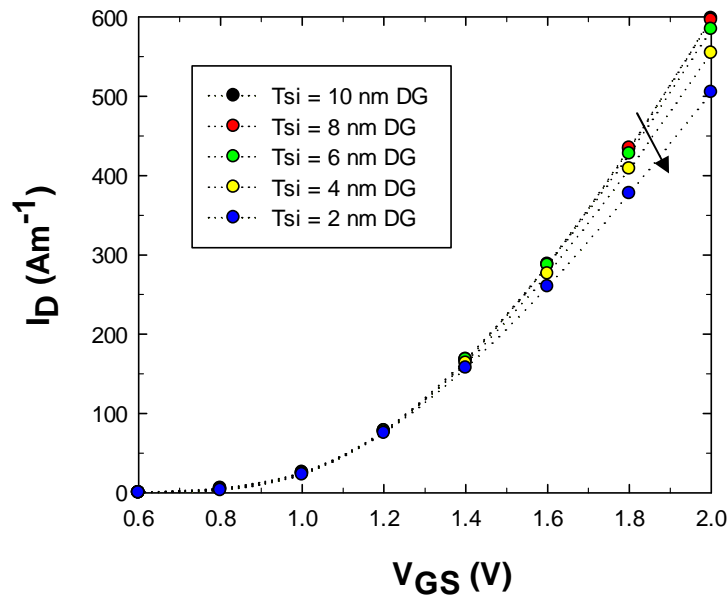


Figura 4.18: Característica de transferencia de DG-SB-MOSFET de 10, 8, 6, 4 y 2 nm de espesor, con una diferencia de tensión entre fuente y drenador V_{DS} de 2 V.

Claramente, el DG-SB-MOSFET de 2 nm presenta menores valores de corriente que el resto, observándose una disminución de la corriente, de manera gradual, al reducir el espesor del dispositivo. Aunque el transistor de hasta 8 nm presenta valores de corriente similares al DG-SB-MOSFET de 10 nm, a medida que se disminuye el espesor caen con mayor rapidez los valores de la corriente electrónica proporcionada por los dispositivos.

En la obtención de los datos empleados en la gráfica 4.19 se tuvieron en cuenta las correcciones cuánticas del potencial para simular los efectos reales que suceden dentro de los dispositivos de espesores tan reducidos. El efecto de la cuantización espacial es muy importante sobre todo en el transistor de 2 nm, puesto que su tamaño se conseguiría con unas pocas filas de átomos de Silicio. Con el fin de ver el efecto que provoca la inclusión de los efectos cuánticos en relación al espesor de la capa activa, se muestra la figura 4.20, en la que se representa la corriente proporcionada por tres DG – SB – MOSFET de 10, 6 y 2 nm de espesor empleando el potencial efectivo y modelos semiclásicos.

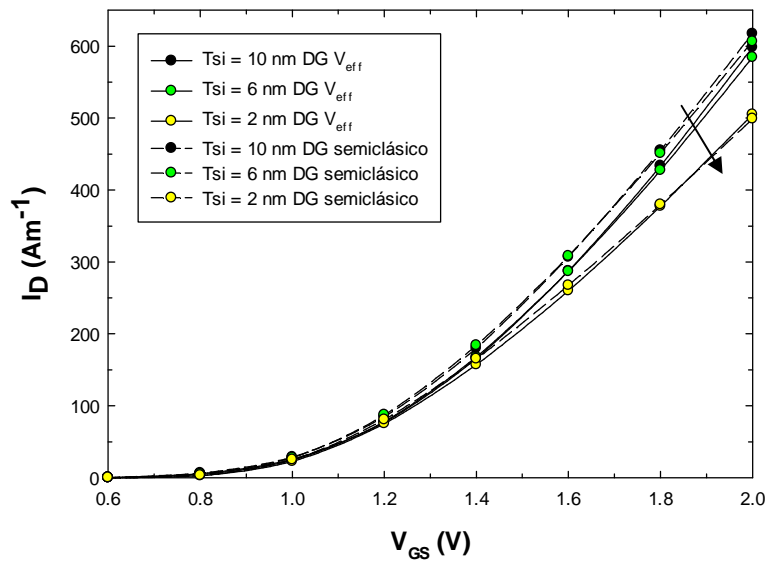


Figura 4.19: Característica de transferencia de DG-SB-MOSFET de 10, 6 y 2 nm de espesor, $V_{DS} = 2$ V, teniendo en cuenta el potencial efectivo (línea continua) y sin tenerlo en cuenta (línea a trazos).

En la gráfica anterior se comprueba que en los dispositivos de 10 y 6 nm el hecho de emplear modelos semiclásicos proporciona valores de la corriente sobreestimados, manteniendo la tendencia vista en el apartado **IV.3.a**. Sin embargo, en el caso del DG – SB – MOSFET de 2 nm, para el cual cabría esperar encontrar mayores diferencias por ser más fuerte la cuantización, apenas se producen diferencias entre los valores calculados empleando modelos semiclásicos o usando el potencial efectivo. Debe tenerse en cuenta que para el caso del dispositivo de 2 nm, que es el más extremo en cuanto a reducción del espesor de la capa activa, podrían ser importantes otros efectos de naturaleza cuántica que no están siendo considerados en las simulaciones, como son el desdoblamiento de bandas y la alteración de las probabilidades de dispersión como consecuencia del mismo.

Además, aunque la corriente proporcionada por el dispositivo de 2 nm sea prácticamente igual al calcularla empleando el método del potencial efectivo que la obtenida con modelos semiclásicos, el método del potencial efectivo consigue simular los efectos reales que produce la cuantización espacial dentro del canal de los dispositivos cuando el mismo es de muy reducido espesor.

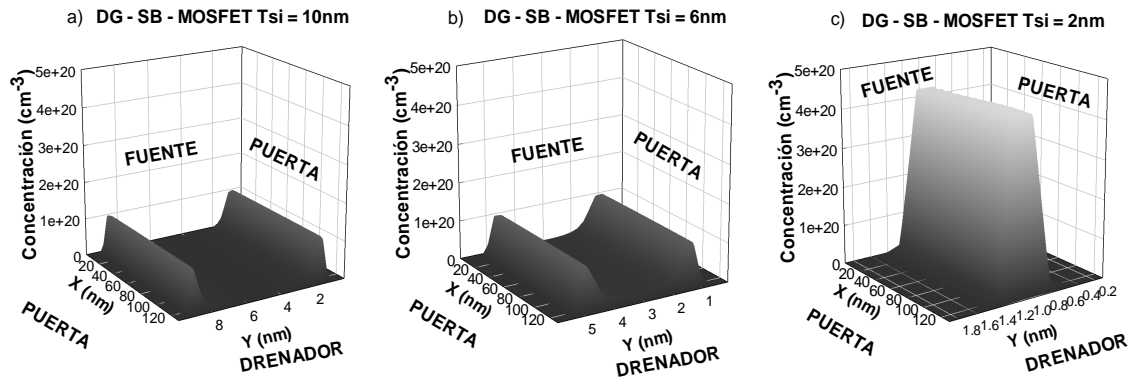


Figura 4.20: Concentración de electrones en DG-SB-MOSFETs de 10 a), 6 b) y 2 c) nm de espesor, para $V_{GS} = 2.0 \text{ V}$ y $V_{DS} = 0.0 \text{ V}$.

En la figura 4.20 se aprecian las consecuencias del confinamiento vertical sobre la concentración de portadores al reducir el espesor de los transistores. Este fenómeno, provocado por la falta de estados energéticos disponibles para los portadores, produce la progresiva unión de las zonas de acumulación de población al tener lugar la reducción del espesor. Este solapamiento llega hasta conseguir tener una sola zona de acumulación de electrones en el caso del DG – SB –MOSFET de 2 nm, apareciendo un máximo de valor superior a los máximos del resto de transistores. Este fenómeno también se puede comprobar en la figura 4.21, en la cual se observa que al obtener la concentración con modelos semiclásicos siempre aparecen dos zonas de acumulación, que no llegan a solaparse, con los máximos junto a los contactos de puerta.

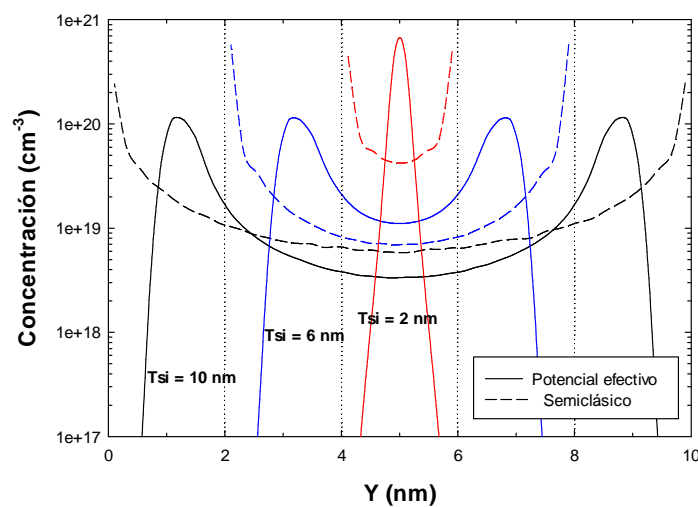


Figura 4.21: Sección transversal, eje Y, a 65 nm de la fuente, de la concentración de portadores en DG – SB –MOSFET de 10, 6 y 2 nm de espesor, empleando el potencial efectivo (línea continua) y sin emplearlo (línea a trazos); para $V_{GS} = 2.0 \text{ V}$ y $V_{DS} = 0.0 \text{ V}$.

IV.4.b Efecto túnel e inyección de portadores

Una vez estudiada la variación en la corriente que fluye a través de dispositivos DG-SB-MOSFET de diferentes espesores, se procede al estudio de las componentes de la corriente dentro de los mismos, analizando las posibles variaciones debidas a la reducción de su espesor.

Como se ha visto en párrafos anteriores, el que los dispositivos tengan diferentes espesores de canal también modifica la importancia que tienen las componentes túnel y termoiónica en la corriente total dentro del canal del transistor. En la siguiente gráfica se pueden comprobar esas divergencias, ya que se representa el porcentaje que supone la componente de corriente túnel inyectada frente a la corriente total inyectada, siendo el porcentaje de la termoiónica el complementario, en dispositivos de doble puerta y varios espesores de canal.

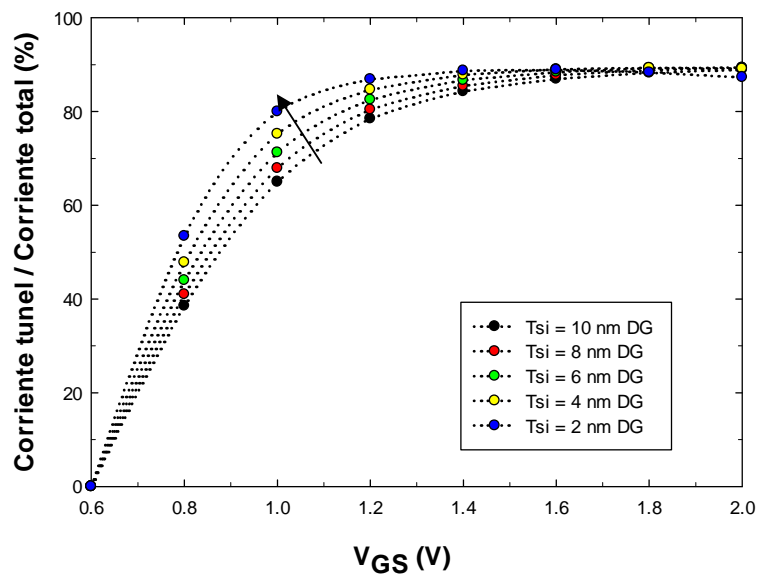


Figura 4.22: Porcentaje que representa la corriente inyectada por efecto túnel con respecto al total de la corriente inyectada, efecto del espesor en DG-SB-MOSFETs, para $V_{DS} = 2.0$ V.

Al disminuir el espesor del dispositivo de doble puerta el porcentaje de la componente túnel con respecto al valor de la corriente total aumenta, para todos los valores de V_{GS} . Como ya se ha mencionado anteriormente, la corriente de inyección túnel es fundamental en los MOSFETs de barrera Schottky, ya que al estar polarizada

en inversa la unión de fuente (que regula la inyección de portadores en el canal) su barrera de potencial asociada se estrecha favoreciendo el aumento de la componente túnel. Se puede afirmar que reduciendo el espesor de la capa activa se consigue aumentar la importancia que tiene la componente túnel en la corriente total que fluye a través del dispositivo, sobre todo para los voltajes de puerta medios (0.8 a 1.6 V). También se puede observar como en el DG – SB – MOSFET de 2 nm y para los V_{GS} mayores (1.8 y 2.0 V) el porcentaje de corriente túnel experimenta un leve descenso debido a la importancia que adquiere en este caso el efecto de las cargas imagen, puesto que se produce un gran estrechamiento de la barrera de potencial, favoreciendo el incremento de la componente termoiónica.

IV.4.c Banda de conducción

Anteriormente se ha estudiado el efecto que origina sobre la banda de conducción el incluir una segunda puerta a los transistores SB-MOSFET. A continuación se va a analizar el efecto de una variación del espesor de los dispositivos de doble puerta sobre la banda de conducción de los mismos.

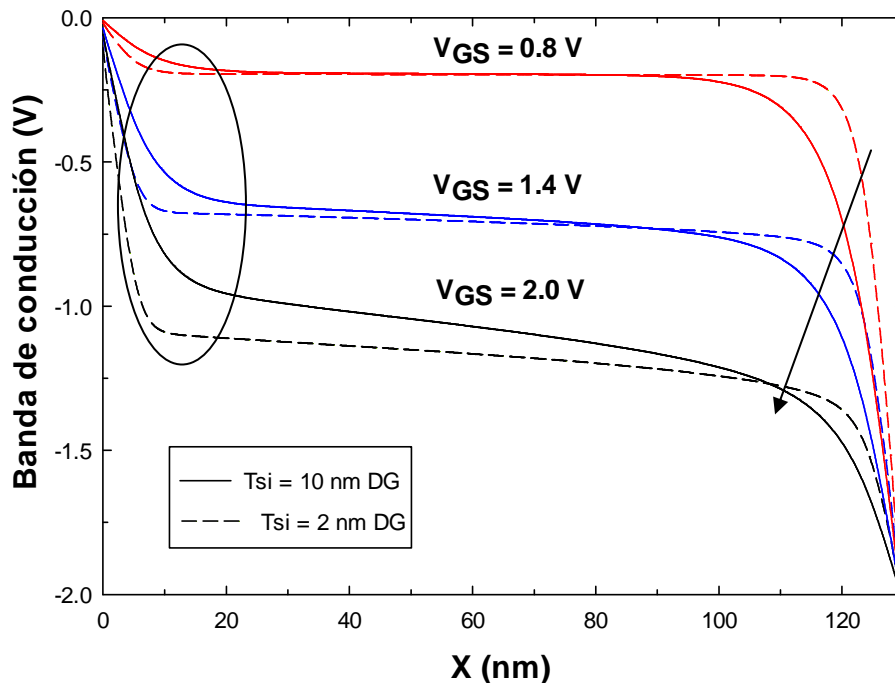


Figura 4.23: Banda de conducción de dos DG-SB-MOSFET, uno de 10 nm de espesor (línea continua) y otro de 2 nm (línea a trazos), para 3 valores diferentes de V_{GS} y para $V_{DS} = 2.0$ V.

En el apartado anterior se comprobó que al disminuir el espesor de los dispositivos de doble puerta, la componente túnel de la corriente inyectada total aumenta dentro del canal, salvo en el caso de tensiones muy elevadas. A la vista de los perfiles de las bandas de conducción recogidos en la figura, se entiende que esto suceda de dicha forma, ya que, esa mayor importancia de la componente túnel coincide con un mayor estrechamiento de la barrera de potencial al disminuir el espesor del transistor. Este fenómeno también se observa en el contacto del drenador, de manera que, al reducir el espesor del dispositivo, el potencial cae con mayor pendiente y desde una distancia menor al drenador en las cercanías de éste.

En los dispositivos de doble puerta, se puede afirmar que al reducir el espesor de los mismos se origina un mayor estrechamiento de la barrera de potencial en los contactos metal – semiconductor. Además la banda de conducción en el interior del canal tiende a ser más plana a medida que el espesor del transistor se reduce.

IV.4.d Campo eléctrico y concentración de portadores

Como ya se ha mencionado anteriormente, el campo eléctrico presente en la intercara fuente – canal está directamente relacionado con la curvatura que se produce en la barrera de potencial al aumentar el valor de la tensión de puerta V_{GS} .

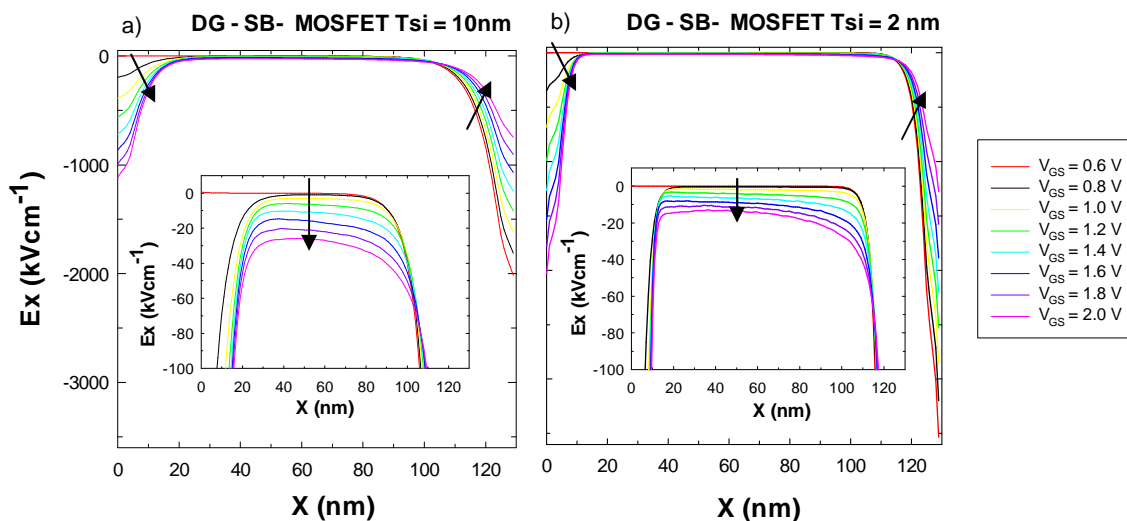


Figura 4.24: Campo eléctrico longitudinal (eje X) a lo largo del canal en dos DG-SB-MOSFET, uno de 10 nm de espesor y otro 2 nm, para $V_{DS} = 2.0$ V y varios valores de tensión aplicada en la puerta V_{GS} .

Al mirar con atención los perfiles de los campos de arrastre se aprecia que al aumentar la tensión de puerta el valor absoluto del campo eléctrico aumenta, de manera más apreciable en las regiones de fuente y drenador. En el caso del dispositivo de 2 nm de espesor, esos valores son significativamente mayores que en el de 10 nm (contacto fuente - canal), sobre todo al aumentar el valor V_{GS} . Este hecho coincide con la mayor importancia de la corriente inyectada por efecto túnel (o corriente de efecto de campo) presente en el dispositivo de menor espesor, incrementada también por el aumento de V_{GS} .

El efecto de la reducción del espesor de los dispositivos en los valores del campo eléctrico longitudinal consiste en el aumento de sus valores en las cercanías de los contactos *Schottky*, fuente y drenador. Por otra parte, en el centro del canal los valores se reducen y existen menos diferencias entre los campos generados por los diversos voltajes de puerta aplicados, además, al reducir el espesor de los DG – SB – MOSFETs los cambios en pendiente en los perfiles se vuelven más abruptos.

Para tener una descripción más cercana a la realidad del comportamiento de los portadores dentro del canal de los dispositivos se muestra la siguiente figura en la que se recogen las concentraciones de portadores de dos dispositivos de doble puerta.

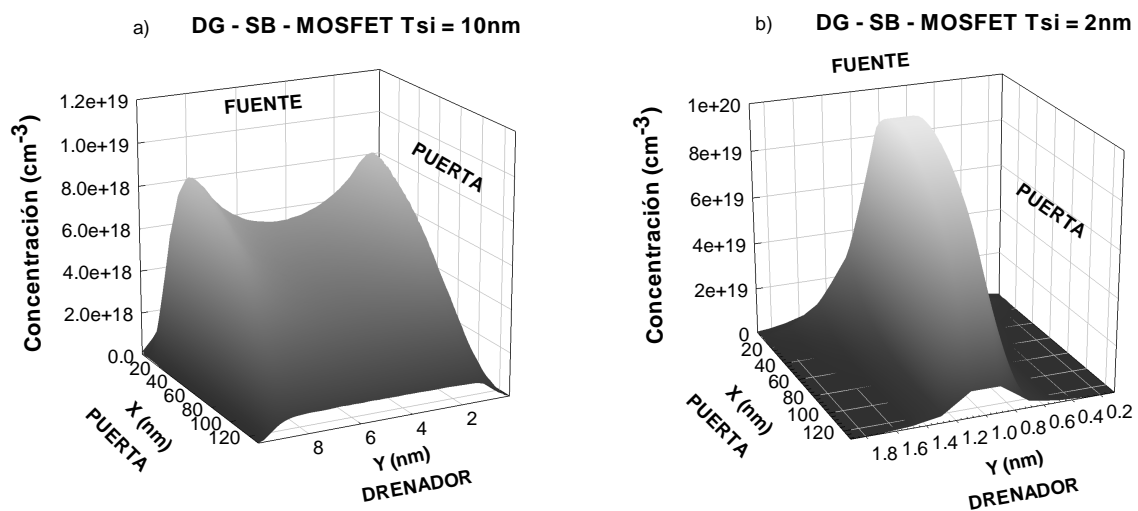


Figura 4.25: Concentración de portadores en un DG –SB – MOSFET de 10 nm de espesor, a), y en un DG –SB – MOSFET de 2 nm de espesor, b), para $V_{GS} = V_{DS} = 2.0\text{ V}$.

En la figura 4.25 se puede observar de nuevo el efecto que produce el confinamiento cuántico de los portadores al reducir el espesor de los transistores, véase figura 4.20. Si se examina la evolución de la concentración a lo largo del canal, existe un máximo absoluto de concentración próximo a la fuente, el cual es debido al fuerte campo eléctrico presente en el canal en las proximidades de dicho contacto. Este máximo presenta un valor superior en el DG – SB – MOSFET de 2nm, ya que los valores del campo de arrastre en el canal del mismo son menores que en otros dispositivos, arrastrando con menos fuerza a los portadores de esa zona. Además, hay que añadir que los valores del campo eléctrico en las proximidades de la fuente en este dispositivo son superiores a los presentes en la misma región en transistores de mayor espesor.

En la siguiente figura se representan las concentraciones medias del dispositivo de doble puerta en función del espesor (t_{si}), para tres valores de V_{GS} y $V_{DS} = 2.0$ V.

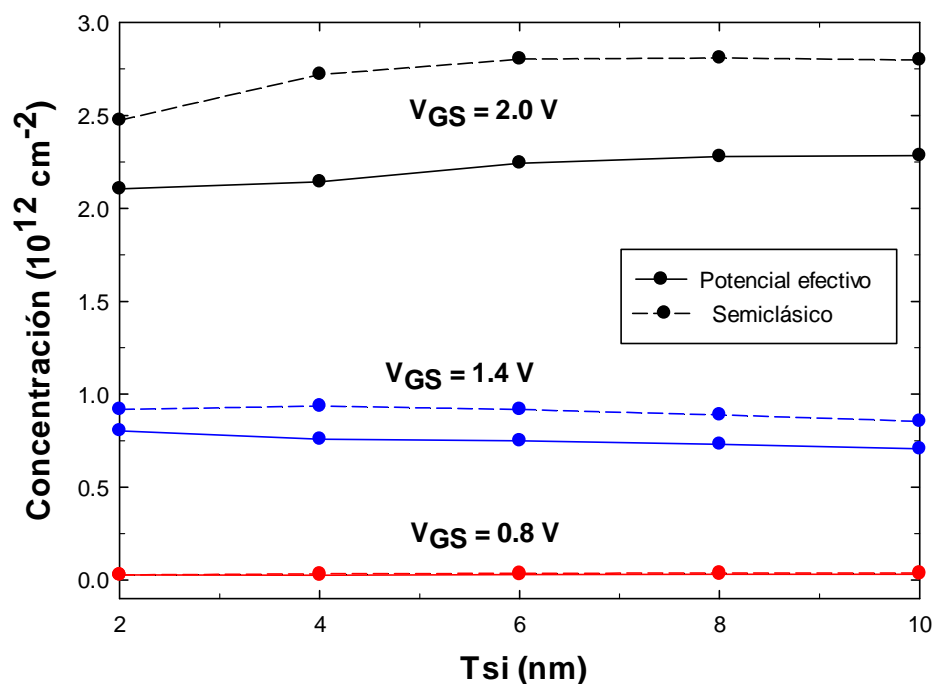


Figura 4.26: Concentración media en el DG – SB – MOSFET en función de t_{si} , empleando el potencial efectivo (línea continua) modelos semiclásicos (línea a trazos), para tres valores de V_{GS} y $V_{DS} = 2.0$ V.

Se observa que la reducción del espesor de los dispositivos no genera grandes cambios en la concentración media de portadores, pudiéndose afirmar que la

reducción del espesor de la capa activa no afecta en gran medida a esta magnitud. Sin embargo, los resultados obtenidos de manera semiclásica se comprueba que en general están sobreestimando los valores de la concentración media de electrones, especialmente a tensiones de puerta elevadas.

IV.4.e Velocidad y energía de portadores

A continuación se van a analizar los valores de la velocidad y la energía de los electrones dentro del canal de los SB – MOSFETs de doble puerta, viendo la influencia que tiene el distinto espesor de los dispositivos en estas magnitudes.

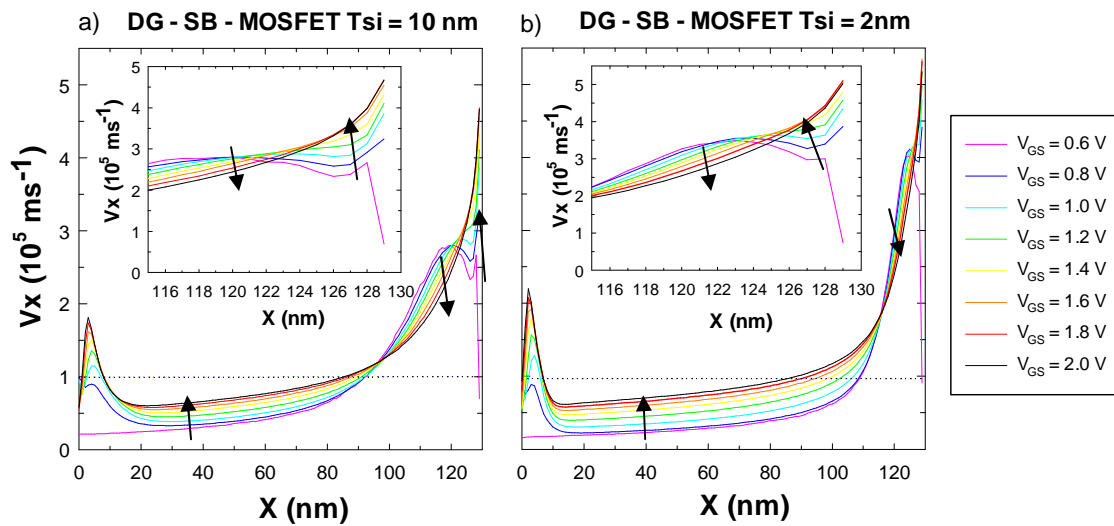


Figura 4.27: Velocidad de los portadores en el eje X en función de la posición en el canal en un DG-SB-MOSFET de 10 nm de espesor y en SG-SB-MOSFET de 2 nm, para varios V_{GS} y $V_{DS} = 2.0$ V.

Como se observa en la figura anterior, los perfiles de velocidad que se obtienen como consecuencia de la reducción del espesor de los dispositivos de doble puerta no presentan diferencias significativas con respecto a los cambios vistos en el apartado IV.3.e Velocidad y energía de portadores. Las tendencias descritas en dicho apartado, originadas por la inclusión de una segunda puerta, se mantienen y acentúan con la reducción del espesor. Por ello, este estudio se realiza mediante los datos de velocidad y energía medias en el canal, ya que al disminuir el espesor de los transistores no se producen cambios de importancia en los perfiles de ambas características respecto a los ya vistos.

A continuación se realiza el estudio de la velocidad media de los portadores en los dispositivos simulados, comparando resultados calculados teniendo en cuenta el potencial efectivo con otros de carácter semiclásico.

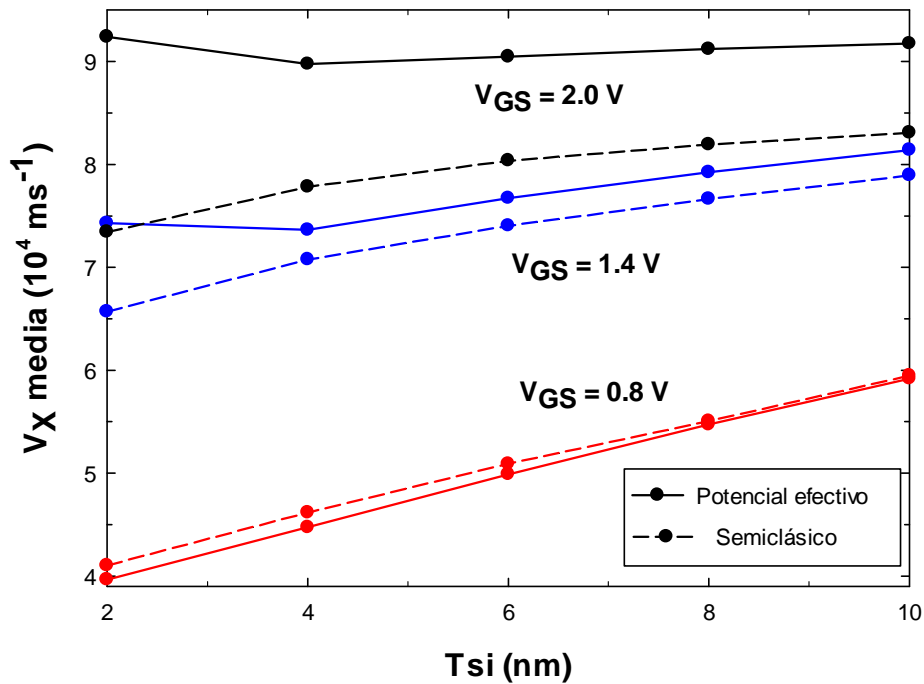


Figura 4.28: Velocidad media de los portadores en función del espesor del dispositivo, empleando el potencial efectivo (línea continua) modelos semiclásicos (línea a trazos) para varios V_{GS} y $V_{DS} = 2.0 \text{ V}$.

De un modo general se puede afirmar que la reducción del espesor de la región activa del DG – SB – MOSFET provoca una disminución de la velocidad media de los portadores en el interior del canal. Sin embargo, en la figura anterior se ve como si se emplea la aproximación del potencial efectivo existe una excepción en el caso del DG – SB – MOSFET de 2 nm. La velocidad media para el espesor de 2 nm asciende para valores de tensión de puerta medios y elevados con respecto a los valores de un espesor de 4 nm.

La consideración del efecto de la cuantización espacial también genera diferencias en la magnitud estudiada. Como se puede ver en la gráfica, proporciona valores superiores al cálculo semiclásico para tensiones de puerta altas, ocurriendo lo contrario en el caso del voltaje de puerta inferior. En cualquier caso, es importante

resaltar que a medida que aumenta V_{GS} se incrementan las diferencias entre los resultados obtenidos con el potencial efectivo y los obtenidos de forma semiclásica.

En el caso de la energía media de los portadores dentro del canal, la reducción del espesor conlleva una reducción de la energía en todos los casos, reducción creciente con la disminución del espesor, como se representa en la siguiente gráfica.

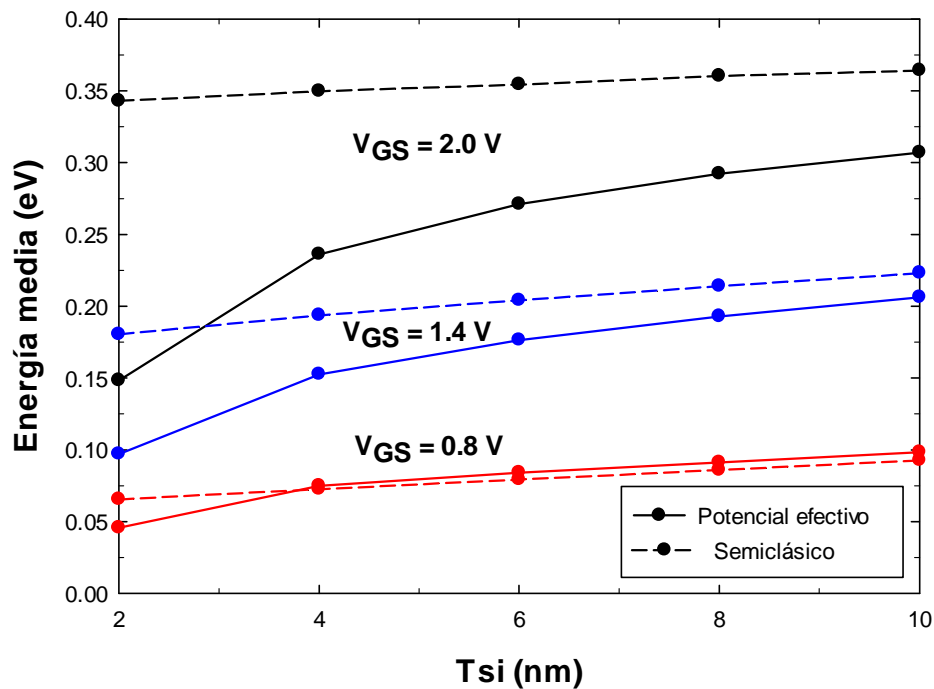


Figura 4.29: Energía media de los portadores en función del espesor del dispositivo, empleando el potencial efectivo (línea continua) modelos semiclásicos (línea a trazos), para varios V_{GS} y $V_{DS} = 2.0$ V.

Sin embargo, al tener en cuenta las correcciones cuánticas del potencial los valores medios de la energía son menores. Se puede decir, por lo tanto, que al realizar el cálculo de la energía con las aproximaciones semiclásicas se sobreestiman los valores de la misma, salvo para tensiones de puerta cercanas al umbral, donde ocurre lo contrario. También se observa en la figura anterior que los datos obtenidos con potencial efectivo presentan diferencias mayores con la variación del espesor, ya que los efectos del confinamiento cuántico se agudizan con la reducción de este parámetro. Finalmente, al igual que sucede en el caso de la velocidad, al aumentar V_{GS} crece la diferencia entre los datos obtenidos sin tener presentes los efectos cuánticos y datos calculados teniéndolos en cuenta.

IV.4.f Transconductancia (g_m)

Al reducir el espesor del dispositivo de doble puerta, la transconductancia también ve reducidos sus valores, siendo mayores esas diferencias a partir del DG – SB – MOSFET de 6 nm y creciendo progresivamente con las siguientes reducciones, tal y como se muestra en la gráfica siguiente.

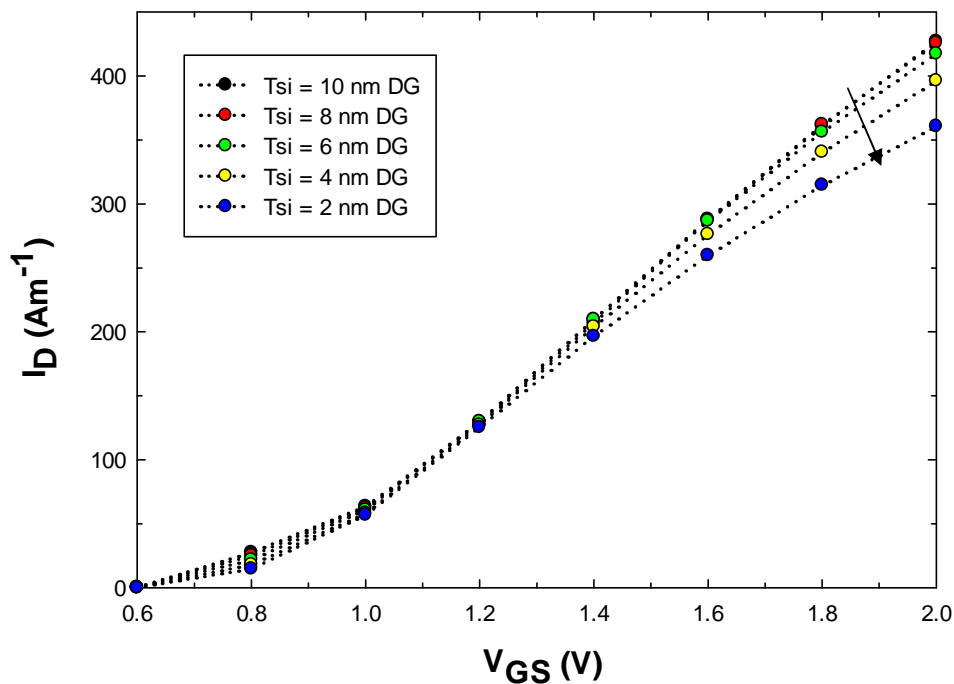


Figura 4.30: Transconductancia para DG - SB – MOSFETs de 10, 8, 6, 4 y 2 nm de espesor, para una $V_{DS} = 2.0 \text{ V}$ y varios valores de V_{GS} .

Para valores de V_{GS} inferiores a 1.4 V, la reducción del espesor de la capa activa no provoca diferencias significativas en los valores de la transconductancia. Sin embargo, para tensiones de puerta superiores a 1.4 V, esta figura de mérito ve reducidos sus valores junto con la disminución del espesor del canal. Este efecto implica que los dispositivos de menor espesor verían en principio reducidas (teniendo en cuenta el modelo considerado) sus capacidades para la amplificación de señales, tal y como vimos en el apartado IV.3.f, sobre todo para valores de V_{GS} altos.

A la hora de analizar la influencia de la inclusión de la cuantización espacial en las simulaciones se comprueba que al reducir el espesor los efectos sobre la

transconductancia no varían de modo significativo respecto a lo visto en apartados anteriores de modo que los cálculos semiclásicos proporcionan valores más elevados de este parámetro. Sin embargo, en el caso del dispositivo de 2 nm de espesor prácticamente no existen diferencias. En la figura 4.31 se representan los valores de la transconductancia de dos dispositivos de doble puerta, una de 10 y otro de 2 nm de espesor, comparando los efectos de emplear el potencial efectivo con los resultados con los obtenidos de forma semiclásica.

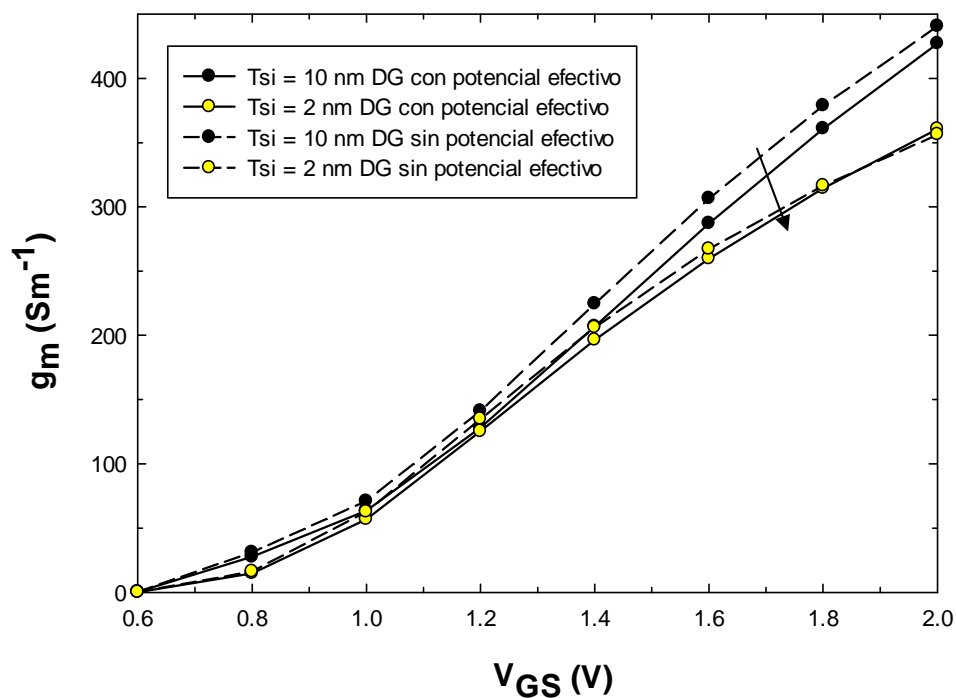


Figura 4.31: Transconductancia para DG - SB – MOSFETs de 10 y 2 nm de espesor empleando el potencial efectivo (línea continua) modelos semiclásicos (línea a trazos), para una $V_{DS} = 2.0$ V.

IV.4.g Característica de salida

Es este apartado se procede a analizar la influencia de la reducción del espesor del DG – SB – MOSFET en la característica de salida de dichos dispositivos, y a estudiar los efectos provocados por la consideración de las correcciones cuánticas del potencial. Para afrontar este estudio se representa en la gráfica que sigue al presente párrafo la característica de salida de tres dispositivos de doble puerta de 10, 6 y 2 nm de espesor.

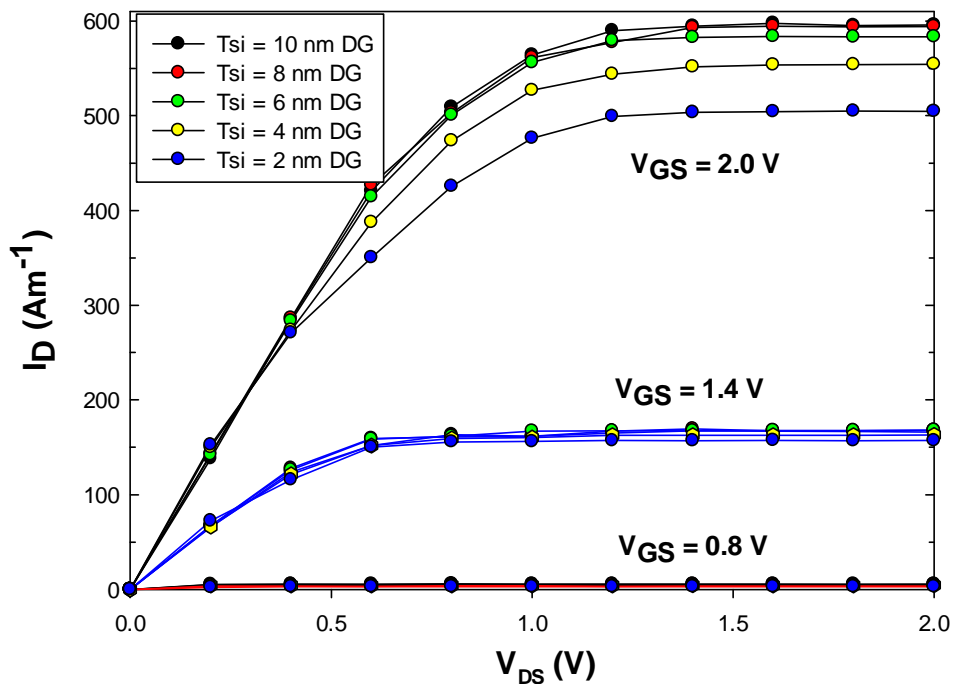


Figura 4.32: Característica de salida para DG - SB – MOSFETs de 10, 6 y 2 nm de espesor, para tres valores de V_{GS} y varios valores de V_{DS} .

Como se aprecia en la representación anterior, el hecho de reducir el espesor de los dispositivos de doble puerta origina una disminución de la corriente que fluye a través del dispositivo al modificar el voltaje entre fuente y drenador. Esta reducción se agudiza para los espesores más pequeños, aunque en la zona de triodo la diferencia de espesor sólo conlleva una leve reducción de la corriente al aproximarse a la zona de saturación, salvo en el caso del transistor de 2 nm. Sin embargo, al reducir el espesor de la capa activa se mantiene constante el valor de la tensión de saturación. Por último, se puede volver a afirmar que al aumentar la tensión de puerta también aumenta tanto la corriente que fluye a través del dispositivo como la tensión de saturación.

IV.4.h Magnitudes microscópicas del transporte

En este apartado se realiza un breve análisis de la influencia del espesor de la capa activa de los MOSFET de barrera Schottky de doble puerta sobre las magnitudes microscópicas relacionadas con el transporte de portadores. En este proyecto se van a

analizar las siguientes magnitudes: el tiempo de tránsito, los mecanismos de dispersión y la longitud recorrida por los electrones.

En la siguiente figura se representan el tiempo de tránsito medio (a) y las cantidades totales de mecanismos de dispersión que se han producido en el interior de los dispositivos (b) estudiados. El tiempo de tránsito medio es la media aritmética del tiempo de tránsito de los electrones, siendo éste el tiempo que emplea un electrón en cruzar el canal semiconductor del transistor desde que entra por el contacto de fuente hasta que sale del dispositivo por el drenador.

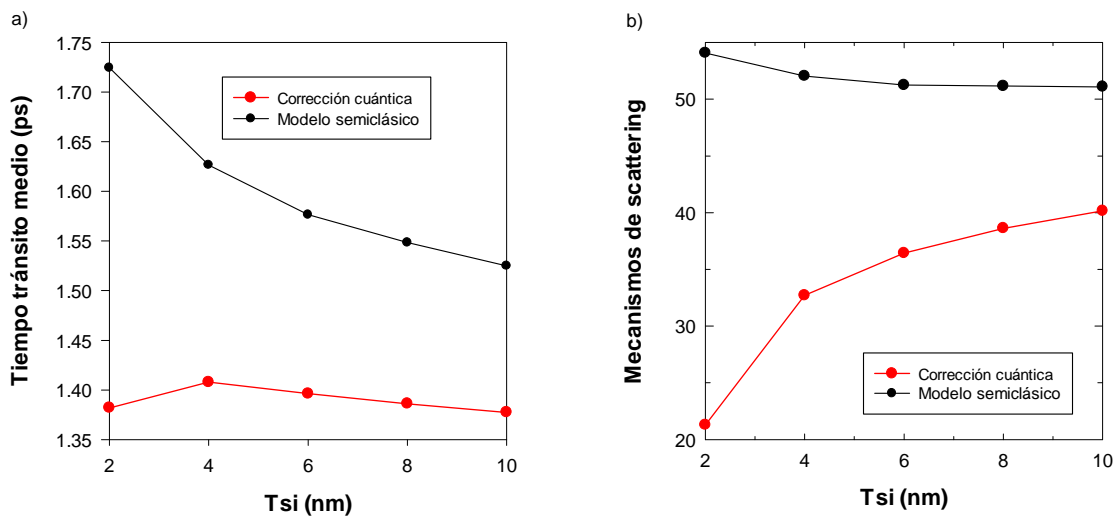


Figura 4.33: Tiempo de tránsito medio de los portadores para cruzar el canal, a), y mecanismos de scattering , b), en los DG - SB – MOSFETs de 10, 8, 6, 4 y 2 nm de espesor, empleando el potencial efectivo (línea continua) modelos semiclásicos (línea a trazos), para $V_{GS} = V_{DS} = 2.0$ V.

De modo general se observa en ambas gráficas que realizando las simulaciones con modelos semiclásicos se sobreestiman los valores obtenidos cuando consideramos la cuantización espacial. Si se analiza la influencia del espesor de la capa activa, se aprecia que el tiempo de tránsito medio aumenta con la reducción del espesor, salvo en el caso del DG – SB –MOSFET de 2 nm. Esta reducción del tiempo de tránsito medio para el citado transistor está directamente relacionada con el aumento de la velocidad media de los portadores bajo las mismas condiciones de simulación, véase el apartado IV.4.e, figura 4.29. Sin embargo, la reducción del espesor de los dispositivos afecta de diferente forma al número de mecanismos de scattering sufridos por los portadores, de modo que un menor espesor de capa activa conlleva una reducción de los

mecanismos de dispersión, de 40 mecanismos a 21 al reducir el espesor desde 10 nm a 2 nm. De forma general, se puede afirmar que la reducción del grosor de la capa activa origina un leve aumento del tiempo de tránsito de los portadores y una notable disminución en el número de interacciones que sufren los mismos con la red cristalina, aumentando por consiguiente el tiempo característico entre mecanismos de scattering, denominado tiempo de recorrido libre medio del material.

Por último, se muestra la influencia del espesor de la capa activa en la distancia bidimensional, R , media y la distancia media en la dirección X recorridas por los portadores para cruzar el canal de los dispositivos, para ello se representa la siguiente figura.

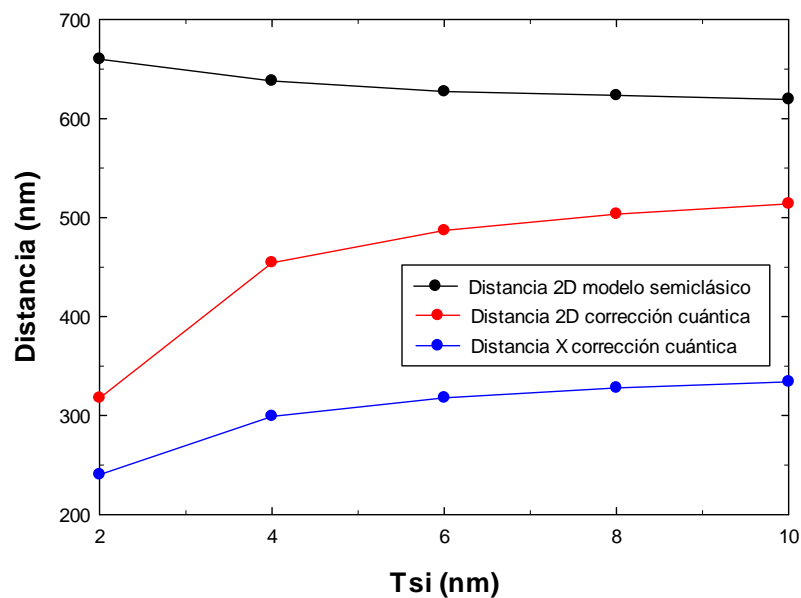


Figura 4.34: Distancia medio recorrida por los portadores para cruzar el canal en los DG - SB – MOSFETs de 10, 8, 6, 4 y 2 nm de espesor empleando el potencial efectivo (línea continua) modelos semiclásicos (línea a trazos), para $V_{GS} = V_{DS} = 2.0$ V.

Es interesante mencionar que en ausencia total de mecanismos de scattering la distancia recorrida en la dirección del eje X por los portadores al cruzar el canal coincide exactamente con la distancia entre fuente y drenador (130 nm en este caso). Por lo tanto, en presencia de mecanismo de dispersión la diferencia entre la longitud del canal y la distancia real recorrida en la dirección X puede servir como medida del carácter fuertemente difusivo del movimiento de los portadores en el interior de los

dispositivos. Asimismo, los elevados valores de la distancia total recorrida, R , frente a la distancia recorrida en dirección X delatan el fuerte carácter bidimensional del transporte de portadores dentro del canal.

En cuanto a la influencia de la reducción del espesor de la capa activa se comprueba que la misma produce una reducción de la distancia recorrida por los portadores para atravesar el canal, tanto unidimensional, X (28% al pasar de 10 nm a 2 nm de espesor), como bidimensional, R (38% al pasar de 10 nm a 2 nm de espesor).

Se puede concluir que al reducir el grosor de los DG-SB-MOSFETs el comportamiento de los portadores dentro de los mismos más se acerca al balístico, al igual que si se considera la aproximación del potencial efectivo en las simulaciones.

V. CONCLUSIONES

La motivación principal para la realización de este proyecto ha sido el estudio de las consecuencias de la inclusión de una segunda puerta en los transistores SB – MOSFET, así como el estudio de la influencia de las consecuencias de la cuantización espacial en la dimensión perpendicular al transporte de portadores. Con la inclusión de una segunda puerta se conforma lo que se puede denominar como MOSFET de barrera Schottky de doble puerta (DG – SB – MOSFET). La idea de dotar de una segunda puerta a un transistor convencional es el origen de los modernos FinFETs, que en la actualidad se emplean a escala industrial en la fabricación de microprocesadores.

Los datos necesarios para llevar a cabo el presente proyecto han sido obtenidos mediante simulaciones por ordenador, empleando un simulador Monte Carlo de dispositivos, el cual es una herramienta de simulación muy fiable debido a su naturaleza microscópica, consistente en reproducir el movimiento de los portadores

de carga en el interior del cristal semiconductor. Gracias al método Monte Carlo se han podido considerar, y por lo tanto simular, efectos cuánticos como la emisión de campo o efecto túnel, así como las consecuencias de los fenómenos de la cuantización espacial de los portadores. Este último es particularmente relevante en este estudio. El origen del mismo es la disminución de los estados energéticos disponibles para los portadores en condiciones de fuerte confinamiento, condiciones presentes en los dispositivos de capas activas muy delgadas como los estudiados en este proyecto. Para el tratamiento de los efectos generados por la disminución de estados energéticos en el interior del cristal semiconductor, que forma el canal, se ha empleado una corrección cuántica del potencial denominada método del potencial efectivo. Esta técnica es particularmente interesante por su facilidad de implementación y eficiencia de tiempo de CPU en simulaciones Monte Carlo. Sin embargo, no ha sido empleada hasta ahora, a nivel internacional, para la realización de simulaciones Monte Carlo de transistores MOSFET de barrera Schottky con doble puerta.

En este capítulo se van explicar las principales conclusiones que se extraen de los resultados obtenidos. Se han efectuado diversas simulaciones de transistores SB – MOSFET de doble puerta con espesores de capa activa desde 10 nm hasta 2 nm, con la finalidad de estudiar la influencia de este parámetro. A su vez se realizan simulaciones de un dispositivo con una única puerta, con el fin de poder comparar los resultados con los obtenidos para los casos de los DG –SB – MOSFETs, y así lograr dilucidar el posible aumento del nivel de corriente de los MOSFETs de barrera Schottky al dotarles de una segunda puerta. Además, se ha comprobado si una segunda puerta proporciona una mayor fiabilidad del control de la carga dentro del canal, si varían y en qué medida la velocidad de los portadores, su tiempo de tránsito o si su comportamiento es más o menos cercano al balístico para así evaluar también la capacidad de respuesta de los transistores de doble puerta.

Este análisis se realiza en un campo en continua evolución y vital para el progreso de los sistemas de telecomunicaciones y los ordenadores modernos, como es la electrónica. Ello implica que las simulaciones, y en concreto los resultados obtenidos, pueden ser científicamente relevantes. Además, habría que resaltar que parte de los resultados aquí expuestos han sido presentados en la *9ª Conferencia de Dispositivos*

Electrónicos, celebrada recientemente en Valladolid (Febrero de 2013). A continuación se extraen las conclusiones del análisis de los principales resultados obtenidos en este proyecto.

- El hecho de considerar las correcciones cuánticas mediante el método del potencial efectivo permite simular el comportamiento de los portadores en el interior del canal semiconductor bajo los efectos del confinamiento cuántico. Estas correcciones cuánticas del potencial generan unos perfiles de potencial suavizados en las interfaces óxido de puerta – semiconductor. Como consecuencia, aparece un campo eléctrico orientado hacia el interior del canal que empuja a los portadores. Por ello, las zonas de acumulación de electrones se desplazan hacia el interior de la capa activa en lugar de aparecer adyacentes a las mencionadas interfaces, tal y como debe suceder en un dispositivo real de dimensiones reducidas.
- Al dotar de una segunda puerta al MOSFET de barrera Schottky se consigue aumentar la corriente que fluye a través del dispositivo, aunque no se consigue duplicar los valores de corriente a pesar de generar dos zonas de acumulación de portadores. Sin embargo, ese aumento de la corriente que fluye a través de los dispositivos de doble puerta permitirá que el MOSFET de barrera Schottky alcance valores de corriente competitivos con respecto al MOSFET convencional.
- Al analizar las componentes de la corriente que fluye por el canal de los dispositivos simulados se concluye que la más importante por su presencia es la componente de inyección por efecto túnel. Esta componente incrementa su presencia relativa con la inclusión de la segunda puerta gracias a que también le acompaña un estrechamiento de la barrera *Schottky* en ambos contactos metal – semiconductor.
- Se ha observado que al reducir el espesor de los DG – SB – MOSFET los valores obtenidos en la corriente son menores, especialmente en los dispositivos de 4 y 2 nm. Aunque debe tenerse en cuenta que el modelo considerado no incluye

todos los efectos de naturaleza cuántica que tendrían lugar en estos dispositivos, se podría señalar que, con las condiciones consideradas, reducir el espesor de la capa activa por debajo de 10 nm no implica una mejora en cuanto a los valores de corriente en los DG – SB – MOSFETs.

- Con la reducción del espesor del canal se consigue estrechar aún más la barrera de potencial y aumentar el peso relativo de la componente de inyección por efecto túnel dentro del mismo.
- Estudiando los perfiles de concentración en los dispositivos se puede concluir que la concentración de portadores dentro del dispositivo de doble puerta es significativamente mayor que en el de una sola puerta, apreciándose claramente las zonas de acumulación de portadores cercanas a las puertas.
- La reducción del espesor de los MOSFET de barrera *Schottky* de doble puerta origina un mayor acercamiento de las zonas de acumulación hacia el centro del canal. Esta aproximación tiene su límite en el dispositivo de 2 nm de espesor, en el mismo las dos zonas de acumulación se unen en una sola y su valor máximo es muy superior a los máximos en otros espesores.
- Se puede afirmar que al dotar a un SB – MOSFET de una segunda puerta su transconductancia aumenta llegando casi a duplicar su valor. Esta mejora es fundamental puesto que este parámetro es clave para describir el rendimiento de los dispositivos en condiciones operativas de funcionamiento, ya que indica el control que pequeñas variaciones en la tensión de puerta ejercen sobre las variaciones de corriente dentro del dispositivo. Sin embargo, al igual que sucede con la corriente que circula por el canal, la reducción de espesor del mismo provoca una ligera caída de los valores de la transconductancia. Estas mismas tendencias se observan no sólo en la corriente y la transconductancia, sino también en la característica de salida, de modo que la doble puerta prácticamente consigue doblar sus valores, pero la reducción de espesor los aminora ligeramente.

- Estudiando las características de transferencia de los dispositivos se comprueba de forma cualitativa que la tensión umbral no varía ni con la variación del espesor ni al añadir la segunda puerta a los transistores estudiados.
- La reducción del grosor de la capa activa de los DG –SB –MOSFETs genera una reducción tanto del número de mecanismos de dispersión como de la longitud que recorren los portadores dentro del canal, observándose por lo tanto un comportamiento de los mismos más cercano al comportamiento balístico. Sin embargo, con los modelos semiclásicos se sobreestiman tanto los valores de longitud como los de mecanismos de scattering, consiguiendo con ello subestimar la frecuencia máxima de operación del dispositivo, parámetro fundamental para evaluar si el dispositivo es adecuado para aplicaciones en las que se requiere una gran capacidad de respuesta, como el caso de los circuitos cuya frecuencia de operación se sitúa en el rango de la Radio Frecuencia, RF.
- En resumen se puede afirmar, de acuerdo con los resultados obtenidos, que modificar la estructura de los SB – MOSFETs para obtener dispositivos de doble puerta mejora significativamente los valores de la corriente que fluye a su través y se consigue dotar de una mayor eficacia al dispositivo a la hora de controlar el transporte de portadores a través del mismo. Por otro lado, la reducción de espesor de los DG – SB –MOSFETs no significa retroceder apreciablemente, pero acarrea una ligera bajada de los valores de corriente dentro de los mismos.

Por último, hay que destacar que los resultados obtenidos se consideran trascendentes y se espera sean de utilidad para futuras investigaciones, como por ejemplo continuar la línea marcada y realizar un estudio de las características dinámicas y de ruido, que permita consolidar esta nueva línea de investigación.

APÉNDICE. MODELADO DEL MATERIAL DE
SILICIO. PARÁMETROS DE LA SIMULACIÓN

En el presente Apéndice, se van describir los principales detalles para la descripción física del Silicio, material considerado en las simulaciones de este proyecto. Este anejo al proyecto se divide en tres secciones, en la primera sección, A.1, se recogen las características de la estructura de bandas, conducción y valencia, que se ha tenido en cuenta. En la segunda sección, A.2, se describen con detalle los mecanismos de *scattering*, que han sido considerados para realizar la simulación, junto con los principales parámetros asociados. Para terminar el apéndice, en la tercera sección, A.3, se muestran resultados obtenidos con el simulador Monte Carlo para algunas de las magnitudes de interés, velocidad de portadores, movilidad, coeficiente de difusión, etc., comparándolos con datos experimentales, lo que confirma la validez del simulador a este nivel.

A.1 Estructura de bandas del Silicio

En la presente sección del apéndice se procede a analizar las principales características de la banda de conducción y de la banda de valencia para este semiconductor de manera separada, centrando la atención en los valles y subbandas considerados en las simulaciones ejecutadas.

A.1.a Banda de Conducción

La banda de conducción posee dos tipos de mínimos [Cohen 1988]. El mínimo absoluto lo forman seis valles equivalentes situados en el espacio \vec{k} a lo largo de las direcciones $\langle 100 \rangle$ o direcciones Δ dentro de la primera zona de Brillouin, denominados valles X. Los mínimos relativos se sitúan en el borde de la primera zona de Brillouin en la dirección $\langle 111 \rangle$ y equivalentes (punto L), sumando en total $8/2$ valles equivalentes llamados valles L. Todos estos valles se caracterizan porque sus superficies de energía constante se pueden aproximar localmente a elipsoides de revolución, para el caso de energías cinéticas moderadas. De este modo, los electrones muestran una masa efectiva longitudinal m_l , cerca de los mínimos relativos X y L, mayor que la masa efectiva transversal m_t . En la figura A.1 se representan esquemáticamente las superficies isoenergéticas para los valles en las direcciones equivalentes $\langle 100 \rangle$ y $\langle 111 \rangle$.

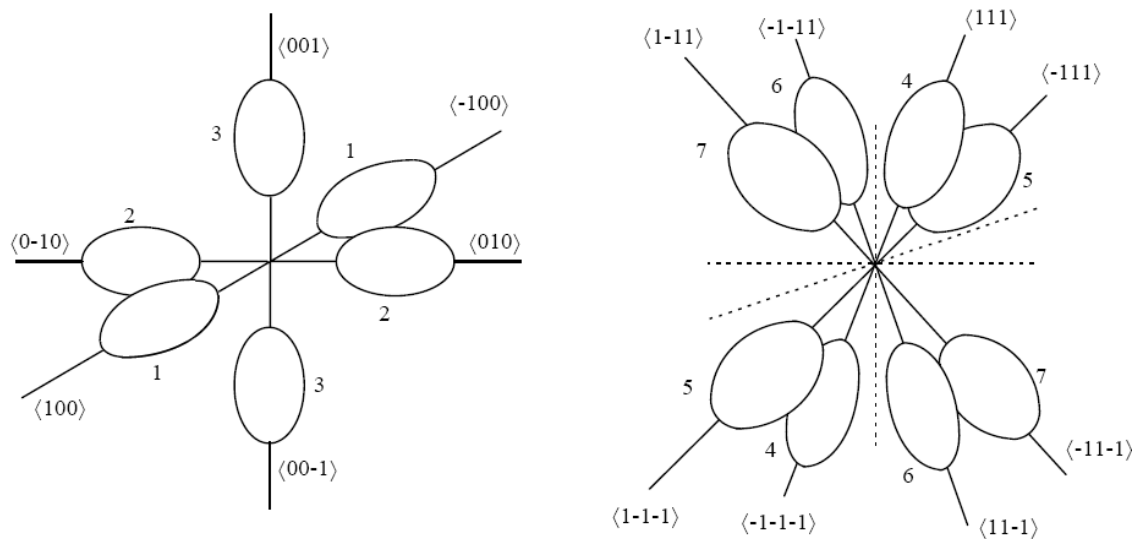


Figura A.1: Superficies isoenergéticas de los valles X, izquierda, y L, derecha.

La expresión analítica que relaciona la energía y el momento escogida en nuestro modelo es la que sigue [Martín 1996, Rengel 2002]:

$$E(1+\alpha E) = \frac{\hbar^2}{2} \left(\frac{k_l^2}{m_l} + \frac{k_t^2}{m_t} \right) \quad \text{E A.1}$$

siendo \hbar la constante de Planck reducida, α el factor de parabolicidad, E la energía k_l y k_t las componentes longitudinal y transversal del momento respectivamente y m_l y m_t las componentes de la masa, longitudinal y transversal del fondo de la banda de conducción.

Los parámetros característicos para los valles X y L de electrones y para los valles de huecos pesados y ligeros empleados en la simulación (masa y coeficientes de no parabolicidad) se muestran en la tabla A.1.

$m_l X$ (m_0)	$m_l X$ (m_0)	$m_l X$ (m_0)	$m_l X$ (m_0)	$\alpha X \text{ y } L$ (eV^{-1})	$m \text{ pesados}$ (m_0)	$m \text{ ligeros}$ (m_0)	$\alpha \text{ pesados y}$ $\text{ligeros (eV}^{-1}\text{)}$
0.90	0.19	1.634	0.126	0.5	0.537	0.153	0.3

Tabla A.1: Parámetros físicos de las bandas de conducción y valencia del Si [Madelung 1991].

A.1.b Banda de Valencia

La banda de valencia del Silicio tiene su máximo en el punto Γ , y está constituida por dos subbandas, huecos ligeros y pesados, degeneradas en dicho punto. Incluso existe una tercera banda diferente a las anteriores, *split – off* [Dresselhaus 1955, Kane 1965, Madelung 1991], que escasamente contribuye al transporte de huecos [Ottaviani 1975] y por lo tanto no ha sido incluida en las simulaciones [Martín 1996, Rengel 2002]. Las otras dos subbandas, con energía potencial más elevada, se consideran, en el modelo empleado en este proyecto, como esféricas no parabólicas:

$$E(1+\alpha E) = \frac{\hbar^2 k^2}{2m^*} \quad \text{E A.2}$$

donde m^* es la masa efectiva de los huecos para cada subbanda de valencia.

Seguidamente se indican en una tabla los valores para la permitividad relativa del Silicio y del SiO₂, el valor de la densidad intrínseca, n_i , a 300 K y los valores de la densidad equivalente de estados de la banda de conducción, N_c y de valencia, N_v , así como el valor del GAP considerado entre el mínimo absoluto de la banda de conducción y el máximo de la banda de valencia.

ϵ_{Si}	ϵ_{SiO_2}	N_i	N_c	N_v	GAP
11.7	3.9	$1.45 \times 10^{16} \text{ m}^{-3}$	$2.24 \times 10^{25} \text{ m}^{-3}$	$8.44 \times 10^{24} \text{ m}^{-3}$	1.05 (eV)

Tabla A.2.

A.2 Mecanismos de *scattering*

A.2.a Electrones

En el modelo empleado los mecanismos de *scattering* considerados son: *scattering* con impurezas ionizadas (elástico y anisótropo), *scattering* intravalle acústico (elástico e isótropo) e interacciones intervalle equivalente y no equivalente (inelásticas e isótropas). Las ecuaciones para las diferentes probabilidades se pueden consultar en [Martín 1996, Rengel 2002], además de en diversas publicaciones fácilmente accesibles, como por ejemplo la correspondiente a [Jacoboni y Lugli 1989], especialmente significativa.

A continuación, se comentan brevemente las principales características de cada mecanismo y se recogen los diferentes parámetros considerados en las simulaciones de este proyecto.

1. Interacción con impurezas: [Brooks 1951, Jacoboni y Lugli 1989]

En las simulaciones se ha supuesto que todas las impurezas están ionizadas, consecuentemente, ha de aparecer un efecto de apantallamiento del campo coulombiano, que debe provocar que el potencial que experimenta el electrón en la banda tenga una fuerte dependencia espacial [Brooks 1951]. En consecuencia, se ha optado por la descripción de Brooks – Herring para definir el *scattering* con impurezas.

Cuando el electrón posee una energía cinética débil, bajas temperaturas o bajos campos eléctricos aplicados, este mecanismo es dominante debido a su naturaleza coulombiana. Las colisiones son elásticas puesto que la masa del electrón es despreciable frente a la de la impureza. Además, este mecanismo es anisótropo, lo que implica que estado del vector de onda después del mecanismo depende de su orientación anterior.

2. Interacción acústica con potencial de deformación: [Jacoboni 1989]

Generalmente, la energía cinética del electrón es significativamente mayor que la que se transfiere en este tipo de mecanismo, por ello es considerado habitualmente como un proceso elástico e isótropo, la orientación del vector de onda \vec{k} después de la interacción es aleatoria.

	Valle X	Valle L
Potencial de deformación acústico (eV)	9.0	9.0

Tabla A.3: Potencial de deformación acústico de electrones.

3. Interacción intervalle: [Canali 1975, Chen 1991]

A la hora de describir la estructura de la banda de conducción en el simulador usado en este trabajo, se han considerado los valles X (seis valles degenerados en las direcciones $\langle 100 \rangle$) y los valles L (ocho valles en las direcciones $\langle 111 \rangle$). Es preciso tener en cuenta que las transiciones se pueden dar entre valles equivalentes o no, en función de que los estados iniciales y finales del electrón correspondan a valles con el mínimo de energía en niveles iguales o distintos, respectivamente. En lo que respecta al vector de onda, estas colisiones son de carácter isótropo.

- **Transiciones no equivalentes:** las X –L y L –X. en ambos tipos existen cuatro términos fonónicos. Los potenciales de deformación intervalle y las energías de los fonones correspondientes se muestran en la tabla A.4. Estos mecanismos pueden producirse con emisión o absorción asistida de un fonón.

- **Transiciones equivalentes:** en primer lugar se consideran las $X - X$. Existen seis ramas fonónicas, de las cuales la mitad están asociadas a transiciones entre valles adyacentes, tipo f , y el resto entre valles opuestos, tipo g (figura A.1). Las transiciones tipo f se producen con fonones longitudinal acústico y transversal óptico. Una vez ocurrida la colisión, el electrón va a un valle seleccionado de forma aleatoria entre los posibles. Las transiciones g se producen por fonones ópticos longitudinales. El valle final al que va el electrón está fijado por el valle inicial. Las transiciones $L - L$ también se consideran equivalentes. Para las transiciones $L - L$ y las seis ramas fonónicas de las $X - X$, se muestran en la tabla A.4 las constantes de acoplamiento, así como las energías del fonón intervalle.

Parámetros XX	f1	f2	f3	g1	g2	g3
1	0.15	3.4	4.0	0.5	0.8	3.0
2	18.1	43.1	54.3	12.1	18.1	60.3
Parámetros XL, LX						
1	4.0	4.0	4.0	4.0	-	-
2	57.9	54.6	41.4	17.0	-	-
Parámetros LL						
1	2.63	-	-	-	-	-
2	38.87	-	-	-	-	-

Tabla A.4: Parámetros utilizados en probabilidades de transición intervalle en la banda de conducción.

1: Constantes de acoplamiento intervalle (108 eV/cm), 2: Energía del fonón intervalle (meV).

Estos valores se han elegido dentro del rango de valores localizado en la bibliografía con el fin de ajustar los resultados de la simulación a los datos

experimentales disponibles, ya que en la literatura existe una gran dispersión de los valores de los potenciales de deformación intervale [Canali 1975, Sano 1990].

A pesar de no tratarse de un mecanismo de *scattering* propiamente dicho, se ha considerado como tal a la ionización por impacto, con una probabilidad asociada. En el capítulo III ya se mencionó que este es el tratamiento común de este fenómeno en las simulaciones Monte Carlo [Throngnumchai 1986, Canali 1996, Dunn 1997, Duncan 1998, Zandler 1999, Ong 2000]. La probabilidad de ionización se describe mediante el modelo de Kane modificado [Kane 1967]:

$$P_{IONIZA} = \begin{cases} P \left(\frac{E - E_{th}}{E_{th}} \right)^4 & \text{si } E > E_{th} \\ 0 & \text{si } E < E_{th} \end{cases} \quad \text{E A.3}$$

donde $P = 9 \times 10^{12} \text{ s}^{-1}$ y $E_{th} = 1.2 \text{ eV}$, parámetros ajustados con la finalidad de reproducir del modo más exacto posible la probabilidad de ionización asociada al fenómeno obtenida por otros autores [Kane 1967, Tang 1983, Fischetti y Laux 1988, Brunetti *et al.* 1989, Vogelsang y Hänsch 1991, Sano 1992, Bude 1992, Fiegna 1993] y el valor experimental del coeficiente de ionización (sección A.3).

A.2.b Huecos

Las dos subbandas de valencia consideradas, respecto a los huecos, (ligeros y pesados) están degeneradas. Como consecuencia, todos los mecanismos de *scattering* para huecos deben ser tanto interbanda como intrabanda. Estos mecanismos son básicamente los mismos que para electrones:

1. Interacción con impurezas:

En el modelo de Brooks – Herring para las colisiones con impurezas ionizadas se deben tener en cuenta las expresiones de solapamiento enunciadas por Wiley en 1971 para las transiciones intrabanda e interbanda. Por lo tanto, se diferencian dos tipos de transiciones según los procesos sean interbanda e intrabanda [Costato y Reggiani 1973].

2. Interacción con fonones acústicos:

Mecanismo isótropo y cuasi – elástico [Viso *et al.* 1979, Canali *et al.* 1975, Brudevoll *et al.* 1990]. El pequeño intercambio energético entre los huecos y la red es necesario para poder alcanzar un estado estacionario adecuado en el supuesto en que la simulación se realice para bajos campos eléctricos y temperaturas.

Pot. Def. Acústico (eV)	Pot. Def. Óptico (eV)	Energía fonón acústico (meV)	Energía fonón óptico (meV)
5.0**	26.6**	0.105	63.2*

Tabla A.5: Parámetros de probabilidades de scattering de huecos [* Sze 1981, **Reggiani 1980]

3. Interacción con fonones ópticos:

Se trata de un mecanismo de *scattering* de carácter isótropo e inelástico, y a causa de este último debe considerarse tanto la absorción como la emisión de fonones.

A.2.c Probabilidades de *scattering*

En la figura A.2 se muestra la probabilidad total de *scattering*, la de *scattering* con impurezas ionizadas, la de ionización por impacto, la de acústicos intravalle y la suma de todas las probabilidades de interacciones intervalle correspondientes al valle X (izquierda) y al valle L (derecha) para Silicio con una concentración de impureza de 10^{15} cm^{-3} .

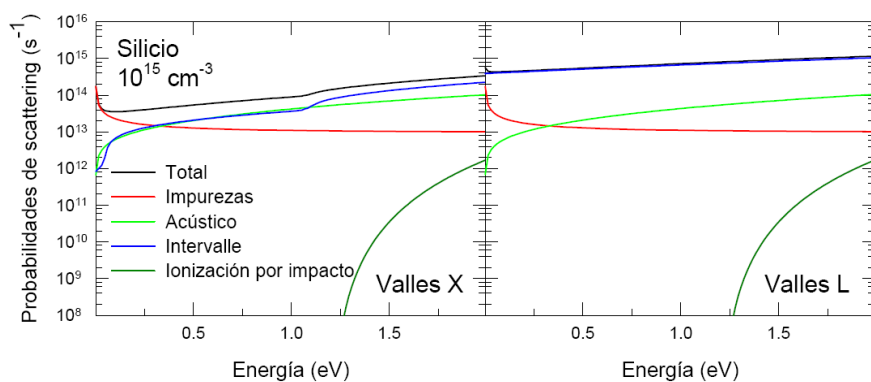


Figura A.2: Probabilidad de scattering de electrones en cada uno de los valles en Si.

La figura A.3 representa la probabilidad total de *scattering*, *scattering* con impurezas ionizadas, acústica y ópticos del valle de huecos pesados y de huecos para Silicio con una densidad de impurezas de 10^{15} cm^{-3} .

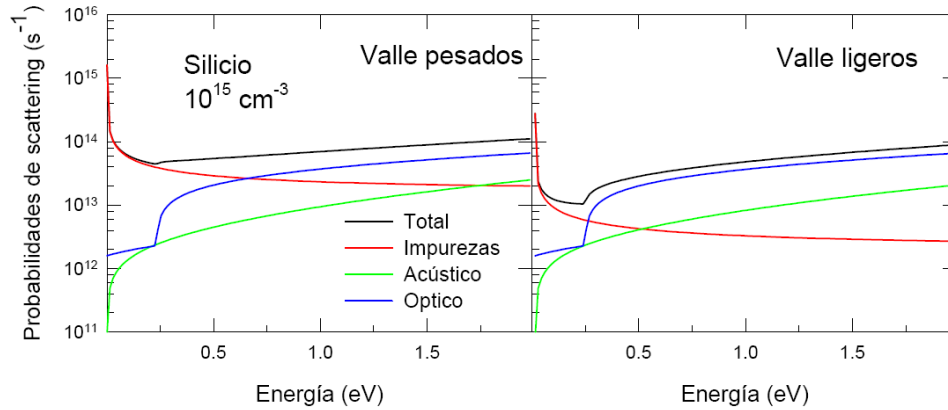


Figura A.3: Probabilidad de scattering de huecos en cada una de las subbandas en Si.

A.3 Modelado de Silicio material

En esta sección se exponen los principales resultados obtenidos en el análisis del transporte de electrones y de huecos (dopaje tipo *n* o *p*, respectivamente) en Silicio. Las simulaciones se han ejecutado a campo eléctrico constante y considerando al material homogéneo y sin límites. Se ha empleado un simulador Monte Carlo de partícula única que considera los mismos mecanismos de *scattering* y estructura de bandas que el simulador bidimensional de dispositivos utilizado para las simulaciones de este proyecto.

En el estudio realizado de las propiedades de transporte de los electrones, se aplica el campo eléctrico en dos direcciones cristalográficas diferentes, [100] y [111]. La temperatura de todas las simulaciones se ha fijado a 300 K. Se disponen de resultados experimentales obtenidos por diversos autores, que han servido de referencia para comprobar la validez del modelo.

A.3.a Tiempo de permanencia en cada valle

En figura A.4 se muestra el tiempo que permanecen los electrones en cada valle para diferentes valores del campo eléctrico aplicado en la dirección [100]. Se puede

destacar que, para un campo eléctrico de aproximadamente 10 kVcm^{-1} , la ocupación del valle $\langle 100 \rangle$ alcanza su máximo.

Si se aplica el campo eléctrico en la dirección $[111]$, los tres valles X tendrían la misma ocupación.

Los electrones ocupan los valles L cuando los campos eléctricos aplicados superan los 30 kVcm^{-1} , aunque inicialmente la ocupación es muy escasa. La contribución al transporte de los valles L comienza a ser notable en Silicio material para campos eléctricos superiores a 150 kVcm^{-1} [Martín 1992].

La ocupación de las subbandas de valencia en función del campo eléctrico aplicado también se representa en la figura A.4. Se puede ver que no aparecen modificaciones significativas, incluso para campos elevados (la población de la subbanda de ligeros se mantiene cercana al 11 – 12 %).

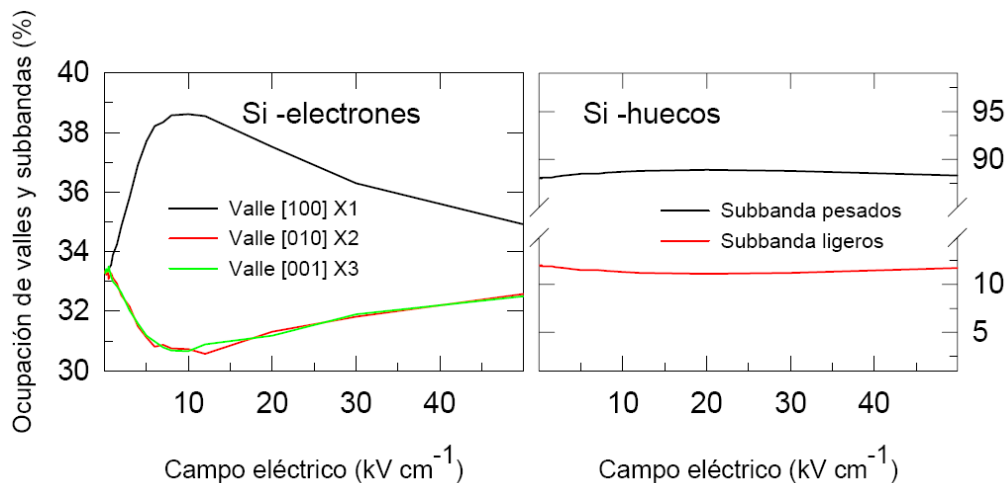


Figura A.4: Ocupación media de los valles X de la banda de conducción (izquierda) y de las subbandas de valencia (derecha) en Si material en función del campo eléctrico aplicado en la dirección $[111]$.

A.3.b Velocidad de arrastre. Movilidad

La dependencia de la velocidad de arrastre con el campo eléctrico aplicado para electrones y huecos en Silicio se representa en la figura A.5. Se muestran los resultados obtenidos para campos eléctricos aplicados en las direcciones $[100]$ y $[111]$ para material tipo n .

Anexo a los resultados de la simulación se representan valores experimentales para electrones [Canali *et al.* 1975] y huecos [Ottaviani *et al.* 1975], datos obtenidos en muestras “altamente puras”. La simulación Monte Carlo se efectuó considerando un valor de concentración de impurezas, donadoras y aceptadoras, de 10^{13} cm^{-3} .

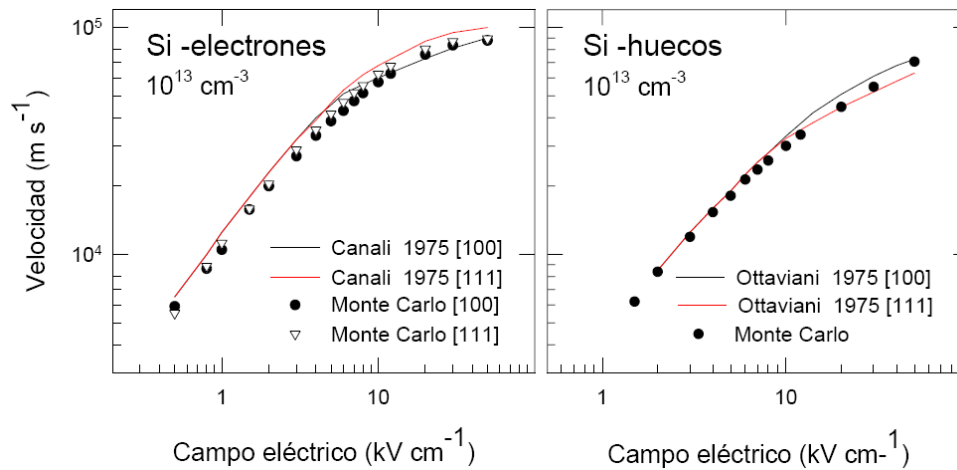


Figura A.5: Velocidad de arrastre en función del campo eléctrico aplicado para electrones y huecos en Si. Junto los a resultados simulados se muestran resultados experimentales.

En la figura se comprueba que la aproximación de los resultados Monte Carlo a los experimentales es notable, tanto para electrones como para huecos. Este hecho confirma la validez del simulador en cuanto a la estructura de bandas y probabilidades de *scattering* del Silicio material, utilizadas como base para desarrollar el simulador Monte Carlo 2D.

Para concluir este apéndice, se muestran seguidamente algunos de los parámetros físicos del Silicio empleados en las simulaciones, tabla A.6. También se ofrecen valores de algunas magnitudes interesantes correspondientes a Silicio homogéneo dopado tipo *n*, tabla A.7 y tipo *p*, tabla A.8.

Densidad	3.329 grcm^{-3}
Velocidad del sonido transversal	$9.04 \cdot 10^5 \text{ cms}^{-1}$
Velocidad del sonido longitudinal	$5.30 \cdot 10^5 \text{ cms}^{-1}$
Constante dieléctrica	11.7 Fcm^{-1}

Tabla A.6

Si – n $N_D (\text{cm}^{-3})$	τ $(\text{cm}^2 \text{V}^{-1} \text{s}^{-1})$	$r_0 (\Omega \text{m}^2)$	$\tau_p (\text{s})$	F_p (GHz)	$\tau_d (\text{s})$	$\tau_m (\text{s})$	$\lambda_D (\text{m})$
10^{16}	1027	$6.07 \cdot 10^{-9}$	$3.03 \cdot 10^{-13}$	525	$6.29 \cdot 10^{-13}$	$1.46 \cdot 10^{-13}$	$4.10 \cdot 10^{-8}$
10^{17}	780	$8.00 \cdot 10^{-10}$	$9.58 \cdot 10^{-14}$	1660	$8.29 \cdot 10^{-14}$	$1.11 \cdot 10^{-13}$	$1.30 \cdot 10^{-8}$
10^{18}	405	$1.54 \cdot 10^{-10}$	$3.03 \cdot 10^{-14}$	5246	$5.75 \cdot 10^{-14}$	$3.03 \cdot 10^{-14}$	$4.09 \cdot 10^{-9}$

Tabla A.7

Si – p $N_D (\text{cm}^{-3})$	μ $(\text{cm}^2 \text{V}^{-1} \text{s}^{-1})$	$r_0 (\Omega \text{m}^2)$	$m_h = 0.49$ $\tau_p (\text{s})$	$m_{hh} = 0.54$ $F_p (\text{GHz})$	$m_{hl} = 0.15$ $\tau_d (\text{s})$	$L = 1.0 \mu\text{m}$ $\tau_m (\text{s})$	$\lambda_D (\text{m})$
10^{16}	446	$1.40 \cdot 10^{-8}$	$4.23 \cdot 10^{-13}$	376	$1.45 \cdot 10^{-12}$	$1.23 \cdot 10^{-13}$	$4.10 \cdot 10^{-8}$
10^{17}	386	$1.61 \cdot 10^{-9}$	$1.34 \cdot 10^{-14}$	1190	$1.68 \cdot 10^{-13}$	$1.07 \cdot 10^{-13}$	$1.30 \cdot 10^{-8}$
10^{18}	210	$2.97 \cdot 10^{-10}$	$4.23 \cdot 10^{-14}$	3762	$3.08 \cdot 10^{-14}$	$5.80 \cdot 10^{-14}$	$4.10 \cdot 10^{-9}$

Tabla A.8

Siendo:

- Movilidad: μ
- Resistencia (para una muestra de longitud igual a 1 μm), $r_0 S = L/q\mu n_0$
- Tiempo de relajación dieléctrico, $\tau_d = \varepsilon_0 \varepsilon_r / q\mu n$
- Tiempo de relajación del momento, $\tau_m = \mu m^* / q$
- Tiempo del plasma, $\tau_p = \sqrt{m^* \varepsilon_0 \varepsilon_r / q^2 n}$
- Frecuencia del plasma, $f_p = 1/2\pi\tau_p$
- Longitud de Debye (300 K), $\lambda_D = \sqrt{\varepsilon_0 \varepsilon_r K_b T / q^2 n}$

Bibliografía

Albella J.M. Y Martínez-Duartz J.M., “Fundamentos de electrónica física y microelectrónica”, *Addson-Wesley / Universidad Autónoma de Madrid* (1996)

Bethe H. A., “Theory of the boundary layer of cristal rectifiers”, *Mass. Inst. Technol. Radiat. Lab. Rep.*, 43-12 (1942)

Brennan K. F., Hess K., “High field transport in GaAs and InAs”, *Solid-State Electron.* 27, 347 (1984)

Brooks H., “Scattering by ionised impurities in semiconductors”, *Phys. Rev.*, 83, 879 (1951)

Brudevoll T., Fjeldly T. A., Back J. y Shur S., “Scattering rates for holes near the valence band edge in semiconductors”, *J. Appl. Phys.*, 67, 7373 (1990)

Brunetti R., Jacoboni C. *et al.*, “A many-band Silicon model for hot-electron transoirt at high temperature”, *Solid-State Electron.*, 32, 1663 (1989)

Bude J., Hess K. y lafrate G., “Impact ionization in semiconductors – effects of high electric-fields and high scattering rates”, *Phys. Rev.*, B 45, 10958 (1992)

Canali C., Pavan P. *et al.*, “Experimental and Monte Carlo analysis of impact-ionization in AlGaAs HBTs”, *IEEE Trans. Electron Dev.*, 43, 1769 (1996)

Canali C., Jacoboni C., Nava F., Ottaviani G. y Albegiri-Quaranta A., “electron drift velocity in Silicon”, *Phys. Rev.*, B 12, 2265 (1975)

Chen R. y Pan D. S. J., “A Monte Carlo study of many-valley effects on the temporal electron transient transport in Silicon”, *Appl. Phys.*, 70, 4938 (1991)

Cohen M. L. y Chelikowsky J. R., “Electronic structure and optical properties of semiconductors”, *Berlin, Springer-Verlag*, (1988)

Constant E., “Modelling of sub-micron devices”, *Solid-State Devices*, editado por J. E. Carroll, *IOP Conf. Series*, 57, 151 (1980)

Costato M. y Reggiani L., “Scattering probabilities for holes”, *Phys. Stat. Sol.*, B 58, 471 (1973)

Couso C., “Efecto del uso de capas de segregación de dopantes en las características estáticas de los transistores SB – MOSFET”, *Proyecto Fin de Carrera, Ingeniero de Materiales, Universidad de Salamanca*, (2011)

Crowell C. R., “The Richardson constant for thermionic emission in Schottky barrier diodes”, *Solid State Electronics*, 8, 395 (1965)

Crowell C. R. y Sze S. M., “Electron-Optical-Phonon scattering in the emitter and collector barriers of semiconductor-metal-semiconductor structures”, *Solid-State Electron.*, 8, 979 (1965 b)

Crowell C. R. y Sze S. M., “Current transport in metal-semiconductors barriers”, *Solid-State Electron.*, 9, 1035 (1966)

Dresselhaus G., Kip A. F. y Kittel C., “Cyclotron resonance of electron and holes in Silicon and Germanium crystals”, *Phys Rev.*, 98, 368 (1955)

Dubois E. y Larrieu G., “Measurement of low Schottky barrier heights applied to metallic source-drain metal-oxide-semiconductor field effect transistors”, *J. Appl. Phys.*, 91, 729 (2004)

Duncan A., Ravailoi U. y Jakumeit J., “Full-band Monte Carlo investigation of hot carrier trends in the scaling of Metal-Oxide-Semiconductor Field-Effect-Transistors”, *IEEE Trans. Electron Dev.*, 45, 867 (1998)

Dunn G. M., Rees G. J. y David J. P. R., “Monte Carlo simulation of impact ionization in MESFETs”, *Electro. Lett.*, 33, 639 (1997)

Ferry D. K., Akis R. y Vasileska D., “Quantum effects in MOSFETs: Use of an effective potential in 3D Monte Carlo simulation of ultra-short channel devices”, *IEDM Conference Rec., IEEE Press, New York*, 287 (2000)

Ferry D. K., “The onset of quantization in ultra-submicron semiconductor devices”, *Superlatt. Microstruct.*, 27 (2000)

Ferry D. K., Ramey S., Shifren L. y Akis R., “The effective potential in device modelling: The good the bad and the ugly”, *Journal of Computational Electronics*, 1, 59 (2002)

Fiegna C. y Sangiorgi E., “Modeling of high-energy electron in MOS devices at the microscopic level”, *IEEE Trans. Electron Dev.*, 40, 619 (1993)

Fischetty M. y Laux S., “Monte Carlo analysis of electron transport in small semiconductor devices including band-structure and space-charge effects”, *Phys. Rev.*, B 38, 9721 (1988)

Gamiz F. y Fischetti M. V., “Monte Carlo simulation of Double-Gate Silicon-On-Insulator inversión layers: The role of volumen inversión”, *J. Appl. Phys.*, 89, 5478 (2001)

Gulzar A. Kathawala, Mohamed Mohamed and Umberto Ravaioli, “Comparison of Double-Gate MOSFETs and FinFETs with Monte Carlo simulation”, *Journal of Computational Electronics*, 2, 85 (2003)

ITRS “The International Technology Roadmap for Semiconductors (ITRS), Semiconductor Industry Association”, www.itrs.net (2012)

Iwai H., “Outlook of MOS devices into the next century”, *Microelectronics Engineering*, 48, 7 (1999)

Jacoboni C. y Lugli P. “The Monte Carlo method for semiconductor device simulation”, *Viena: Springer* (1989)

Jacoboni C. y Reggiani L., "The Monte Carlo method for the solution of charge transport in semiconductors with applications to covalent materials", *Rev. Mod. Phys.*, 55, 645 (1983)

Kahng D. y Atalla M. M., "Silicon-Silicon dioxide field induced surface devices", *IRE-AIEEE Solid State Device Research Conference, Carnegie Institute of Technology, Pitsburg, PA* (1960)

Kane O., "Energy band structure in p-type Germanium and Silicon", *J. Phys. Chem. Solids*, 1, 82 (1965)

Kane O., "Electron scattering by pair production in Silicon", *Phys. Rev.*, 159, 624 (1967)

Koeneke C. J., Sze S. M., Levin R. M. y Kinsbron E., "Schottky MOSFET for VLSI", *IEDM Tech. Dig.*, 367 (1981)

Kurosawa T., "Monte Carlo calculation of hot electron problems", *J. Phys. Soc. Japan Suppl.*, S 21, 424 (1966)

Lilienfeld J. E., "Method and apparatus for controlling electric current", *US Patent 1 745 175. Application filed Oct. 8, 1926, granted Jan., 1930*

Madelung O., "Group IV elements and III.V compounds", *Springer-Verlag, Berlin* (1991)

Martín M. J., "Estudio del transporte de carga en Silicio mediante un método de Monte Carlo", *Grado de Salamanca* (Salamanca, 1992)

Martín M. J., "Análisis del transporte de carga y de los fenómenos de ruido electrónico en estructuras Si/Si_{1-x}Ge_x bipolares", *Tesis Doctoral, Universidad de Salamanca* (1996)

Matsuzawa D., Uchida K. y Nishiyama A., "Monte Carlo simulation of sub-0.1 mm devices with Schottky contact model", *IEICE Trans. Electron*, E 83-C, 1212 (2000)

Moglestue C., "A self-consistent Monte Carlo particle model to analyze semiconductor microcomponents of any geometry", *IEEE Trans. Computer –Aided Design*, 5, 326 (1986)

Moore G., "Gramming more components onto integrated circuits" *Electronic*, 38, 114 (1965)

Moore G., "Progress in digital integrated electronics", *IEDM Tech. Digest*, 11 (1975)

Neamen D. A., "Semiconductor physics and devices", *Richard Irwin* (1992)

Neudeck G. W., "El diodo PN de unión", 2ª Edn. *Addison-Wesley Iberoamericana, S.A., Delaware, USA* (1993)

Nishi Y., "Insulated gate field effect transistor and its manufacturing method", *Patente Japonesa 587, 527, 162* (1970)

Ong D. G. *et al.*, "Full band Monte Carlo modelling of impact ionization, avalanche multiplication and noise in sub-micron GaAs $p^+ + n^+$ diodes", *J. Appl. Phys.*, 87, 7885 (2000)

Ottaviani G., Reggiani L., Canali C., Nava F. y Albegiri-Quaranta A., "Hole drift velocity in Silicon", *Phys. Rev.*, B 12, 3318 (1975)

Pascual E., "Modelado de estructuras Schottky y de transistores MOSFET con contactos de fuente y drenador metálicos para aplicaciones de alta frecuencia", *Tesis Doctoral, Universidad de Salamanca* (2010)

Ramey S. M. and Ferry D. K., "Modeling of quantum effects in ultra small FD-SOI MOSFETs with effective potentials and three-dimensional Monte Carlo", *Physica*, B 314, 350 (2002)

Ramo S., "Currents induced by electronics and electron motion", *Proc. IRE* 27, 584 (1939)

Reggiani L., en *Proceedings of the 15th Int. Conf. Physics of Semiconductors*, Kioto, Japón, editado por S. Tanaka Y. Toyozawa 467 (1980)

Rengel R., “Análisis de los fenómenos de transporte y ruido electrónico en transistores MOSFET y SOI submicrométricos”, *Tesis Doctoral, Universidad de Salamanca* (2002)

Rengel R., González T. and Martín M. J., “On the influence of space quantization effects on the RF noise behavior of DG-MOSFETs”, *Fluctuation and Noise Letters*, 4, 561 (2004)

Rengel R., Pascual E. y Martín M. J., “Injected current and quantum transmission coefficient in low Schottky barriers: WKB and Airy approaches”, *Electron Device Letters*, 28, 171 (2007)

Sano N., Aokiy T., Tomizawa M. y Yoshii A., “Electron transport and impact ionization in Si”. *Phys. Rev.*, B 41,12122 (1990)

Sano N. y Yoshii A., “Impact ionization theory consisten with a realistic band structure of Silicon”, *Phys. Rev.*, B 45, 4171 (1992)

Schottky W., *Phys. Z.*, 15, 872 (1941)

Schottky W., “Halbleirtertheorie der Sperrschicht”, *Naturwissenschaften*, 26, 843 (1938)

Shen M., Saikin S. y Cheng M., “Monte Carlo modelling of spin injection through a Schottky barrier and spin transport in a semiconductor quantum well”, *J. Appli. Phys.*, 96, 4319 (2004)

Shockley W., “Current to conductors induced by a moving point charge”, *J. Appli. Phys.*, 9, 635 (1938)

Shockley W., “Circuit element utilizing semiconductive material” *US Patent 2 569 347. Application filed June. 26, 1948, granted Sept. 25, 1951*

Snowden C. M. "Introduction to semiconductor devices modelling" *Singapur: World Scientific*, (1986)

Sze S. M., "Physics of semiconductor devices", 2ª Edn. *Wiley, New York* (1981)

Tang J. y Hess K., "Impact ionization of electrons in Silicon (steady state)", *J. Appl. Phys.*, 54, 5139 (1983)

Throngnumchai K., Asada K. y Sugano T., "Modelling of 0.1 μm MOSFET on SOI structure using Monte Carlo simulation technique", *IEEE Trans. Electron Dev.*, 33, 1005 (1986)

Viso S., Jacoboni C. y Reggiani L., *J. Phys. C: Solid-State Phys.*, 12, 1525 (1979)

Vogelsang T. y Hänsch W., "A novel-approach for including band-structure effects in a Monte Carlo simulation of electron-transport in Silicon", *J. Appl. Phys.*, 70, 1493 (1991)

Wanlas F. M. y Sah C. T., "Nanowatt login using field-effect metal-oxide semiconductor triodes", *IEEE Int Solid State Cirt. Conf.*, 32 (1963)

Wong H. S. P., "Beyond the conventional transisitor", *IBM Journal of Research and Developement*, 46, 133 (2002)

Yang E. S., "Microelectronics devices", *McGraw-Hill, Singapore* (1988)

Zandler G., Rossi L. *et al.*, "Monte Carlo simulation of impact ionization and light emission in pseudomorphic HEMTs", *Physica*, B 272, 558 (1999)

Zhu S. *et al.*, "N-type Schottky barrier source/drain MOSFET using Yterbium Silicide", *IEEE Elect. Dev. Letters*, 25, 565 (2004)