

Proyecto Fin de Carrera

Estudio de la variabilidad en el
alineamiento de las puertas en
transistores DG-MOSFET de
barrera Schottky



VNIVERSIDAD
D SALAMANCA



CENTRO	E.P.S. de Zamora
TITULACIÓN	Ingeniería de Materiales
DEPARTAMENTO	Física Aplicada
ÁREA	Electrónica
TUTORES	Raúl Rengel Estévez María Jesús Martín Martínez
ALUMNO	José Manuel Iglesias Pérez
ADJUDICACIÓN	Octubre de 2013
PRESENTACIÓN	Febrero de 2014

Estudio de la variabilidad en el alineamiento de las puertas en transistores DG-MOSFET de barrera Schottky

Autor:

José Manuel Iglesias Pérez

Tutores:

Raúl Rengel Estévez

María Jesús Martín Martínez

P.F.C. Ingeniería de Materiales, Universidad de Salamanca

Febrero de 2014

Agradecimientos

Antes de comenzar este trabajo, me gustaría mostrar mi gratitud a aquellas personas que han hecho que llegar aquí haya sido posible.

En primer lugar, a mis tutores, Raúl Rengel Estévez y María Jesús Martín Martínez, por su atención, paciencia, profesionalidad, dedicación y disponibilidad.

A mis padres y a mi hermano por animarme a seguir estudiando.

A mis compañeros, que han hecho que estos dos años hayan sido amenos, especialmente a aquellos que me acompañaron en nuestros viajes en coche de idas y venidas entre Salamanca y Zamora, Lorena, Jesús y Alberto, ya que juntos conseguimos estos fueran agradables ratos de desahogo.

Contenidos

Antecedentes y objeto.....	1
Antecedentes.....	1
Objetivos.....	1
Capítulo 1 Introducción.....	3
1.1 Origen e historia de la electrónica.....	4
1.2 Estado actual de la industria electrónica y perspectivas de futuro.....	5
1.3 El problema de la variabilidad.....	7
1.3.1 Tipos de variabilidad según su fuente.....	7
1.3.2 Orígenes de las variaciones en la alineación de puerta.....	8
1.3.3 El papel de la simulación.....	10
1.3.4 Estado del arte sobre variabilidad y simulación de dispositivos.....	10
Capítulo 2 Estructura y funcionamiento del transistor DG-SB-MOSFET.....	15
2.1 Estructura del MOSFET convencional.....	16
2.2 El transistor de doble puerta (DG).....	16
2.3 El transistor SB-MOSFET.....	17
2.3.1 La Unión metal-semiconductor.....	18
2.3.1.1 Contacto rectificador.....	19
2.3.1.2 Unión polarizada en directa.....	20
2.3.1.3 Unión polarizada en inversa.....	21
2.3.1.4 Tipos de corriente.....	21
2.3.1.5 Efectos reales.....	26
2.3.2 Funcionamiento básico de un SB-MOSFET.....	28
2.4 El transistor DG-SB-MOSFET.....	29

Capítulo 3 Simulación Monte Carlo.....	31
3.1 Modelos de transporte de carga.....	32
3.1.1 Modelo de deriva-difusión.....	32
3.1.2 Modelo hidrodinámico.....	33
3.1.3 Método de Monte Carlo.....	33
3.2 Fundamentos del método Monte Carlo.....	35
3.3 Estructura de la simulación Monte Carlo.....	36
3.3.1 Definición del semiconductor.....	36
3.3.2 Definición física del dispositivo.....	37
3.3.3 Condiciones iniciales.....	39
3.3.4 Dinámica de los portadores.....	39
3.3.5 Absorción de portadores por efecto túnel.....	40
3.3.6 Cálculo espectroscópico.....	40
3.3.7 Inyección de portadores.....	41
3.3.8 Resolución de la ecuación de Poisson.....	41
3.3.9 Cálculo de la corriente en el dispositivo.....	42
3.3.10 Consideración de la resistencia en serie.....	43
3.3.11 Cálculo de los coeficientes de transmisión.....	44
3.4 Aproximación del potencial efectivo.....	44
Capítulo 4 Resultados y discusión.....	47
4.1 Características del dispositivo.....	48
4.2 Posibles escenarios en la desalineación de puerta.....	49
4.3 Influencia de la desalineación de puerta en las características tensión-corriente..	50
4.4 Estudio sobre el escenario SGM.....	56
4.4.1 Concentración de portadores.....	56
4.4.2 Componentes de corriente.....	59
4.4.3 Banda de conducción.....	60
4.4.4 Campo eléctrico.....	62
4.4.5 Velocidad de los portadores.....	65
4.5 Estudio sobre el escenario BGSD.....	69
4.5.1 Concentración de portadores.....	69
4.5.2 Componentes de corriente.....	70
4.5.3 Banda de conducción.....	71
4.5.4 Campo eléctrico.....	72

4.5.5	Velocidad y energía.....	73
4.6	Estudio sobre el escenario BGOD.....	76
4.6.1	Concentración de portadores.....	76
4.6.2	Componentes de corriente.....	78
4.6.3	Banda de conducción.....	79
4.6.4	Campo eléctrico.....	79
4.6.5	Velocidad de los portadores.....	81
4.7	Transconductancia.....	83
Capítulo 5 Conclusiones.....		85
Referencias.....		91

Índice de figuras

Figura 1.1: Gráfico representativo de la Ley de Moore. Número de transistores vs. año..	13
Figura 1.2: Esquema gráfico del proceso litográfico.....	16
Figura 1.3: Stepper para fotolitografía.....	17
Figura 2.1: Configuración de un dispositivo MOSFET convencional de canal n.....	24
Figura 2.2: Dispositivos de doble puerta (a) XMOS y (b) DELTA MOSFET.....	25
Figura 2.3: Esquema del dispositivo SB-MOSFET.....	25
Figura 2.4: Diagramas de bandas de energía de un material metálico y un semiconductor antes de entrar en contacto. Mientras que en el metal sólo se representa el nivel de Fermi (E_{fm}) dado que su banda de conducción está muy poblada, en el semiconductor se representan también los fondos de la banda de valencia (E_V) y de conducción (E_C).....	26
Figura 2.5: Esquema de contacto rectificador mediante unión metal-semiconductor tipo n. Las líneas finas a trazos representan los niveles originales de las bandas, y las líneas gruesas continuas las bandas curvadas tras realizar la unión.....	28
Figura 2.6: Esquema de contactos Schottky polarizados a) en directa, b) en inversa.....	29
Figura 2.7: Componentes principales de corriente en un contacto Schottky.....	30
Figura 2.8: Barrera de potencial genérica aproximada por las funciones senoidales Ψ_i . x_1 y x_2 son los puntos de retroceso que limitan la longitud de barrera a atravesar por un portador con energía E	33
Figura 2.9: Comparación de: a) el coeficiente de transmisión calculado por los métodos WKB y MTA, y b) de la corriente inyectada calculada por los mismos métodos. [PaE10].....	34
Figura 2.10: Distorsión de la barrera de potencial debido a las fuerzas imagen. [PaE10]	35

Figura 2.11: Variación del perfil de la banda de conducción en un SB-MOSFET trabajando en régimen de saturación.....	36
Figura 2.12: Reducción del camino túnel cuántico con el incremento de la tensión de puerta, VGS.....	37
Figura 2.13: Esquema del dispositivo SB-MOSFET de doble puerta (DG-SB-MOSFET)	37
Figura 2.14: Característica de transferencia, de dos dispositivos SB-MOSFET de 10 nm de espesor, uno de una puerta (símbolos amarillo) y otro de doble puerta (símbolos negros) con y sin potencial efectivo para un $V_{DS} = 2.0$ V [GaJ13]	38
Figura 2.15: Transconductancia para dos SB-MOSFET de 10 nm de espesor, uno de una puerta (símbolos amarillo) y otro de doble puerta (símbolos negros), con y sin potencial efectivo para un $V_{DS} = 2.0$ V [GaJ13].....	38
Figura 3.1: Esquema de colisiones de portadores con átomos de la red cristalina; mecanismos de scattering o dispersión.....	43
Figura 3.2: Diagrama de flujo del simulador Monte Carlo utilizado [PaE10].....	45
Figura 3.3: Región de conteo en los dispositivos simulados [CoC11].....	48
Figura 3.4: Representación de la ponderación de carga de un nodo.....	49
Figura 3.5: Esquema de resistencias de acceso, R_a , de los contactos Schottky, R_c y de salida, R_s	51
Figura 4.1: Esquema del dispositivo DG-SB-MOSFET de partida simulado.....	56
Figura 4.2: Distintas configuraciones de variabilidad en desalineación de puerta: (a) SGD (Single Gate Misalignment), (b) BGSD (Both Gates in the Same Direction), (c) BGOD (Both Gates in Opposite Directions).....	58
Figura 4.3: Características de transferencia (I_D vs. V_{GS}) para cada valor de desalineación para los escenarios (a) SGM, (b) BGOD y (c) BGSD.....	59
Figura 4.4: Tensión de puerta umbral, $V_{T,}$, en función del escenario y magnitud de desalineación.....	60
Figura 4.5: Variación relativa de la corriente en el drenador en función la tensión de puerta aplicada para los escenarios (a) SGM, (b) BGSD, (c) BGOD.....	61
Figura 4.6: Perfiles de concentración de portadores en el canal para las configuraciones extremas de desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para los escenarios (a) SGM, (b) BGSD, (c) BGOD.....	62

Figura 4.7: Velocidad y concentración de portadores media para varias tensiones de puerta por encima del potencial umbral y con $V_{GS} = 2.0$ V para todas las configuraciones de desalineación simuladas.....	63
Figura 4.8: Esquema y criterio de signos para el escenario de desalineación SGM.....	64
Figura 4.9: Concentración media de portadores a lo largo del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM,.....	65
Figura 4.10: Corte del dispositivo en rebanadas longitudinales para el análisis de distintos parámetros físicos.....	65
Figura 4.11: Concentración de portadores a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM.....	66
Figura 4.12: (a) ratio de corriente túnel neta sobre corriente total para varios casos de desalineación en función de V_{GS} , (b) ratios de corriente inyectada túnel/inyectada total y túnel neta/corriente total para $V_{GS} = V_{DS} = 2.0$ V en función de la desalineación y (c) componentes de corriente en la fuente en función de la desalineación para condiciones $V_{GS} = V_{DS} = 2.0$ V para el escenario SGM.....	68
Figura 4.13: Perfil de la banda de conducción promediado transversalmente en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM.....	69
Figura 4.14: Perfiles de la banda de conducción tomadas en diferentes secciones del canal y en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM.....	70
Figura 4.15: Campo eléctrico longitudinal promediado a lo largo del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM.....	71
Figura 4.16: Campo eléctrico longitudinal a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM.....	72
Figura 4.17: Velocidad longitudinal promediada de los portadores en función de la desalineación de puerta para el escenario SGM.....	73
Figura 4.18: Velocidad longitudinal de los portadores a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta para el escenario SGM.....	74

Figura 4.19: Velocidad transversal promediada de los portadores a lo largo de los primeros 5 nm del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM.....	75
Figura 4.20: Dirección y trayectoria de los portadores en los primeros 10 nm del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM.....	76
Figura 4.21: Esquema y criterio de signos para el escenario de desalineación BGSD.....	77
Figura 4.22: Concentración media de portadores a lo largo del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGSD.....	77
Figura 4.23: Concentración de portadores a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGSD.....	78
Figura 4.24: (a) ratio de corriente túnel neta sobre corriente total para varios casos de desalineación en función de V_{GS} , (b) ratios de corriente inyectada túnel/inyectada total y túnel neta/corriente total para $V_{GS} = V_{DS} = 2.0$ V en función de la desalineación y (c) componentes de corriente en la fuente en función de la desalineación para condiciones $V_{GS} = V_{DS} = 2.0$ V para el escenario BGSD.....	79
Figura 4.25: Perfiles de la banda de conducción tomadas en diferentes secciones del canal y en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGSD.....	80
Figura 4.26: Campo eléctrico longitudinal a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGSD.....	81
Figura 4.27: Velocidad longitudinal promediada de los portadores en función de la desalineación de puerta para el escenario BGSD.....	82
Figura 4.28: Dirección y velocidad de los portadores en los primeros 10 nm del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGSD.....	83
Figura 4.29: Energía promediada de los portadores a lo largo del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V en el escenario BGSD.....	83
Figura 4.30: Esquema y criterio de signos para el escenario de desalineación BGOD.....	84

Figura 4.31: Concentración media de portadores a lo largo del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGOD.....	84
Figura 4.32: Concentración de portadores a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGOD.....	85
Figura 4.33: (a) ratio de corriente túnel neta sobre corriente total para varios casos de desalineación en función de V_{GS} , (b) ratios de corriente inyectada túnel/inyectada total y túnel neta/corriente total para $V_{GS} = V_{DS} = 2.0$ V en función de la desalineación y (c) componentes de corriente en la fuente en función de la desalineación para condiciones $V_{GS} = V_{DS} = 2.0$ V para el escenario BGOD.....	86
Figura 4.34: Perfiles de la banda de conducción tomadas en diferentes secciones del canal y en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGOD.....	87
Figura 4.35: Campo eléctrico longitudinal a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGOD.....	88
Figura 4.36: Velocidad longitudinal de los portadores a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta para el escenario BGOD.....	89
Figura 4.37: Velocidad transversal promediada de los portadores a lo largo de los primeros 5 nm del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGOD.....	90
Figura 4.38: Dirección y trayectoria de los portadores en los primeros 10 nm del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGOD.....	90
Figura 4.39: Transconductancia para varios valores de desalineación en los tres escenarios estudiados.....	91

Índice de tablas

Tabla 4.1: Características ideales del dispositivo DG-SB-MOSFET de partida.....	59
Tabla 4.2: Valores absolutos y variación relativa de velocidad y concentración media en condiciones de polarización $V_{DS} = V_{GS} = 2.0$ V.....	66
Tabla 4.3: Variación relativa media de la transconductancia para las desalineaciones máximas en los tres escenarios.....	94

Nomenclatura

A^*	Constante de Richardson
DIN, DIA	Densidades de impurezas ionizadas donadoras y aceptoras
\vec{E}	Campo eléctrico
E_0	Nivel de energía de vacío
E_C	Nivel mínimo de energía de la banda de conducción
E_f	Nivel de energía de fermi
E_{fm}, E_{fs}	Nivel de energía de fermi en un metal y un semiconductor
E_{ter}	Rango de energías en las que se produce emisión termoiónica
E_{tn}	Rango de energías en las que puede producirse efecto túnel
E_V	Nivel máximo de energía de la banda de valencia
E_x	Campo eléctrico longitudinal
EPE, EPH	Equivalentes partícula-electrón y partícula hueco en el simulador Monte Carlo
f_P	Probabilidad de scattering con fonones ópticos

f_Q	Probabilidad de reflexiones y transmisiones cuánticas
$f_s(E), f_m(E)$	Funciones de distribución de Fermi-Dirac para semiconductor y metal respectivamente
g_m	Transconductancia
I_D	Corriente en drenador
$J_{m \rightarrow s}$	Densidad de corriente desde metal al semiconductor
$J_{s \rightarrow m}$	Densidad de corriente desde el semiconductor al metal
J_T	Densidad de corriente termoiónica
J_{Thermo}	Densidad de corriente termoiónica
J_{Tunnel}	Densidad de corriente por efecto túnel
k_B	Constante de Boltzmann
L_{ch}	Longitud de puerta del DG-SB-MOSFET
L_g	Longitud de puerta del DG-SB-MOSFET
L_m	Parámetro de magnitud de la desalineación de puerta
L_{un}	Longitud de <i>underlap</i>
m^*	Masa efectiva del portador
n	Concentración de portadores
N_C	Densidad efectiva de estados de la banda de conducción
N_D	Concentración de impurezas donadoras (tipo n)
N_{Dch}	Dopaje del canal del DG-SB-MOSFET
q	Carga del portador

R_a, R_c, R_s	Resistencias de acceso, de contacto Schottky y de salida
T	Temperatura
T_C	Coficiente de transmisión cuántico
t_{ch}	Espesor del canal del DG-SB-MOSFET
t_{ox1}, t_{ox2}	Espesores de los óxidos de puerta
V_A	Potencial entre metal y semiconductor en una unión Schottky genérica
V_{Bi}	Potencial de contacto
v_D	Velocidad de difusión
V_{DS}	Diferencia de tensión aplicada entre drenador y fuente
$V_{eff}(x, y)$	Potencial efectivo
V_{GS}	Diferencia de tensión aplicada entre puerta y fuente
V_n	Diferencia energética entre la banda de conducción y el nivel de Fermi
v_R	Velocidad de recombinación
V_T	Tensión de puerta umbral
v_x, v_y	Componentes de la velocidad de un portador según los ejes coordenados
$V'(x)$	Potencial modificado por la corrección de las cargas imagen
$V(x)$	Potencial eléctrico
x_m	Posición del máximo de la altura de barrera tras su reducción por efecto de las cargas imagen
Δt	Paso temporal en el simulador Monte Carlo
$\Delta\Phi$	Reducción efectiva de la altura de barrera

$\Delta x, \Delta y$	Tamaños de malla establecidos en el simulador Monte Carlo
ϵ_s	Permitividad eléctrica del semiconductor
ϵ_0	Permitividad eléctrica del vacío
φ	Solución del potencial eléctrico en la ecuación de Poisson
$\Phi / \Phi_m / \Phi_s$	Potencial de trabajo de extracción de un electrón en un material genérico/metal/semiconductor
Φ_{B0n}	Altura del potencial de la barrera Schottky efectiva
Φ_{Bn}	Altura del potencial de la barrera Schottky
λ_D	Longitud de Debye
ω_p	Frecuencia de plasma
ρ	Densidad de carga considerada por el simulador Monte Carlo
σ	Conductividad eléctrica de un material
τ_d	Tiempo de relajación dieléctrico
χ	Afinidad electrónica de un semiconductor
SGM	Siglas para el escenario de desalineación de una sola puerta (<i>Single Gate Misalignment</i>)
BGSD	Siglas para el escenario de desalineación de ambas puertas en el mismo sentido (<i>Both Gates Same Direction</i>)
BGOD	Siglas para el escenario de desalineación de dos puertas en sentidos contrarios (<i>Both Gates in Opposite Directions</i>)

Antecedentes y objeto

Antecedentes

En el área de Electrónica del Departamento de Física Aplicada de la Universidad de Salamanca se llevado a cabo en los últimos años un amplio programa de investigación en torno al transistor MOSFET (*Metal-Oxide-Semiconductor Field-Effect Transistor*) de barrera Schottky (en adelante SB-MOSFET). Dentro de este contexto, se plantea el presente proyecto que aborda el estudio de la incidencia de la introducción de la variabilidad en el alineamiento de sus puertas a partir de simulaciones mediante el método de Monte Carlo.

La titulación de Ingeniero de Materiales proporciona la formación necesaria en los campos de comportamiento y procesado de materiales electrónicos para poder desarrollar este proyecto satisfactoriamente.

Objetivos

El objetivo fundamental de este proyecto es el estudio de los efectos de la variabilidad de la posición de las puertas en un transistor *Double-Gate* (DG) MOSFET de barrera Shottky (en adelante DG-SB-MOSFET) mediante el método de Monte Carlo.

Para ello se toma como punto de partida un dispositivo de doble puerta con sus contactos perfectamente alineados, efectuando simulaciones de manera sistemática para evaluar las consecuencias de los diferentes tipos de desalineación de las puertas susceptibles de aparecer en el proceso de fabricación. Se ofrece una perspectiva completa del problema en relación a los parámetros estáticos del dispositivo, determinando la influencia de estos factores de variabilidad en su rendimiento.

Capítulo 1

Introducción

Los últimos dos siglos se han caracterizado por los importantes avances científicos y tecnológicos que han influido en nuestra forma de vivir. Uno de los campos que más ha avanzado en las últimas décadas ha sido el de la electrónica. Tal ha sido su desarrollo y importancia, que hoy en día es imposible concebir nuestra vida cotidiana sin máquinas, herramientas o dispositivos que no funcionen gracias a elementos electrónicos: ordenadores, vehículos de transporte, teléfonos móviles, *e-readers*, cadenas de montaje automatizadas en factorías...

Este capítulo de introducción pretende ofrecer un breve acercamiento a la evolución de la electrónica, para presentar finalmente los retos presentes a los que se enfrenta para continuar su desarrollo, ofreciendo un contexto que dé sentido al presente trabajo.

1.1 Origen e historia de la electrónica

Esta disciplina científica es relativamente joven. Se considera que nació en 1904 con el invento de John Ambrose Fleming de la válvula termoiónica o diodo de vacío. Tan sólo dos años más tarde, en 1906, Lee De Forest inventó el triodo, de funcionamiento equivalente al transistor [FUJ06]. En 1925 se sitúa la invención del transistor de efecto de campo o FET (*Field-Effect Transistor*) de mano de Julius Edgar Lilienfeld [LiJ30].

Quizás el paso de mayor relevancia en la electrónica fue la sustitución de estas válvulas que funcionaban en vacío por dispositivos basados en semiconductores, permitiendo la reducción en tamaño de los aparatos construidos y la disminución de la tensión de funcionamiento. Fue tras la Segunda Guerra Mundial cuando se dieron los avances en investigación que propiciaron este gran salto. En 1947 John Bardeen y Walter Brattain bajo la dirección de William Shockley, inventan el transistor bipolar PNP, basado en una unión doble PN, e incorporando un tercer terminal de control [BrB50][ShW50]. En 1954 Texas Instruments fabrica el primer transistor comercial en silicio, mientras que en los Laboratorios Bell se investigaba la tecnología de fabricación de circuitos integrados (grabado, máscaras, oxidación, crecimiento de capas, etc.), siendo Jack Kilby quien inventó el primero en 1958 [KiJ64].

Es ya en la década de los 60 cuando se producen los avances que son el germen de las técnicas que se emplean hoy en día en la industria electrónica. En 1960 el transistor MOSFET fue obtenido mediante mejora del transistor de unión por Dawon Kahng y Martin M. Atalla en los mismos laboratorios implementando una capa de dieléctrico entre la puerta (metálica) y el semiconductor, obteniendo lo que se conoce como transistor de efecto de campo metal-óxido-semiconductor o MOSFET (*metal-oxide-semiconductor field-effect transistor*) [DaK63]. En la misma época, Robert Noyce sienta las bases de la tecnología planar, que permite producir circuitos integrados en masa. Como último paso hasta la tecnología cotidiana en microprocesadores, cabe destacar el nacimiento de la tecnología CMOS (*Complementary Metal Oxide Semiconductor*), consistente en el empleo de dos transistores MOSFET, uno de canal tipo n y otro de tipo p [WaS63].

En los años 1970 los problemas de fabricación que planteaba la tecnología CMOS fueron solventados, y los circuitos comenzaron a escalarse conforme mejoraba la tecnología,

periodo anterior [MoG65]. Si bien en un principio se enunció como una ley empírica, la industria la ha tomado como un compromiso a cumplir, y que de hecho ha venido cumpliendo hasta la actualidad (véase figura 2.1).

En consecuencia, cada generación de dispositivos ofrece el doble de velocidad de operación y cuadruplica el número de transistores por chip cuyo tamaño aumenta un 50%.

Además de la coherencia con la Ley de Moore, la industria electrónica, como cualquier otra, tiene como prioridad reducir los costes de producción y ofrecer sus productos al precio más competitivo posible. El silicio ha sido fundamental para lograr estos objetivos, ya que es muy abundante en la naturaleza, su fabricación es relativamente sencilla y la tecnología que lo acompaña está más desarrollada que las de sus competidores (germanio y arseniuro de galio). Además, tiene un óxido nativo de excelente calidad, lo que constituye un factor determinante para explicar su éxito en comparación con otros materiales semiconductores.

Durante los últimos 40 años la industria ha conseguido cumplir la Ley de Moore, encontrándose en el momento de la redacción de este trabajo en el nodo tecnológico de 22 nm. Si bien los mayores esfuerzos de la industria se han focalizado en mejorar el proceso litográfico, en el futuro próximo, se presentan retos a solventar relacionados directamente con el escalado del transistor, como los fenómenos asociados de canal corto, elementos parásitos, efectos de carácter cuántico, corrientes de fuga a través del óxido de puerta, o la necesidad de reducir las resistencias de acceso o la obtención de perfiles de dopado muy controlados.

El ITRS (*International Technology Roadmap for Semiconductors*) es un organismo internacional promovido por la industria electrónica que tiene como objetivo asegurar el avance del rendimiento de los circuitos integrados mediante un plan de objetivos a cumplir. Los equipos investigadores que lo forman identifican los retos a superar y también proponen soluciones a los mismos para cumplir este plan.

El transistor de barrera Schottky o SB-MOSFET (*Schottky Barrier-Metal Oxide Semiconductor Field-Effect Transistor*) se propone por parte del ITRS como candidato para solucionar alguno de los problemas en el escalado de transistores [ITRS11].

Los SB-MOSFET surgieron de manera teórica en 1966 cuando Y. Nishi propuso reemplazar las islas altamente dopadas, de fuente y drenador, por metalizaciones Schottky [NiY70], consistentes en un siliciuro (aleación de silicio y un metal) entre el canal y los electrodos metálicos. Dos años después, M.P. Lepselter y S.M. Sze fabricaron este tipo de estructura, pero no ofrecían buenos rendimientos debido a la escasez de recursos técnicos. Por fin en 1981, gracias al descubrimiento de la influencia, en la corriente de estos dispositivos, de la separación entre fuente y drenador (la llamada longitud de *underlap*), fue posible aumentar los niveles de corriente en los mismos [KLSK81]. Su estructura permite importantes mejoras en las resistencias de acceso. Su fabricación es posible con la tecnología existente, y se prevé que podrían escalarse por debajo de los 10 nm.

1.3 El problema de la variabilidad

De entre los problemas descritos en el escalado de los dispositivos electrónicos, la variabilidad ha ido cobrando mayor importancia debido fundamentalmente a que sus efectos son de mayor trascendencia conforme las dimensiones de los dispositivos se acercan a la escala nanométrica.

La variabilidad puede definirse como la aparición de manera natural durante el proceso de fabricación de variaciones o desajustes en la topología de los transistores (longitudes, anchuras, espesores, perfiles de dopado...) respecto al diseño inicial. Debe tenerse en cuenta que, a mayor escalado del transistor, mayor relevancia toman los efectos de la variabilidad, dado que estos desajustes representan mayores porcentajes respecto a las dimensiones establecidas en la fase de diseño.

1.3.1 Tipos de variabilidad según su fuente

La variabilidad es un fenómeno inherente a los procesos de fabricación de las técnicas de procesado en la tecnología CMOS y pueden dividirse en dos categorías [VaR11][PaL08]:

- **Fuentes aleatorias o intrínsecas:** Son debidas a la naturaleza discreta de los dopantes, rugosidades de intercara, cargas atrapadas en los óxidos de puerta, trampas, defectos.
- **Fuentes sistemáticas:** Son debidas a deficiencias en el proceso de fabricación, como por ejemplo desalineación de los electrodos, espesores indebidos de las capas aislantes, efectos de recocidos indebidos, gradientes de tensión (en el caso del silicio tensionado, por ejemplo) .

1.3.2 Orígenes de las variaciones en la alineación de puerta

Como ya se ha expuesto, el desalineamiento de puerta es debida a fuentes sistemáticas, por lo que se originan debido a imperfecciones en el proceso o elementos intervinientes en su fabricación, y más concretamente en las operaciones de litografía (figura 1.2).

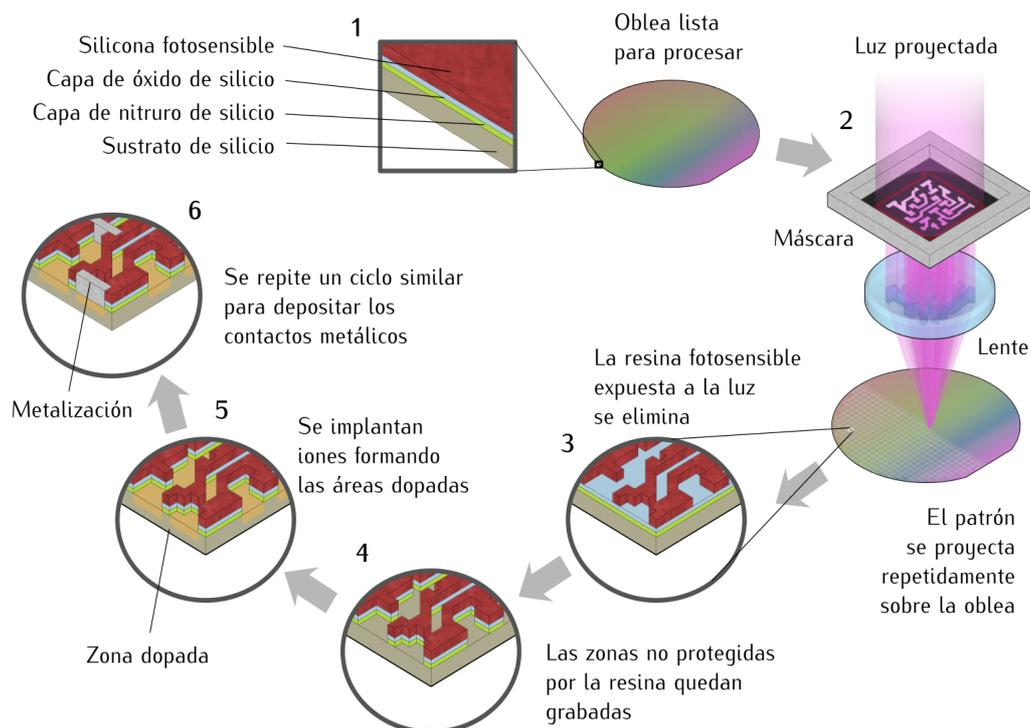


Figura 1.2: Esquema gráfico del proceso litográfico

La litografía consiste en un conjunto de procesos que permiten transferir a una oblea de semiconductor un patrón geométrico de los elementos planares (metalizaciones, óxidos o

capas) que van a formar parte de un circuito integrado. En una primera etapa, se deposita sobre la oblea limpia una resina fotosensible compuesta por un polímero, un sensibilizador o compuesto fotoactivo y un disolvente. Un horneado suave cura la resina y garantiza su adherencia.

El siguiente paso se lleva a cabo en unos equipos llamados *steppers* (figura 1.3) que consisten en una fuente de luz monocromática, la máscara que incorpora el patrón a transferir y una lente. El sistema se alinea, la luz pasa por la máscara y las lentes, proyectando el patrón sobre la resina fotosensible.

En la fase de revelado se emplea una solución para disolver la resina sensibilizada por la luz. La resina restante sirve de protección para el proceso de grabado (*etching* en inglés) que se puede realizar mediante vía húmeda mediante la aplicación de ácidos o seca mediante métodos físicos [SzS85].

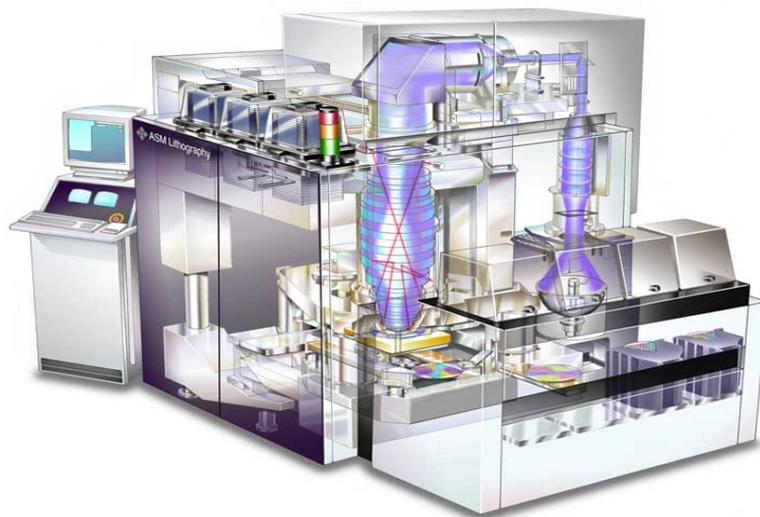


Figura 1.3: *Stepper* para fotolitografía

Como se ha visto, este proceso involucra varios agentes y operaciones, los cuales dan origen a la variabilidad, como puede ser la existencia de contaminantes existentes previamente a la deposición de la resina, diferencias en el espesor de resina depositada y gradientes en su composición, imperfecciones en las máscaras que contienen los patrones, discrepancias en la alineación de las máscaras entre pasos sucesivos, fenómenos de

difracción y aberraciones ópticas y fenómenos de *bias* o concavidades originadas por el grabado por vía húmeda [PaL08][ChK07][CaJ02].

1.3.3 El papel de la simulación

Hoy en día el modelado y simulación de dispositivos electrónicos ofrecen cada vez un conocimiento más profundo del funcionamiento de los mismos.

El estudio de la sensibilidad de dispositivos electrónicos frente a las variaciones de origen sistemático por medios puramente experimentales implicaría la fabricación de una cantidad elevada de dispositivos, hasta que la aparición natural de la variabilidad diera lugar a las muestras necesarias para cubrir todos los casos previstos en el mismo.

Un estudio semiexperimental mediante herramientas de simulación permite predecir el comportamiento de los dispositivos previamente a la puesta en marcha de los recursos necesarios para su fabricación. Esto redundaría en un ahorro de recursos tanto económicos (reduciendo los costes de desarrollo) como temporales (reduciendo el tiempo de puesta en el mercado), pues la fabricación de las muestras se sustituye por el modelado del dispositivo con diferentes parámetros afectados por la variabilidad, y la experimentación y toma de datos pasa de realizarse empíricamente a llevarse a cabo mediante simulaciones computacionales.

1.3.4 Estado del arte sobre variabilidad y simulación de dispositivos

La primera vez que se empleó el término de variabilidad en el contexto de la electrónica fue por W. Shockley en 1961 en un artículo sobre fluctuaciones estadísticas en uniones PN de transistores basados en silicio [ShW61]. Más tarde R.W. Keyes, en 1975, extendió el concepto de variabilidad cuando modeló el efecto de fluctuaciones aleatorias en el número de impurezas en la capa de vaciamiento en un transistor de efecto campo [KeR75].

En cuanto a las variaciones de origen sistemático, la simulación informática juega un papel fundamental, dado que las variaciones de este origen no son posibles de reproducir intencionadamente de manera experimental debido a las propias variaciones que se introducirían en el proceso de fabricación.

El primer registro formal sobre estudios en variaciones de origen sistemático data de 1975, por W. Schemmert y G. Zimmer, que computaron la sensibilidad de la tensión umbral en función de la energía de implantación iónica y del espesor del óxido de puerta [ScZ74]. Más tarde, A.R. Alvarez, L.A. Akers en 1982 realizan un estudio similar pero empleando por primera vez un simulador Monte Carlo [AlA82]. Como veremos más adelante, la naturaleza de este tipo de simuladores los hace especialmente adecuados para el estudio de la variabilidad en dispositivos.

A continuación mencionamos algunos trabajos recientes en el área de investigación de la influencia de variabilidad sobre dispositivos MOSFET convencionales. Por paralelismo con este trabajo, se ha preferido mostrar aquellos que se sirvieron de simulaciones informáticas.

Los autores N. Serra, P. Palestri *et al.* [SPS+08] presentan un análisis de los efectos de la variación sistemática sobre el espesor, su continuidad y la longitud del canal en dispositivos FinFET. Empleando un simulador Monte Carlo que implementa efectos de cuantización en dirección perpendicular al flujo de corriente, se demostró que la corriente aumentaba cuando el canal se ensanchaba en el sentido de avance de los portadores, y disminuía cuando se estrechaba.

I. Fawan expone en su tesis doctoral [Fal09] un estudio del rendimiento de MOSFETs de doble puerta, centrándose en las características de transferencia al variar parámetros como el espesor del óxido de puerta, su constante dieléctrica, y la alineación de las puertas, empleando para ello el simulador Monte Carlo 2D "MoCa" desarrollado por la Universidad de Illinois. Además realiza comparaciones en las simulaciones dependiendo de la utilización o no de correcciones cuánticas demostrando variaciones importantes en los perfiles de potencial y concentración de portadores.

El grupo de modelado de dispositivos (*Device Modelling Group*) de la universidad de Glasgow es especialmente activo en el modelado de dispositivos introduciendo variabilidad de origen intrínseco. Alguno de sus trabajos recientes se mencionan a continuación. C. Riddet [RiC08], en su tesis doctoral emplea un simulador Monte Carlo 3D con correcciones cuánticas mediante el formalismo *Density Gradient* [AcT87] introduciendo variaciones en el espesor del canal de MOSFETs UTB (del inglés *Ultra*

Thin Body) analizando con especial cuidado la movilidad de los portadores, además de la densidad de corriente. A. Asenov, A. Brown *et al.* [ABR+09] introducen varias herramientas de modelado y simulación de dispositivos capaces de incluir efectos de variabilidad estadística, entre los cuales está un simulador Monte Carlo. Llevaron a cabo simulaciones introduciendo distribución discreta de dopantes, rugosidad de intercara variable, *LER* (*Line Edge Roughness*), y diferentes estructuras granulares en el polisilicio de puerta. C.L. Alexander y A. Asenov [AA11] introducen un modelo realista para tratar la influencia de la rugosidad de intercara en un simulador Monte Carlo mediante mecanismos de dispersión con la misma, mostrando en sus resultados un buen acuerdo con respecto a ensayos experimentales previos.

En cuanto a trabajos sobre variación en desalineación de puerta, es de reseñar el trabajo de R. Valín, C. Sampedro *et al.* [VSA+12], donde se tratan, mediante un simulador Monte Carlo 2D los efectos sobre la corriente en el drenador en transistores MOSFET de doble puerta y canal de 10 nm, mostrando un incremento de la misma cuando se incrementa el solapamiento fuente-puerta y ofreciendo límites en cuanto tolerancia en la desalineación fijando previamente una desviación máxima de la corriente. W. Juncheng, D. Gang *et al.* [JGK+13] enfocan la variabilidad sistemática en el desajuste de la longitud de puerta sobre un FinFET base de 20 nm de puerta, aumentando o disminuyendo a la vez las longitudes de solapamiento, y demostrando mediante simulaciones Monte Carlo 3D que cuanto mayores son estos solapamientos, mayor es la corriente obtenida.

Por su parte, la bibliografía disponible en cuanto a influencia de los factores de variabilidad en MOSFETS de barrera Schottky no es tan amplia como para MOSFETS convencionales. A continuación se reseñan los trabajos más relevantes en esta materia.

J. Knoch, S.-L. Zhang *et al.* [KZM+08][FZK+09] analizan experimentalmente la sensibilidad de la tensión umbral de transistores SOI (*Silicon Over Insulator*) SB-MOSFET ultradelgados, demostrando que es ampliamente dependiente de la altura de barrera, que no es homogénea entre dispositivos. Esta inhomogeneidad se minimiza para espesores de óxido de puerta menores y mayores anchuras del canal.

Mediante simulación computacional, S. Yu, Y. Zhao *et al.* [YZZ+09] investigan el impacto de la rugosidad de intercara (*LER*) del óxido de puerta con el canal sobre transistores

MOSFET de barrera Schottky y doble puerta, mostrando que estos son más sensibles a la *LER* con tensiones de puerta altas y menos con tensiones de puerta por debajo de la umbral comparado con los DG FinFETs. Aumentar el espesor de la capa de silicio puede reducir los efectos de la rugosidad de intercara.

Como reseña final, V. Gudmundsson, P. Palestri *et al.* [GPH+13] muestran un trabajo realizado con un simulador Monte Carlo acerca de un de SB-MOSFET de barrera Schottky de doble puerta y capa de segregación de dopantes para determinar la influencia de la rugosidad de intercara con el óxido de puerta.

Como ha quedado reflejado, ya se han llevado a cabo estudios sobre los efectos de la introducción de variabilidad en la desalineación de puerta en transistores MOSFET de doble puerta. Sin embargo este trabajo se centra en transistores de barrera Schottky, en los que los efectos de esta fuente de variabilidad no han sido estudiados previamente mediante simuladores Monte Carlo.

Anteriores trabajos arrojan la evidencia de que el comportamiento de este tipo de dispositivos son muy sensibles a las variaciones en la geometría de la puerta [PaE10], por lo que sería de esperar que la alineación de las mismas jugase un papel muy relevante.

Capítulo 2

Estructura y funcionamiento del transistor DG-SB-MOSFET

Antes de mostrar los resultados de este trabajo y afrontar su discusión consideramos necesario dedicar un capítulo para presentar de manera más detallada el dispositivo objeto de estudio de este trabajo, el transistor MOSFET de barrera Schottky y doble puerta.

Como base, se empezará tomando como punto de partida el MOSFET convencional. A continuación se introducirán brevemente los beneficios que se obtienen de la dotación de una segunda puerta a estos dispositivos. Después nos centraremos en el transistor de barrera Schottky, puntualizando las diferencias de su estructura con las del MOSFET convencional, en particular la unión metal-semiconductor, que da lugar a su funcionamiento particular. Mediante una síntesis de esta información, se pasa a explicar los procesos por los cuales este dispositivo conduce y modula la corriente.

2.1 Estructura del MOSFET convencional

Los transistores son dispositivos electrónicos cuya principal función es la regulación de la corriente que fluye entre dos terminales entre los que existe una diferencia de potencial mediante la aplicación de tensión en un tercer terminal. En el caso de los transistores MOSFET los terminales entre los que fluye la corriente se llaman fuente y drenador, mientras que el que regula el paso de los portadores se denomina puerta [NeD92].

En la actualidad, los transistores más empleados por la industria electrónica son los llamados MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*), en los que fuente y drenador se constituyen con regiones altamente dopadas de dopaje opuesto al del canal. Esta configuración se muestra en la figura 2.1:

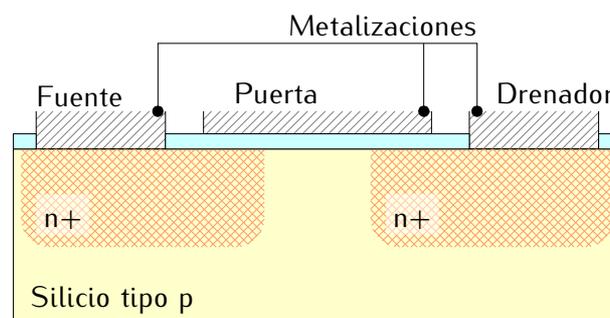


Figura 2.1: Configuración de un dispositivo MOSFET convencional de canal n

2.2 El transistor de doble puerta (DG)

En el caso de los transistores MOSFET, a medida que las longitudes de puerta se reducen, el control de la puerta sobre la corriente empeora, el potencial umbral disminuye y aparecen corrientes espurias como consecuencia de la interacción entre las zonas de vaciamiento fuente-canal y canal-drenador debido a la proximidad entre ambas.

Una posible solución para incrementar el control de puerta sobre el canal es añadir una puerta extra situada al lado opuesto del canal. Esto no sólo permite poner solución a estos problemas en dispositivos escalados, sino que constituyó una mejora en los dispositivos ya existentes, disminuyendo la tensión umbral, aumentando la corriente y el control de la puerta sobre la carga [SuV10][CoJ08], como demostró el primer modelo de

MOSFET de doble puerta fue XMOS [SeH84], representado en la figura 2.2-a. El primer doble puerta que se fabricó denominado DELTA [HKKT89], un dispositivo de canal vertical que hace más fácil su fabricación y el predecesor del FinFET, representado en la figura 2.2-b.

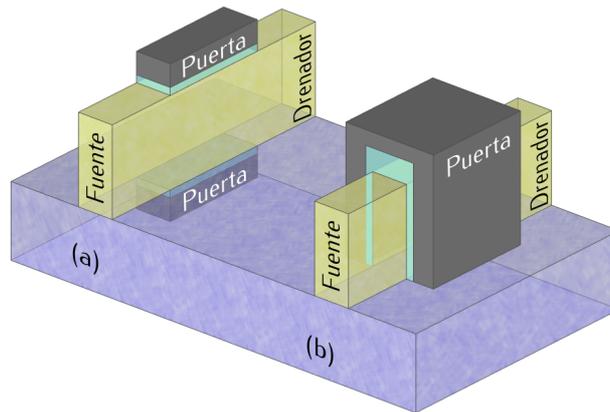


Figura 2.2: Dispositivos de doble puerta (a) XMOS y (b) DELTA MOSFET

2.3 El transistor SB-MOSFET

En este trabajo el dispositivo objeto de estudio es el transistor MOSFET de barrera Schottky con configuración de doble puerta. A continuación veremos las diferencias que presenta un transistor MOSFET de barrera Schottky con respecto a los MOSFET convencionales.

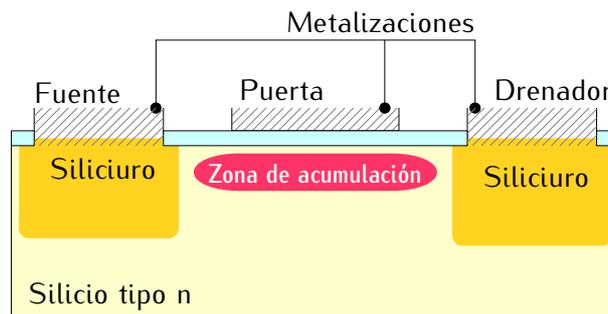


Figura 2.3: Esquema del dispositivo SB-MOSFET

La característica diferenciadora más importante respecto a los MOSFETs vistos, es que fuente y drenador se forman a partir de una unión metal-semiconductor que da lugar a

una región de aleación de ambos componentes (siliciuro), prescindiendo de las zonas de dopaje elevado. Además, existe una diferencia en la geometría, dado que el contacto de puerta no cubre el canal por completo, lo cual da lugar a una zona de *underlap*, al contrario que los MOSFET convencionales, que poseen una zona de *de solapamiento* (en inglés *overlap*) donde la puerta cubre parte de las regiones dopadas de fuente y drenador. La figura 2.3 ilustra el esquema básico de un MOSFET de barrera Schottky.

La sustitución en fuente y drenador de áreas altamente dopadas por una unión abrupta entre dos materiales de características electrónicas muy diferentes se traduce en un principio de funcionamiento diferente del SB-MOSFET respecto al MOSFET convencional, como veremos posteriormente. Antes de entrar en más detalle acerca del funcionamiento básico de estos dispositivos, vamos a recordar brevemente algunos aspectos básicos acerca de las uniones metal-semiconductor..

2.3.1 La Unión metal-semiconductor

Para estudiar los modelos analíticos del transporte de corriente en este tipo de uniones [PaE10] es necesario hacer un repaso de ciertos parámetros a partir de los diagramas de bandas. En la figura 2.4 se recoge el esquema de las bandas de energía de un metal y un semiconductor previamente a realizarse el contacto. Se presentan materiales ideales, que no manifiestan estados superficiales [AMD96].

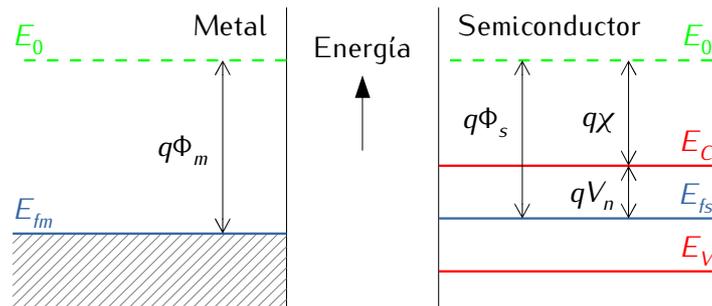


Figura 2.4: Diagramas de bandas de energía de un material metálico y un semiconductor antes de entrar en contacto. Mientras que en el metal sólo se representa el nivel de Fermi (E_{fm}) dado que su banda de conducción está muy poblada, en el semiconductor se representan también los fondos de la banda de valencia (E_v) y de conducción (E_c).

- **Función trabajo, de un material, $q\Phi$:** es la diferencia de energía entre el nivel de Fermi, E_f y el nivel de energía de vacío, E_0 . En metales, la función $q\Phi_m$ viene determinada por el metal en cuestión, mientras que en un semiconductores, $q\Phi_s$ depende del dopaje del mismo pues el nivel de Fermi varía con la concentración de impurezas.
- **Afinidad electrónica del semiconductor, $q\chi$:** es la energía que debe aportarse a un electrón para arrancarlo del átomo, es decir, para transportarlo del fondo de la banda de conducción (E_c) hasta el nivel de energía de vacío (E_0).
- qV_n Es la diferencia de energía entre el fondo de la banda de conducción, E_c y el nivel de Fermi en el semiconductor.

Cuando se ponen en contacto ambos materiales, en condiciones de equilibrio termodinámico y considerando que la unión es ideal, los niveles de Fermi se alinean, lo que puede generar una barrera en la intercara, en cuyo caso, la diferencia entre las funciones de trabajo de ambos materiales condiciona las propiedades de la unión [PaE10].

2.3.1.1 Contacto rectificador

La configuración de interés en un unión Schottky es la de contacto rectificador, en la que debe cumplirse que la función de trabajo sea mayor que la del semiconductor si es de tipo n ($q\Phi_m > q\Phi_s^{(n)}$) y menor si es de tipo p ($q\Phi_m < q\Phi_s^{(p)}$) [NeG93].

Tras producirse el contacto bajo estas condiciones, comienza un flujo de electrones desde el semiconductor al metal de forma similar a como ocurre en una unión p-n [NeG93]. Como consecuencia se crea una región de carga positiva en el semiconductor de ancho W en las proximidades de la intercara denominada región de vaciamiento dado que está vacía de electrones libres. Como reacción para mantener la neutralidad de carga, aparece en el metal una zona cargada negativamente gracias a la concentración de electrones que se ve favorecida por la elevada densidad de estados del metal.

Las cargas localizadas a ambos lados de la unión generan un campo eléctrico E_x , con sentido semiconductor \rightarrow metal y que alcanza su máximo en la interfaz. Este campo

eléctrico interno provoca una variación del potencial en el interior del semiconductor y, como consecuencia, una curvatura de las bandas [NeD92].

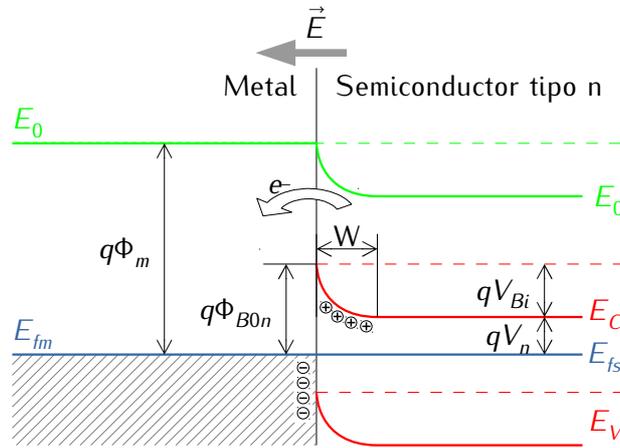


Figura 2.5: Esquema de contacto rectificador mediante unión metal-semiconductor tipo n. Las líneas finas a trazos representan los niveles originales de las bandas, y las líneas gruesas continuas las bandas curvadas tras realizar la unión.

La figura 2.5 muestra como una vez alcanzado el equilibrio aparecen dos barreras energéticas en la unión, $q\Phi_{B0n}$ y qV_{Bi} que se oponen al flujo de electrones en ambos sentidos. Además se aprecia con claridad que las barreras no son de la misma magnitud, siendo más difícil el tránsito de electrones desde el metal al semiconductor.

Por tanto, se define el concepto de altura de barrera Schottky como:

$$q\Phi_{B0n} = \Phi(\Phi_M - \chi) \quad (2.1)$$

Y como potencial de contacto:

$$V_{Bi} = \Phi_{B0n} - V_n \quad (2.2)$$

2.3.1.2 Unión polarizada en directa ($V_A > 0$)

El voltaje aplicado en el metal es positivo respecto al aplicado en el semiconductor (contacto de drenador), lo que provoca que el nivel de Fermi del último se eleve sobre el del metal, consiguiendo un ascenso de las bandas de energía. Cuando las bandas de energía suben su nivel el flujo de electrones desde el semiconductor al metal se ve

favorecido por la reducción de la altura de barrera. Sin embargo, en el sentido contrario, la barrera permanece constante como se puede ver en la figura 2.6-a [PaE10].

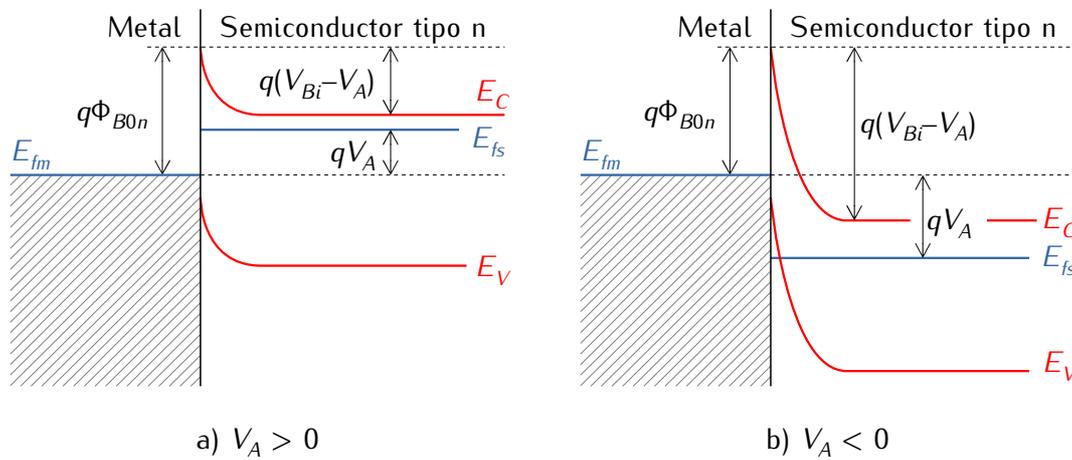


Figura 2.6: Esquema de contactos Schottky polarizados a) en directa, b) en inversa.

2.3.1.3 Unión polarizada en inversa ($V_A < 0$)

Como muestra la figura 2.6-b, cuando el voltaje aplicado en el metal es negativo respecto al aplicado en el semiconductor, este induce un descenso de las bandas, por lo que la barrera que se opone al flujo electrónico desde el semiconductor aumenta, mientras que en el sentido contrario la altura de la barrera se mantiene constante. Sin embargo aparece un aumento del flujo de electrones tanto por efecto de túnel cuántico debido a que la barrera se hace más estrecha, como por vía termiónica como consecuencia del efecto de las cargas imagen, que induce una reducción de la altura de barrera efectiva, como veremos más adelante [PaE10].

2.3.1.4 Tipos de corriente

Centramos el estudio del transporte de corriente en la unión de tipo rectificador para el caso de un semiconductor tipo n, ya que el estudio para tipo p es análogo.

En los contactos Schottky el transporte de corriente se debe fundamentalmente a los portadores mayoritarios, contrariamente a como sucede en la unión p-n en inversa [SzS81]. La figura 2.7 expone de forma gráfica los diferentes flujos de portadores mayoritarios.

Aparecen cuatro vertientes de corriente, dos en el sentido metal→semiconductor o de inyección (1a y 2a) y dos en el sentido semiconductor→metal o de absorción (1b y 2b). En función de su energía estas modalidades de corriente se agrupan en (1) emisión termoiónica y (2) por efecto túnel.

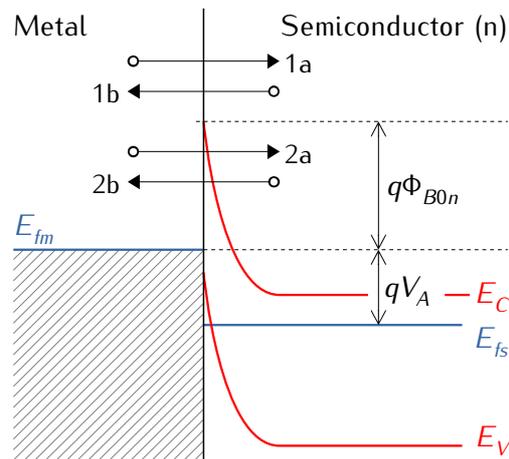


Figura 2.7: Componentes principales de corriente en un contacto Schottky

La corriente total corresponderá a la suma de las cuatro componentes, teniendo en cuenta que las componentes de absorción tendrán signo contrario a las de inyección, por lo que

$$J_T = J_{Therm} + J_{Tunnel} = (J_{Therm,s \rightarrow m} - J_{Therm,m \rightarrow s}) + (J_{Tunnel,s \rightarrow m} - J_{Tunnel,m \rightarrow s}).$$

2.3.1.4.i) Componente termoiónica de corriente (procesos 1a y 1b)

La componente termoiónica se da mediante los procesos de inyección (1a: del metal al semiconductor) y de absorción (1b: del semiconductor al metal). El transporte de portadores ocurre cuando estos tienen una energía suficiente como para superar la barrera de potencial. De acuerdo a la figura 2.7, para la unión polarizada en inversa existe una barrera de potencial $q\Phi_{B0n}$ que se opone a la corriente de inyección y es independiente de V_A . Por su parte, para la componente de absorción la barrera qV_A crece linealmente con V_A , disminuyendo la aportación a la corriente total.

Existen dos teorías que explican los modelos de comportamiento descritos: la *emisión termoiónica* y la *difusión de portadores*.

La emisión termiónica, descrita por H.A. Bethe en 1942 [BeH42], parte de las siguientes hipótesis:

- a) La altura de barrera $q\Phi_{B0n}$ es mucho mayor que $k_B T$.
- b) El plano de emisión, perpendicular a la dirección de incidencia, x , se supone en equilibrio termodinámico.
- c) Dicho equilibrio no se ve afectado por la presencia de una corriente neta (condición de cuasi-equilibrio).
- d) Se puede suponer que en la región de vaciamiento los electrones tienen un comportamiento cuasi-balístico.

Bajo estas condiciones, la densidad de corriente neta es el resultado de la suma de dos intensidades de corriente que fluyen en sentidos opuestos que dependen solamente de la altura de barrera.

La teoría de difusión de portadores, desarrollada por W. Schottky en 1938 [ScW38] emplea la teoría de la difusión aplicando condiciones de contorno apropiadas [SzS81] Se basa en las siguientes hipótesis:

- a) La altura de barrera $q\Phi_{B0n}$ es mucho mayor que $k_B T$.
- b) Se tienen en cuenta las colisiones de los electrones en la región de vaciamiento.
- c) Supone constante la concentración de portadores al inicio y al final de la zona de vaciamiento, y que la concentración de impurezas no degenera el semiconductor.

Las expresiones obtenidas por ambas teorías son muy parecidas, y fueron unificadas por C.R. Crowell y S.M. Sze en 1966, creando un modelo más complejo [CrS66] que además permite utilizarse incluyendo el efecto de las cargas imagen, que se explicará más adelante..

$$J_{Therm} = \frac{qN_C v_R}{1 + v_R/v_D} \exp\left\{-\frac{q\Phi_{Bn}}{k_B T}\right\} \left[\exp\left\{\frac{qV_a}{k_B T}\right\} - 1 \right] \quad (2.3)$$

donde v_R y v_D son las velocidades de recombinación y difusión.

2.3.1.4.ii) Componente de corriente por efecto túnel (procesos 2a y 2b)

Como se ha comentado, existe una parte de contribución a la corriente por parte de electrones que no tienen la suficiente energía para superar la barrera de potencial, pero son capaces de atravesarla. Esto es debido al denominado *efecto túnel* o *efecto de emisión de campo*, que es un fenómeno de naturaleza cuántica: para barreras de potencial con espesores del orden de nm la probabilidad de que ocurran transiciones a través de las mismas por efecto túnel no es nula, y debe ser por tanto tenida en cuenta [PaE10]. Por tanto, para obtener de manera adecuada las densidades de corriente totales es necesario computar también las debidas a los fenómenos de túnel cuántico.

El cálculo de la densidad de corriente por efecto túnel que circula desde el metal al semiconductor se hace obtiene mediante el producto de T_C (coeficiente de transmisión cuántico) por la probabilidad de ocupación en el semiconductor y la de no ocupación en el metal. De forma compacta estas densidades de corriente se pueden expresar de la siguiente forma [SLDH03][HZY98]:

$$J_{Tunnel, m \rightarrow s} = -\frac{A^* T}{k_B} \int_0^{\infty} T_{C_{m \rightarrow s}}(E) f_m(E) [1 - f_s(E)] dE \quad (2.4)$$

La corriente que circula del metal al semiconductor se obtiene de modo similar:

$$J_{Tunnel, s \rightarrow m} = -\frac{A^* T}{k_B} \int_0^{\infty} T_{C_{s \rightarrow m}}(E) f_s(E) [1 - f_m(E)] dE \quad (2.5)$$

donde A^* es la constante de Richardson efectiva, T la temperatura, k_B la constante de Boltzmann, $T_{C_{m \rightarrow s}}$ y $T_{C_{s \rightarrow m}}$ son los coeficientes de transmisión del metal al semiconductor y del semiconductor al metal respectivamente y f_m y f_s las funciones de distribución de ocupación de Fermi-Dirac para el metal y el semiconductor.

El valor de la corriente total se obtiene de la suma de las ecuaciones (2.4) y (2.5).

El tratamiento del efecto túnel en contactos Schottky mediante el cálculo del coeficiente de transmisión cuántico (T_C) en la simulación Monte Carlo se puede abordar a través del método WKB, desarrollada por G. Wentzel, H.A. Kramers y L. Brillouin en 1926 [WeG26] [KrH26][BrL26], que consiste en aproximar la resolución de la ecuación de Schrödinger

mediante funciones de onda sinusoidales. Existen otros métodos más exactos para calcular este coeficiente, como el método de la matriz de transferencia de Airy (MTA), que proporciona la solución exacta pero a un coste computacional mucho mayor. Sin embargo, bajo las condiciones consideradas en este trabajo se puede considerar que el método WKB proporciona resultados adecuados [RPM07], siendo más eficiente en cuanto a tiempo de cálculo, por lo que es la que hemos empleado en nuestras simulaciones.

En la aproximación WKB el coeficiente de transmisión viene dado por la siguiente expresión:

$$T_{C1 \rightarrow 3} = \exp \left\{ -\frac{2}{\hbar} \int_{x_2}^{x_1} [2m(V(x) - E)]^{1/2} dx \right\} \quad (2.6)$$

donde x_1 y x_2 son los puntos de retroceso correspondientes a un portador con energía E que debe atravesar una barrera de potencial obtenida por una aproximación sinusoidal de la ecuación de Schrödinger para pasar de la región 1 a la región 3 (figura 2.8).

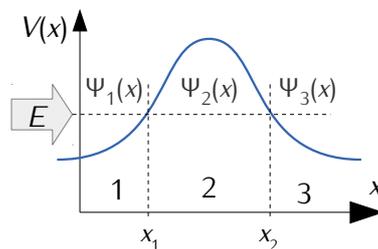


Figura 2.8: Barrera de potencial genérica aproximada por las funciones senoidales Ψ_i . x_1 y x_2 son los puntos de retroceso que limitan la longitud de barrera a atravesar por un portador con energía E

El simulador del grupo de Electrónica de la Universidad de Salamanca tiene implementados ambos procedimientos. En la figura 2.9-a se han comparado los resultados de ambos para el cálculo del coeficiente de transmisión en una barrera Schottky.

Como el fin principal del modelado Monte Carlo es determinar la corriente inyectada, en la figura 2.9-b se representa la misma en función del potencial aplicado calculado a partir de los dos procedimientos en función del potencial en inversa aplicado. La aproximación WKB sobreestima la corriente total, sin embargo ambas aproximaciones

guardan un ratio casi constante, por lo que la aproximación *WKB* puede proporcionar un valor de corriente total razonable sin más que ajustar los parámetros del modelo adecuadamente (por ejemplo, la constante de Richardson) [RPM07].

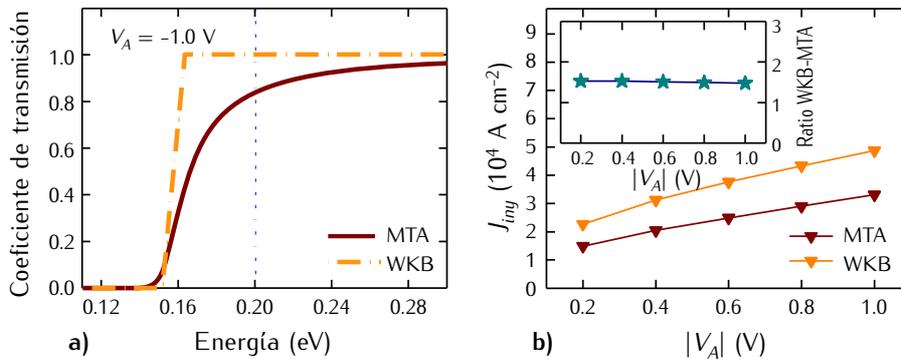


Figura 2.9: Comparación de: a) el coeficiente de transmisión calculado por los métodos WKB y MTA, y b) de la corriente inyectada calculada por los mismos métodos. [PaE10]

2.3.1.5 Efectos reales

Hasta ahora se ha estudiado el comportamiento ideal en la unión metal-semiconductor. En este apartado se introducen efectos no ideales para completar la descripción del dispositivo: efecto de las cargas imagen y estados superficiales en la interfaz.

2.3.1.5.i) Efecto Schottky o de las cargas imagen (W. Schottky, 1914) [ScW14]

Este efecto ocurre cuando un electrón situado en el semiconductor a una distancia del metal induce una carga en el mismo, denominada *carga imagen*, que atrae al electrón mediante una fuerza de origen coulombiano.

De es modo, el valor de la barrera pasa a denominarse $q\Phi_{Bn}$, altura de barrera Schottky, que se da en $x=x_m$ y es igual a la diferencia $q\Phi_{B0n} - \Delta\Phi$, donde $\Delta\Phi$ es la reducción efectiva de la barrera, la cual tiene una importante repercusión en la componente termiónica. Debido a su importancia, este efecto es tenido en cuenta de manera adecuada en la simulación Monte Carlo.

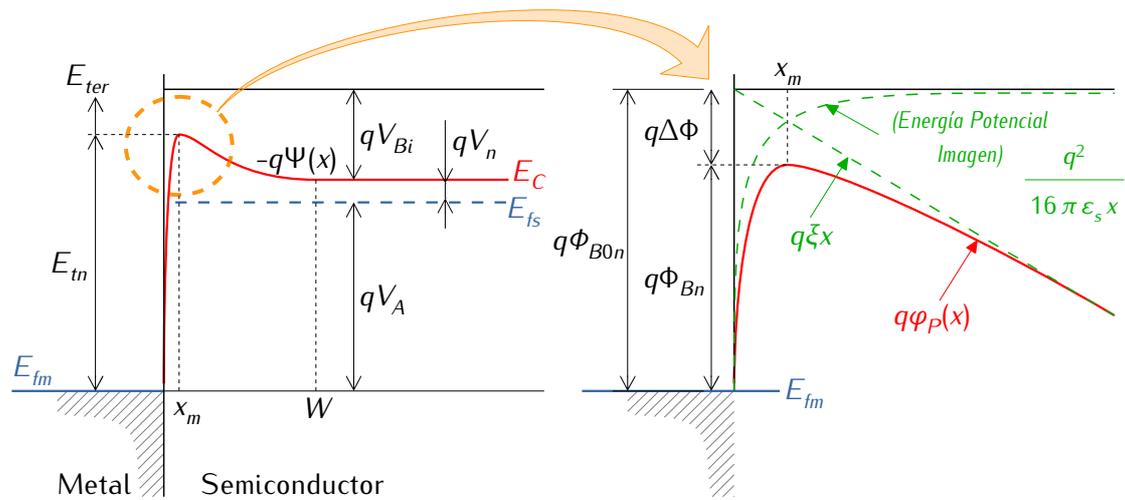


Figura 2.10: Distorsión de la barrera de potencial debido a las fuerzas imagen.

[PaE10]

2.3.1.5.ii) Estados superficiales o de interfaz

En los materiales reales existe una discontinuidad abrupta de su estructura en la superficie dado que no todos los átomos satisfacen sus posibles enlaces, otros crean enlaces con átomos no idóneos creando asimetrías, existen impurezas, defectos superficiales, etc. Estas circunstancias rompen la periodicidad del potencial eléctrico en el cristal y los estados electrónicos de las últimas capas no poseen la energía de los de volumen. Estos estados se denominan *estados superficiales o de interfaz*, pues su origen se da en la superficie de contacto entre metal y semiconductor [AMD96].

La consecuencia más importante de los estados superficiales es que pueden atrapar cargas, creándose pequeños campos eléctricos que afectan a la curvatura de las bandas de energía del semiconductor y a la altura de la barrera. En nuestro caso hemos considerado una interfaz ideal; dado que el principal efecto de estos fenómenos es modificar la altura de la barrera, los resultados obtenidos no se verían esencialmente modificados desde un punto de vista cualitativo por el hecho de considerar o no la presencia de imperfecciones interfaciales, por lo que no han sido tenidas en cuenta.

2.3.2 Funcionamiento básico de un SB-MOSFET

Hasta ahora se han descrito por separado los fenómenos físicos que se producen en los contactos Schottky. A continuación se pasa a explicar de manera cualitativa el funcionamiento de un transistor SB-MOSFET, del cual, como ya se ha visto, sus contactos de fuente y drenador consisten en este tipo de uniones, en las cuales el transporte de portadores difiere ampliamente de como sucede en una unión p-n convencional, debido a que tienen que superar una barrera de potencial, bien sobrepasándola (emisión termoiónica) o bien atravesándola (efecto túnel cuántico).

En la figura 2.11 se muestra el diagrama de la banda de conducción de un transistor SB-MOSFET al que se le aplica una tensión en el drenador, V_{DS} , tal que trabaje en modo de saturación para todas las tensiones de puerta.

Aunque, como ya se ha visto, la barrera Schottky, $q\Phi_{B0n}$, permanece constante independientemente de la tensión de puerta aplicada, ésta sí modifica la distribución del nivel de la banda de conducción a lo largo de la longitud del canal. Cuanto mayor es la tensión aplicada, disminuye el nivel de la banda de conducción en la zona central, lo que induce una mayor curvatura y pendiente en el tramo próximo al contacto de fuente, y menor en el tramo final, junto al contacto de drenador.

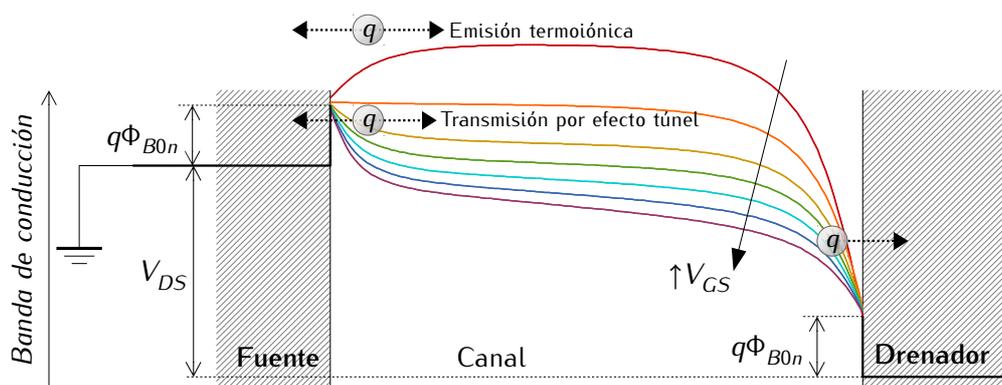


Figura 2.11: Variación del perfil de la banda de conducción en un SB-MOSFET trabajando en régimen de saturación

Esta curvatura de las bandas tiene una implicación muy importante en la cantidad de portadores inyectados. Cuanto mayor es la pendiente en la caída de la banda de conducción junto al contacto de fuente, menor es el camino túnel cuántico que tendrían

que atravesar los portadores se reduce para un mismo nivel energético de los portadores como se ilustra en la figura 2.12.

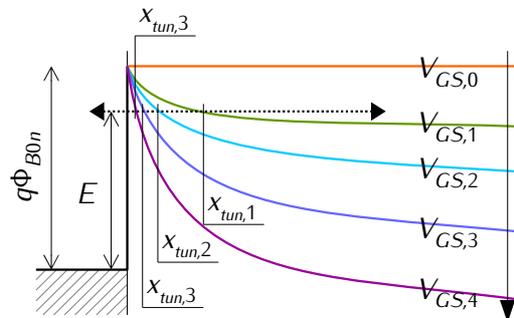


Figura 2.12: Reducción del camino túnel cuántico con el incremento de la tensión de puerta, V_{GS}

Finalmente, la absorción de los portadores en el terminal de drenador se produce por vía termoiónica, dado que no se encuentran ninguna barrera, sino una caída del potencial.

2.4 El transistor DG-SB-MOSFET

Una vez explicada la estructura del SB-MOSFET, introducidas las propiedades de la interfaz metal-semiconductor y los distintos tipos de corriente que tienen lugar en ella, es posible presentar el SB-MOSFET de doble puerta. La disposición geométrica de sus elementos se recoge en la figura 2.13.

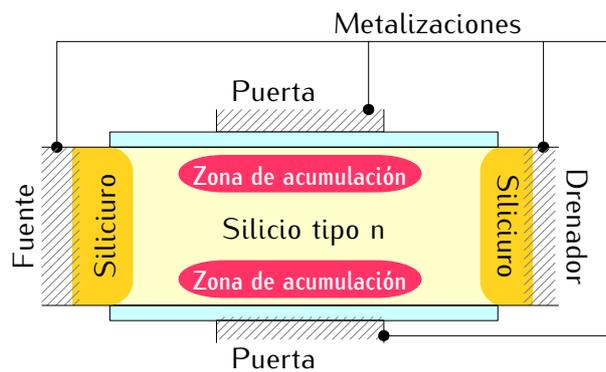


Figura 2.13: Esquema del dispositivo SB-MOSFET de doble puerta (DG-SB-MOSFET)

Al igual que pasaba con el MOSFET convencional, la evolución que supone dotar al dispositivo de una segunda puerta se traduce en una mejora de su rendimiento, aumentando la corriente hasta casi duplicarla, y una mejora del control de puerta sobre la corriente evidenciada por un notable aumento de la transconductancia [Ga]13] como se muestra en las figuras 2.14 y 2.15 respectivamente.

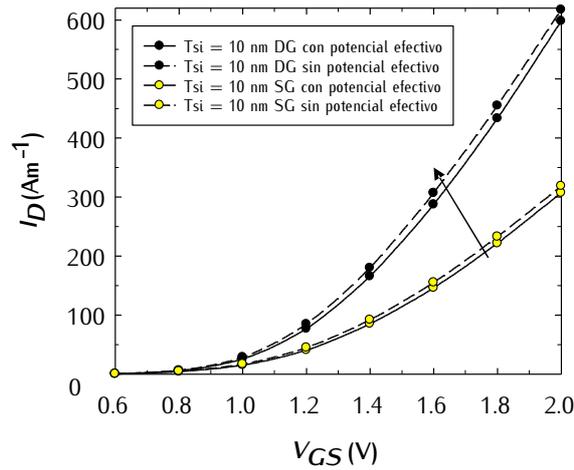


Figura 2.14: Característica de transferencia, de dos dispositivos SB-MOSFET de 10 nm de espesor, uno de una puerta (símbolos amarillo) y otro de doble puerta (símbolos negros) con y sin potencial efectivo para un $V_{DS} = 2.0$ V [Ga]13]

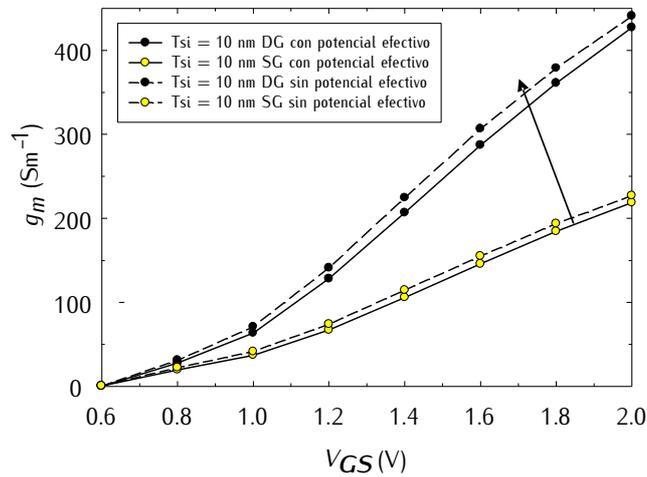


Figura 2.15: Transconductancia para dos SB-MOSFET de 10 nm de espesor, uno de una puerta (símbolos amarillo) y otro de doble puerta (símbolos negros), con y sin potencial efectivo para un $V_{DS} = 2.0$ V [Ga]13]

Capítulo 3

Simulación Monte Carlo

La simulación de dispositivos semiconductores por ordenador es a día de hoy una herramienta fundamental en el diseño de transistores, pues a partir de modelos físicos permite predecir su funcionamiento variando diversos parámetros, reduciendo el tiempo de diseño y los costes y aumentando la flexibilidad respecto a la alternativa puramente experimental.

Las simulaciones llevadas a cabo en el presente trabajo se han realizado por medio del simulador basado en el método Monte Carlo desarrollado en el área de Electrónica del departamento de Física Aplicada de la Universidad de Salamanca. En este capítulo se van a describir de forma resumida las bases del funcionamiento del simulador.

3.1 Modelos de transporte de carga

El estudio de los dispositivos electrónicos se basa en el análisis de ciertas magnitudes macroscópicas que caracterizan su comportamiento, como puede ser por ejemplo la corriente entre fuente y drenador y su variación con la tensión aplicada en la puerta.. A su vez estas magnitudes son el resultado de una serie de procesos físicos que ocurren a escala microscópica.

La ecuación de transporte de Boltzmann describe los fenómenos físicos que se dan dentro de semiconductor debido al movimiento de partículas con carga por efecto de campos eléctricos externos e internos [SnC86]. Las dimensiones del transistor estudiado en este trabajo son superiores a los valores de longitud de onda de De Broglie, por lo que se considera como válida la aproximación semiclásica, según la cual el portador de carga tiene perfectamente definidos su posición y momento para todo instante de tiempo, su movimiento puede ser descrito mediante la segunda ley de Newton pero considerando una masa de manera adecuada determinada por la estructura cristalina del sólido (aproximación de masa efectiva) y una carga positiva (hueco) o negativa (electrón) según su posición en el sistema de bandas de energía.

En definitiva, un primer paso para describir el transporte de carga es solucionar la ecuación de transporte de Boltzmann, objetivo inabordable analíticamente en la mayoría de casos, por lo que se recurre a métodos numéricos.

3.1.1 Modelo de deriva-difusión

Propuesto por Snowden en 1986 [SnC86], es de tipo macroscópico y parte de las hipótesis de que los portadores permanecen en equilibrio térmico con la red y que el ajuste de su velocidad con el campo eléctrico aplicado es instantáneo, resultando un modelo sencillo que necesita pocos recursos computacionales y que en ciertos casos es fiable. Sin embargo, este método resulta inadecuado para analizar fenómenos de no equilibrio red-portador [HeB84], de modo que no es aconsejable su uso en dispositivos de tamaño reducido o en aquellos en los que puedan aparecer fenómenos como la sobrevelocidad.

3.1.2 Modelo hidrodinámico

Este método, también macroscópico [CoE80], mejora el de deriva-difusión, aunque a costa de más recursos de cálculo. En este caso la ecuación de Boltzmann se emplea de forma completa, considerando la dependencia con el momento y la energía. La mayor ventaja de este método frente al anterior es que permite describir fenómenos no estacionarios, como la sobrevelocidad, haciéndolo viable para su empleo en la simulación de transistores de pequeño tamaño en los que puedan ocurrir fenómenos de portadores calientes. Presenta alta fiabilidad y posibilita el estudio de numerosas magnitudes de dispositivos submicrométricos. Sin embargo, presenta limitaciones importantes, como la necesidad de proporcionar los datos de dependencia de numerosos parámetros con la energía, para lo cual se suelen emplear resultados obtenidos con otros simuladores más complejos.

En general, el mayor inconveniente que presentan los modelos macroscópicos es que no proporcionan la función de distribución de la velocidad instantánea de los portadores ni la corriente instantánea en los electrodos [PaE10].

3.1.3 Método de Monte Carlo

El método Monte Carlo aborda el estudio del transporte de los portadores desde un punto de vista microscópico dentro de dispositivo [KuT66], resolviendo la ecuación de Boltzmann en cada instante de manera exacta a partir de métodos estadísticos. Presenta numerosas ventajas frente a los otros procedimientos, destacando [MaM96]:

- Reproduce el movimiento natural de los portadores dentro de la red cristalina del semiconductor, considerando los mecanismos de dispersión o *scattering* que puedan tener lugar.
- Tiene en cuenta los fenómenos que ocurren en dispositivos de dimensiones reducidas, como portadores calientes, fenómenos no estacionarios, etc.
- Permite estudiar las características tensión-corriente, dado que proporciona el valor de corriente en cada terminal del dispositivo en cada instante. Además permite ofrecer valores promediados y funciones de distribución de ciertas

magnitudes de interés, como velocidad, energía, concentración de portadores, perfiles de potencial, campo eléctrico, etc.

- Dado que reproduce los fenómenos de transporte a nivel microscópico, proporciona valores promedio de magnitudes de los mismos, como el tiempo de tránsito de los portadores, número de mecanismos de dispersión, tiempo medio entre los mismos, recorrido libre medio, longitud recorrida y sus respectivas funciones de distribución.
- Es flexible en la variación de las condiciones de simulación y de los parámetros físicos y geométricos de los dispositivos, lo que es muy costoso en experimentación real. Por su nivel de complejidad y precisión el método de Monte Carlo se considera a menudo un procedimiento "*pseudo-experimental*" [ReR02].
- Es posible implementar fenómenos como el efecto de túnel cuántico directo (bien sea empleando la aproximación WKB o el método de la matriz de transferencia de Airy), así como efectos de cuantización espacial mediante la técnica del potencial efectivo.

El método Monte Carlo posiblemente es el más potente de entre los empleados en investigación de dispositivos electrónicos. Si bien precisa de muchos recursos de computación, los avances en potencia y velocidad en los sistemas informáticos han permitido reducir los tiempos de cálculo notablemente.

Dentro de ámbito del método Monte Carlo, existen diferentes niveles de complejidad. El más sencillo es el *Monte Carlo de partícula única* [JaR83], que partiendo del principio de ergodicidad, simula el movimiento de sólo un portador durante un tiempo suficiente para reproducir el comportamiento global del sistema. Resulta idóneo para el estudio de semiconductores homogéneos en condiciones estacionarias, pudiéndose obtener magnitudes como velocidad, energía, movilidad de los portadores y sus funciones de distribución. Para el estudio de fenómenos no estacionarios el método a emplear es el *Monte Carlo multipartícula* [JaR83][JaL89], que simula un conjunto de partículas dentro del semiconductor.

La configuración más compleja es la de los simuladores *Monte Carlo de dispositivos* [MoC86], gracias a los cuales se pueden estudiar dispositivos de una, dos o tres dimensiones con geometrías complejas. Consisten en una modificación del Monte Carlo multipartícula, estableciendo condiciones de contorno adecuadas y delimitando espacialmente el dispositivo para las partículas que alcancen sus límites. Además, el cálculo del potencial eléctrico debe hacerse autoconsistentemente con la distribución espacial de las partículas, lo que se consigue mediante la resolución de la ecuación de Poisson.

3.2 Fundamentos del método Monte Carlo

Para modelar el comportamiento de un grupo de portadores dentro de un semiconductor es preciso tener en cuenta la acción de campos eléctricos externos y las interacciones con la red cristalina [Yan88], que le confiere a los portadores una masa efectiva en función de la estructura de bandas. Además, los portadores sufren colisiones (mecanismos de dispersión o *scattering*) como consecuencia de la interacción con los átomos de la red [ReR02], con impurezas dopantes, o con rugosidades e imperfecciones, cuya frecuencia viene determinada por distribuciones de probabilidad complejas.

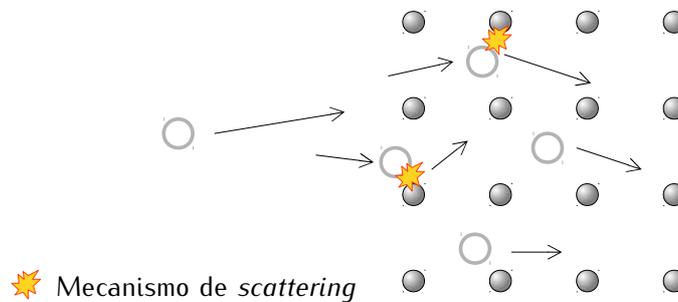


Figura 3.1: Esquema de colisiones de portadores con átomos de la red cristalina; mecanismos de *scattering* o dispersión

El método Monte Carlo resuelve las ecuaciones de transporte teniendo en cuenta estos mecanismos, a partir de secuencias de números aleatorios y funciones de distribución simples que puedan reproducir otras más complejas. De esta manera obtiene de manera indirecta la resolución de la ecuación de Boltzmann para cada instante sin las restricciones de los modelos macroscópicos.

La distribución de probabilidad uniforme puede ser utilizada como base para reproducir cualquier otra. Si denotamos $p(r)$ a una distribución uniforme donde $r \in [0, 1]$ (secuencia de números aleatorios) y $q(\phi)$ a la densidad de probabilidad de una distribución arbitraria, si $p(r)$ y $q(\phi)$ toman valores entre 0 y 1 para todo valor de r (están normalizadas), hay un valor de ϕ que verifica la expresión

$$\int_0^{\phi} q(\phi') d\phi' = \int_0^r p(r') dr' \quad (3.1)$$

Y, dado que en una distribución uniforme $p(r)=1$, la expresión anterior queda

$$r = \int_0^{\phi} q(\phi') d\phi' \quad (3.2)$$

Si la integral tiene solución analítica, se obtiene el valor aleatorio de ϕ en función de r , y si no, se aplican técnicas de inversión.

Este proceso es la base del método Monte Carlo, y se aplica teniendo en cuenta cada mecanismo de dispersión posible en el sistema. Es, por lo tanto, necesario conocer la probabilidad de que suceda cada mecanismo, ya que posteriormente no se impone condición alguna sobre la naturaleza del problema, por lo que es aplicable en numerosos campos científicos [ReR02].

3.3 Estructura de la simulación Monte Carlo

Se explican a continuación las principales características del simulador Monte Carlo de dispositivos empleado en este trabajo, cuyo diagrama de flujo se presenta en la figura 3.2.

3.3.1 Definición del semiconductor (a)

Comprende la definición física de los materiales semiconductores que se empleen en el dispositivo a simular, describiendo su estructura de bandas y posibles mecanismos de dispersión. En el caso de este trabajo, se ha empleado silicio, cuyos datos se recogen en los apéndices de los trabajos anteriores [PaE10] y [GaJ13].

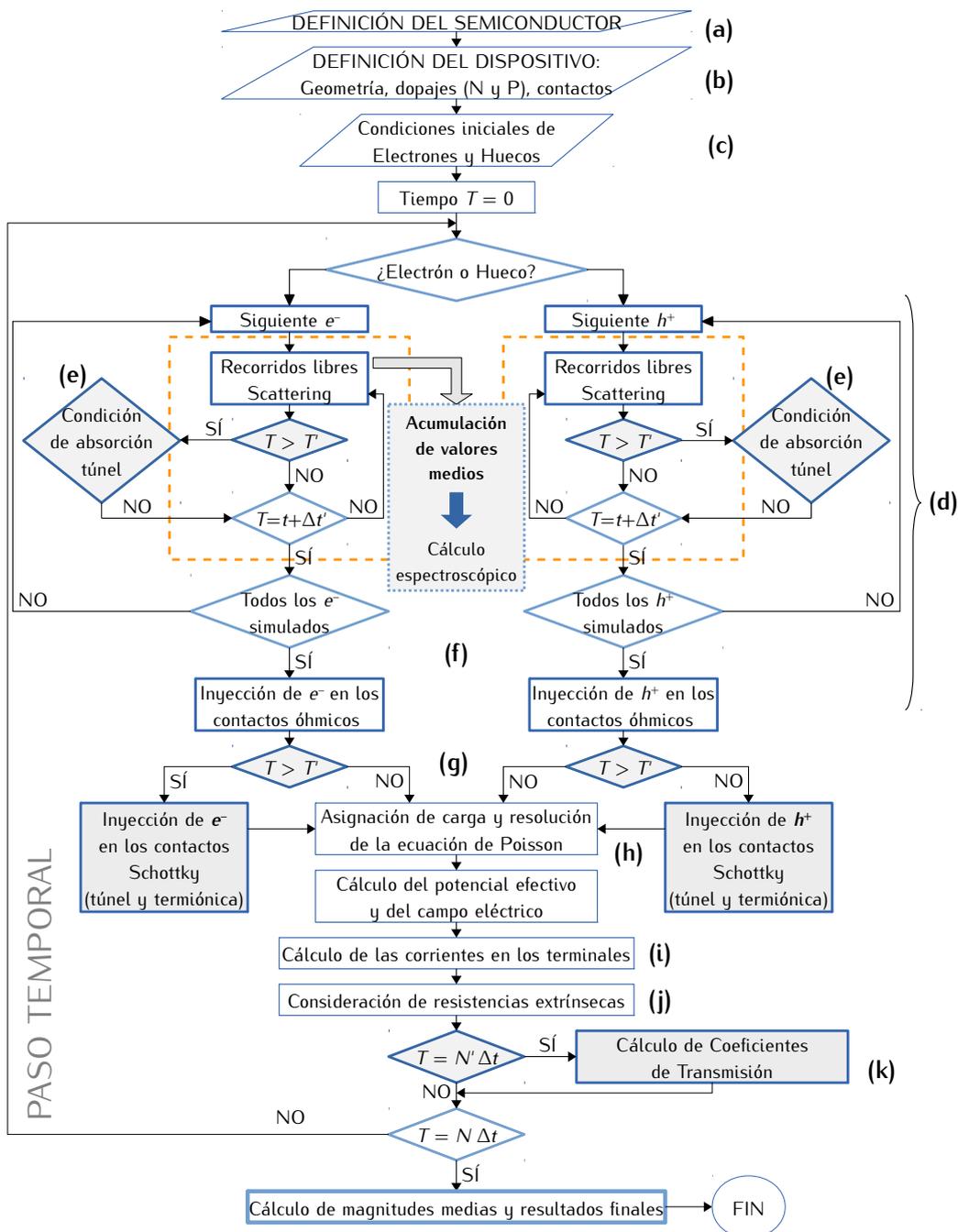


Figura 3.2: Diagrama de flujo del simulador Monte Carlo utilizado [PaE10]

3.3.2 Definición física del dispositivo (b)

Se determinan con precisión las dimensiones, la distribución de dopajes, posición y tipo de contactos, óxidos, etc. A continuación se lleva a cabo una discretización espacial

mediante la definición de un mallado que se emplea en la resolución numérica de la ecuación de Poisson [JaL89]. Debe prestarse particular atención a que las dimensiones de celda del mallado tengan longitudes inferiores a las de Debye del material, λ_D , para poder efectuar un seguimiento de las variaciones espaciales del campo eléctrico.

$$\lambda_D = \sqrt{\frac{\epsilon_0 \epsilon_r k_B T}{q^2 n}} \quad (3.3)$$

donde ϵ_0 es la permitividad eléctrica en el vacío, ϵ_r , la permitividad eléctrica del material, k_B la constante de Boltzmann, T la temperatura, q la carga eléctrica de los portadores y n su concentración.

Además del mallado espacial, debe establecerse un intervalo temporal para la resolución de la ecuación de Poisson, cuyo valor máximo está limitado por la frecuencia de plasma del material, ω_p , obteniéndose así las posibles oscilaciones producidas sólo de forma natural, y por el tiempo de relajación dieléctrico τ_d , para evitar inestabilidades fruto de redistribuciones de carga. Por lo tanto se considera un intervalo temporal tal que $\omega_p \Delta t < 2$ y $\Delta t < \tau_d$. Se definen:

$$\omega_p = \sqrt{\frac{q^2 n}{\epsilon_0 \epsilon_r m^*}} \quad (3.4)$$

$$\tau_d = \frac{\epsilon_0 \epsilon_r}{\sigma} \quad (3.5)$$

donde σ es la conductividad eléctrica del material.

También se establecen parámetros como la temperatura, la tensión aplicada en los contactos, etc.

La simulación de todos los portadores que existirían en un dispositivo real precisaría de un tiempo de cálculo por lo general inabordable, por ello el método Monte Carlo simula una cierta cantidad de partículas (*superpartículas*) que representan el comportamiento de un determinado número de portadores "reales". Esta representación viene caracterizada por los parámetros *equivalente partícula-electrón*, *EPE* y *equivalente partícula-hueco*, *EPH*. El valor de *EPE* y *EPH* deben permitir alcanzar un compromiso entre la precisión

de los resultados y el tiempo de procesado. Sus valores idóneos se obtienen por las expresiones (en el caso de una simulación 2D, como la que nos ocupa):

$$EPE_j = \frac{\Delta x_j \Delta y_j DIN_j}{NP_j} \quad (3.6)$$

$$EPH_j = \frac{\Delta x_j \Delta y_j DIA_j}{NP_j} \quad (3.7)$$

donde Δx_j y Δy_j son los tamaño de la malla en las direcciones x e y respectivamente en la malla j , NP_j el número de partículas en la malla j , y DIN y DIA las densidades de impurezas ionizadas donadoras y aceptoras respectivamente en la malla j .

3.3.3 Condiciones iniciales (c)

Tras la definición del dispositivo y los materiales, se distribuyen los portadores en el dispositivo con unos valores iniciales de energía, posición y momento apropiados. La energía inicial está alrededor de la térmica de la red ($\frac{3}{2}k_B T$) y las componentes del vector de onda y la posición dentro de la malla se obtienen de forma aleatoria.

3.3.4 Dinámica de los portadores (d)

La dinámica de los portadores tiene dos vertientes diferenciadas. Por una, los *recorridos libres*, de tipo balístico, en los que la velocidad y posición son función de los campos aplicados. Por otra, los mecanismos de dispersión, que en nuestro caso se consideran instantáneos e interrumpen los recorridos libres variando la trayectoria y energía de los portadores.

Cada portador se simula a lo largo del paso temporal, durante el cual sufre una serie de recorridos libres intercalados con mecanismos de dispersión. Una vez simulado el movimiento de ese portador durante el paso temporal, se simulan sucesivamente los portadores restantes. Finalmente se actualiza el campo eléctrico resolviendo la ecuación de Poisson, en la que se tiene en cuenta la redistribución de la carga que ha tenido lugar como consecuencia del movimiento de los portadores.

En la simulación de cada portador, se calcula la duración del recorrido libre mediante el sorteo de un número aleatorio, y el próximo mecanismo de dispersión en función de una distribución probabilística [ReR02]. El mecanismo de dispersión hará variar su estado, y, a continuación se vuelve a determinar la duración del siguiente recorrido libre.

3.3.5 Absorción de portadores por efecto túnel (e)

Para reproducir fielmente el funcionamiento de un contacto Schottky se deben tener en cuenta los fenómenos de absorción termiónica y por efecto túnel. El primero ocurre cuando el portador posee mayor energía que la de la barrera de potencial. En el caso de un portador con energía insuficiente que llega a un contacto, verá evaluada la componente de su vector de onda paralela al camino túnel (a través de la barrera), y si es nula, se tendrá en cuenta la probabilidad de absorción del portador para determinar, mediante una técnica de rechazo, si es absorbido o no. Si un portador es absorbido en un contacto, abandona el dispositivo y deja de simularse, y, en caso contrario, es reflejado [MUN00].

3.3.6 Cálculo espectroscópico (f)

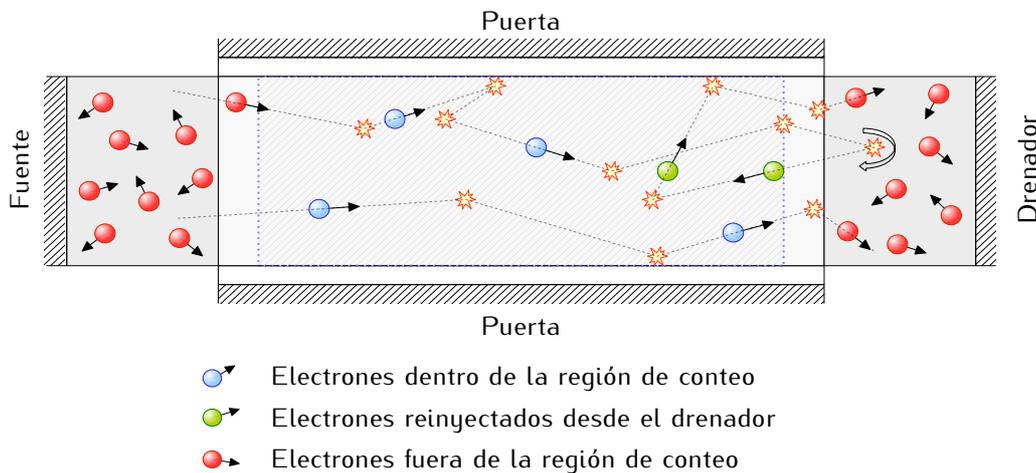


Figura 3.3: Región de conteo en los dispositivos simulados [CoC11]

El análisis estadístico de los procesos de transporte de portadores se puede realizar sobre una región de conteo que se define al inicio de la simulación.

A cada electrón que entra en la zona de conteo se le registran sus tiempos de vuelo libre y mecanismos de dispersión para obtener parámetros como el tiempo de tránsito, número de colisiones, tiempo medio de vuelo libre, además de sus funciones de distribución.

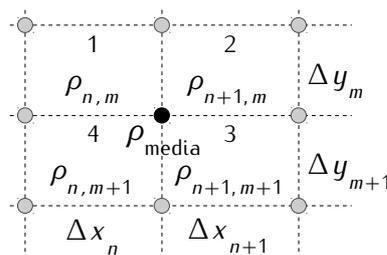
3.3.7 Inyección de portadores (g)

Al igual que en la absorción de portadores, la inyección se da mediante dos fenómenos: Los electrones con energía mayor al potencial de barrera Schottky se inyectan por emisión termoiónica, mientras que para el resto se evalúa su probabilidad de atravesar la barrera por efecto túnel. Cada electrón que supere la posibilidad de ser inyectado, pasa a la malla adecuada con la componente de vector de onda paralela al camino túnel nula, y la suma de las otras dos componentes igual a la energía térmica [SSC04].

3.3.8 Resolución de la ecuación de Poisson (h)

La ecuación de Poisson se resuelve mediante el método de las diferencias finitas, que consiste en discretizar la ecuación en cada nodo del mallado en el que se ha dividido el dispositivo. Los pasos son los siguientes:

- Asignación de densidad de carga efectiva a cada nodo, que se calcula a partir de la densidad de carga media ρ , de las mallas que rodean a cada nodo dividida por la permitividad del material, $\epsilon_0 \epsilon_r$ [MaM96][ReR02].



$$\rho_m = \frac{\sum_{i=1}^4 \rho_i n_i}{\sum_{i=1}^4 n_i} \quad (3.8)$$

Figura 3.4: Representación de la ponderación de carga de un nodo

- **Resolución de la ecuación diferencial.** El siguiente paso consiste en discretizar la ecuación de Poisson (3.9) y resolver el sistema de ecuaciones resultante.

$$\frac{\partial^2 \varphi}{\partial x^2} + \frac{\partial^2 \varphi}{\partial y^2} = -\frac{\rho_m}{\epsilon_0 \epsilon_r} \quad (3.9)$$

El segundo miembro de la ecuación se obtiene operando según el primer apartado, y aplicando el método de diferencias finitas se consigue una solución para la ecuación obteniendo un valor del potencial, φ en cada nodo.

- **Cálculo del campo eléctrico** a partir de los valores de potencial obtenidos:

$$E_x^{n,m} = -\nabla_x \varphi = -\frac{1}{2} \left(\frac{\varphi_{i+1,j+1} - \varphi_{i,j+1}}{\Delta x_n} + \frac{\varphi_{i+1,j} - \varphi_{i,j}}{\Delta x_n} \right) \quad (3.10)$$

$$E_y^{n,m} = -\nabla_y \varphi = -\frac{1}{2} \left(\frac{\varphi_{i,j+1} - \varphi_{i,j}}{\Delta y_n} + \frac{\varphi_{i+1,j+1} - \varphi_{i+1,j}}{\Delta y_n} \right) \quad (3.11)$$

donde i, j son los índices de cada nodo.

- **Condiciones de contorno**, que se fijan tanto para la malla como para la dinámica de los portadores. Delimitan las fronteras del dispositivo y separan los materiales en función de sus propiedades. En los contactos se consideran condiciones de Dirichlet (potencial constante) y en las interfaces semiconductor/dieléctrico condiciones de Neumann (continuidad del vector desplazamiento).

3.3.9 Cálculo de la corriente en el dispositivo (i)

Esta etapa es particularmente importante, pues proporciona la información de mayor relevancia sobre el comportamiento del transistor. Para el cálculo de la corriente hay varios métodos, como por ejemplo medir el flujo de portadores que entran y salen en todo el dispositivo, o en determinadas zonas del mismo. Por su parte el teorema de Ramo-Shockley [ShW38][RaS39] es uno de los métodos más fiables ya que reduce el ruido matemático y proporciona un valor instantáneo de la corriente más fiable, dado que tiene en cuenta todas las partículas que se encuentran en el dispositivo en un instante dado.

A partir de este teorema, la corriente se calcula asignando carga a cada uno de los electrodos, calculando posteriormente la corriente a partir de las derivadas temporales de dicha carga [ReR02] mediante la ecuación

$$i_j(t) = \sum_{i=1}^N q_i v_i(t) \nabla f_i(r_i) \quad (3.12)$$

donde N es el total de portadores, q_i y v_i son la carga y la velocidad de la partícula i -ésima, $f_i(r)$ es un factor geométrico independiente de la densidad de carga que corresponde al potencial eléctrico en la posición r cuando el electrodo j -ésimo se encuentra en tensión 1 y los demás a tierra. En nuestro caso, además, para poder discutir la importancia de cada proceso de inyección y absorción en la determinación de la corriente por electrodo se computa también el número de partículas involucradas en cada fenómeno.

3.3.10 Consideración de la resistencia en serie (j)

En el estudio de transistores SB-MOSFET sólo se simula la región de semiconductor del canal, o lo que es lo mismo, el *dispositivo intrínseco*. Sin embargo, en el dispositivo real aparecen una resistencias macroscópicas en serie en los accesos al dispositivo asociadas a las conexiones [SzS81]. Este fenómeno debería tenerse en cuenta a la hora de realizar comparaciones con datos experimentales (*dispositivo extrínseco*). En nuestro caso, dado que se trata de un análisis eminentemente teórico se ha considerado exclusivamente el comportamiento intrínseco de los dispositivos, asumiendo como nulas las resistencias de acceso.

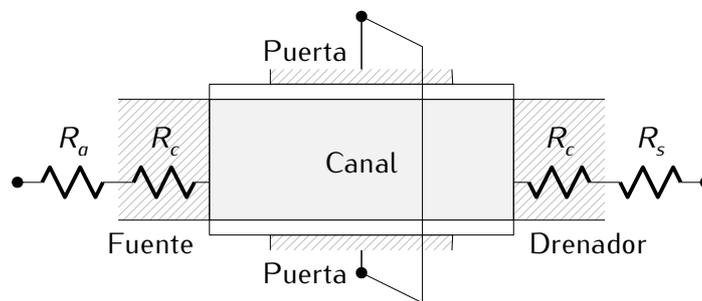


Figura 3.5: Esquema de resistencias de acceso, R_a de los contactos Schottky, R_c y de salida, R_s .

3.3.11 Cálculo de los coeficientes de transmisión (k)

Como ya hemos señalado, un estudio completo de un dispositivo SB-MOSFET implica el análisis de las componentes de corriente de inyección y absorción termoiónica y por efecto túnel. Para el estudio de la segunda, es necesario conocer la probabilidad cuántica de transmisión de los portadores a través de la barrera Schottky, para lo cual se emplea la aproximación WKB (apartado 2.3.1.4.ii).

Además se debe considerar la reducción de la barrera de potencial por efecto de las cargas imagen (apartado 2.3.1.5.i). En el simulador Monte Carlo empleado, se modifica localmente el perfil de la banda de conducción mediante la siguiente expresión:

$$V'(x) = V(x) - \frac{q^2}{16\pi\epsilon_0 x} \quad (3.13)$$

donde $V(x)$ es el potencial de barrera original, $V'(x)$ el potencial de barrera modificado por la corrección de cargas imagen, q la carga y x la posición en el eje.

3.4 Aproximación del potencial efectivo

En los dispositivos estudiados en este trabajo, el espesor de canal alcanza dimensiones en las que pueden ser significativos los fenómenos de cuantización espacial en su dirección transversal.

La aproximación más adecuada para modelar los efectos de cuantización especial de la capa activa en dispositivos tan escalados es la solución autoconsistente de las ecuaciones de Poisson y de Schrödinger para definir la posición de la carga en cada instante [FeD00], aunque es extremadamente compleja a la hora de aplicarla en un simulador Monte Carlo, dado que penaliza notablemente el tiempo de cálculo [RGM04].

Una alternativa más sencilla y menos exigente en cuanto a tiempo de cálculo es la denominada *aproximación del potencial efectivo* que se emplea en este trabajo. El fundamento de este método consiste en, una vez resuelta la ecuación de Poisson, realizar una convolución del potencial en cada intervalo de tiempo, y junto con la función

Gaussiana asociada al tamaño de la función de onda del electrón, el denominado potencial efectivo.

$$V_{eff}(x, y) = \frac{1}{\sqrt{2\pi}\sigma} \int V(x, y') \exp\left\{-\frac{(y-y')^2}{2\sigma^2}\right\} dy' \quad (3.14)$$

A partir de este potencial efectivo se obtienen los campos eléctricos que entran en juego en el simulador Monte Carlo, donde σ es la desviación estándar de la Gaussiana.

De este modo es posible tratar los efectos de cuantización espacial producidos por el confinamiento de portadores mediante la corrección cuántica del potencial de una manera relativamente sencilla de tratar en el simulador.

Capítulo 4

Resultados y discusión

En este capítulo se van a estudiar los efectos de ciertas fuentes de variabilidad sistemáticas que podrían existir sobre el dispositivo SB-DG-MOSFET definido anteriormente, empleando para ello el simulador Monte Carlo 2D descrito en capítulos anteriores.

En el primer y segundo apartado se van a describir las propiedades físicas y geométricas del dispositivo base sometido a estudio y los posibles casos de desalineación en dispositivos de doble puerta definiendo criterios y nomenclatura. En los restantes se presentarán y discutirán los resultados obtenidos introduciendo diferentes condiciones de variabilidad sobre la alineación de sus puertas.

4.1 Características del dispositivo

La figura 4.1 muestra esquemáticamente la sección longitudinal de un DG-SB-MOSFET de doble puerta. Se puede comprobar que en dirección vertical se trata de una estructura metal-óxido-semiconductor-óxido-metal, mientras que en horizontal la estructura es la de dos uniones metal-semiconductor con orientación opuesta, que forman el contacto de fuente-substrato y el de canal-drenador.

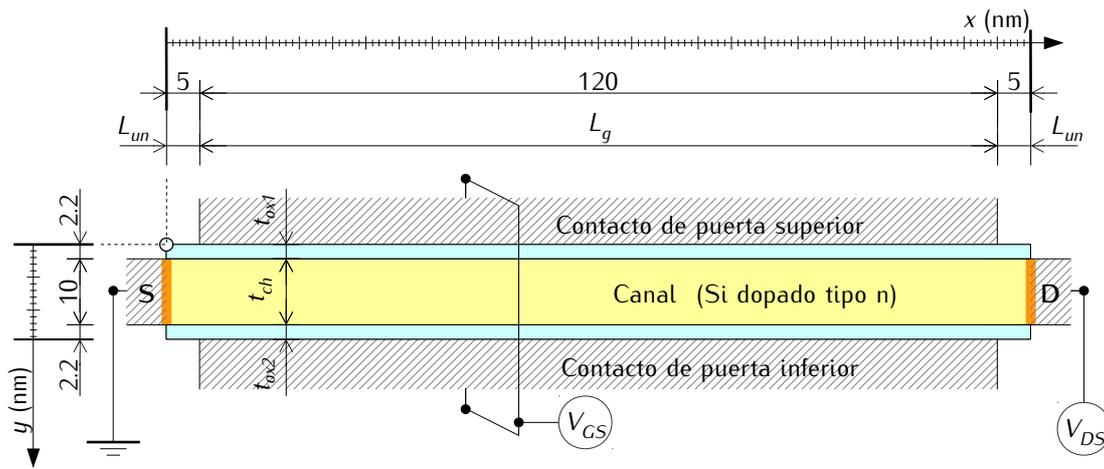


Figura 4.1: Esquema del dispositivo DG-SB-MOSFET de partida simulado

Se han representado los ejes coordenados, donde el x coincide con la dirección paralela al canal que a su vez es la dirección cristalográfica $\langle 100 \rangle$ del silicio empleado en el mismo y su sentido es desde la fuente hacia el drenador. El eje y se orienta desde la puerta superior hasta la inferior. El origen de coordenadas se sitúa en la esquina superior izquierda del conjunto del dispositivo (excluyendo metalizaciones), es decir, en el extremo superior izquierdo del óxido de puerta superior.

Los parámetros físicos y geométricos del dispositivo de partida se recogen en la tabla 4.1.

Los parámetros empleados en el simulador Monte Carlo bidimensional se han escogido de modo que sea posible garantizar una solución adecuada de la ecuación de Poisson de forma autoconsistente. El paso temporal es de 1 fs (10^{-15} s). El espaciado del mallado es de 0.2 nm en la dirección y , y 0.5 nm en la dirección x . Dado que el perfil de concentración de portadores cambia con la polarización, se ha variado en función de la misma el equivalente partícula-electrón (EPE) para mantener un número de partículas

aceptable y lograr una resolución estadística similar. Todas las simulaciones se han llevado a cabo considerando una temperatura de 300 K.

Parámetro	Valor
L_g Longitud de puerta	120.00 nm
L_{un} Longitud de <i>underlap</i>	5.00 nm
t_{ch} Espesor del canal	10.00 nm
t_{ox1}, t_{ox2} Espesores del óxido de puerta	2.20 nm
N_{Dch} Dopaje del canal	10^{15} cm^{-3}
Φ_{Bn} Altura de la barrera Schottky	0.20 eV

Tabla 4.1: Características ideales del dispositivo DG-SB-MOSFET de partida

4.2 Posibles escenarios en la desalineación de puerta

Dentro de las fuentes de variabilidad sistemáticas, la desalineación de puerta está asociado a una fase concreta del proceso de fabricación en la tecnología CMOS, concretamente en las operaciones de litografía, como se explicó en el apartado 1.3.2.

la desalineación de una puerta de un transistor puede definirse como la diferencia entre la posición de la puerta en el dispositivo fabricado respecto a la que corresponde de acuerdo a su diseño.

En dispositivos 2D que disponen de doble puerta se puede presentar una infinidad de permutaciones en cuanto a su desalineación. Con el fin de simplificar el presente estudio, poderlo llevar a la práctica de una forma sistemática analizando las distintas variables de forma ordenada, se van a estudiar tres escenarios simplificados:

- Desalineación de una puerta sola puerta, **SGM** (*Single Gate Misalignment*), figura 4.2-a: Una de las puertas se encuentra en la posición definida en el diseño del transistor mientras que la posición de la otra se encuentra desviada respecto

a su posición ideal. En el presente trabajo la puerta desalineada será la superior ($y = 0$).

- Desalineación de ambas puertas en el mismo sentido, **BGSD** (*Both Gates in Same Direction*), figura 4.2-b: Ambas puertas se desalinean hacia el mismo lado (fuente o drenador) en la misma magnitud.
- Desalineación de ambas puertas en sentidos opuestos, **BGOD** (*Both Gates Opposite Direction*) figura 4.2-c: Ambas puertas se desalinean hacia diferentes terminales del transistor con la misma magnitud.

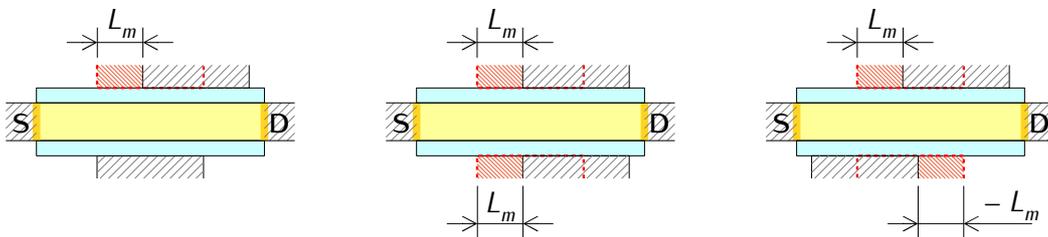


Figura 4.2: Distintas configuraciones de variabilidad en desalineación de puerta:
 (a) SGD (*Single Gate Misalignment*), (b) BGSD (*Both Gates in the Same Direction*),
 (c) BGOD (*Both Gates in Opposite Directions*)

Para los tres casos, la variable que define el grado de desalineación es L_m , que corresponde al desplazamiento de la puerta superior ($y = 0$) en el sentido del eje x , por lo que su signo es positivo cuando se desvía hacia el lado del drenador y negativo cuando se desvía hacia la fuente. En el simulador Monte Carlo se han estudiado valores de desalineación múltiplos de 0.5 nm (el espaciado de la malla en dirección x) desde su valor ideal, hasta el tope del *underlap*, 5 nm, por lo que en este trabajo no se analizarán casos en los que exista solapamiento entre la puerta y los contactos de fuente-canal o canal-drenador.

4.3 Influencia de la desalineación de puerta en las características tensión-corriente

Para cada escenario de los descritos, se llevaron a cabo diversas simulaciones. Para cada valor de desalineación definido en el apartado anterior, L_m , se tomaron los siguientes

parámetros de polarización: tensión entre drenador y fuente (V_{DS}) constante de 2.0 V, y tensiones entre puerta y fuente (V_{GS}) de valores variables desde 0.6 V hasta 2.0 V en intervalos de 0.175 V.

En la figura 4.3 puede observarse la variación de la corriente en el drenador en función de los valores establecidos para la tensión de puerta (V_{GS}) y el parámetro de desalineación de puerta, L_m .

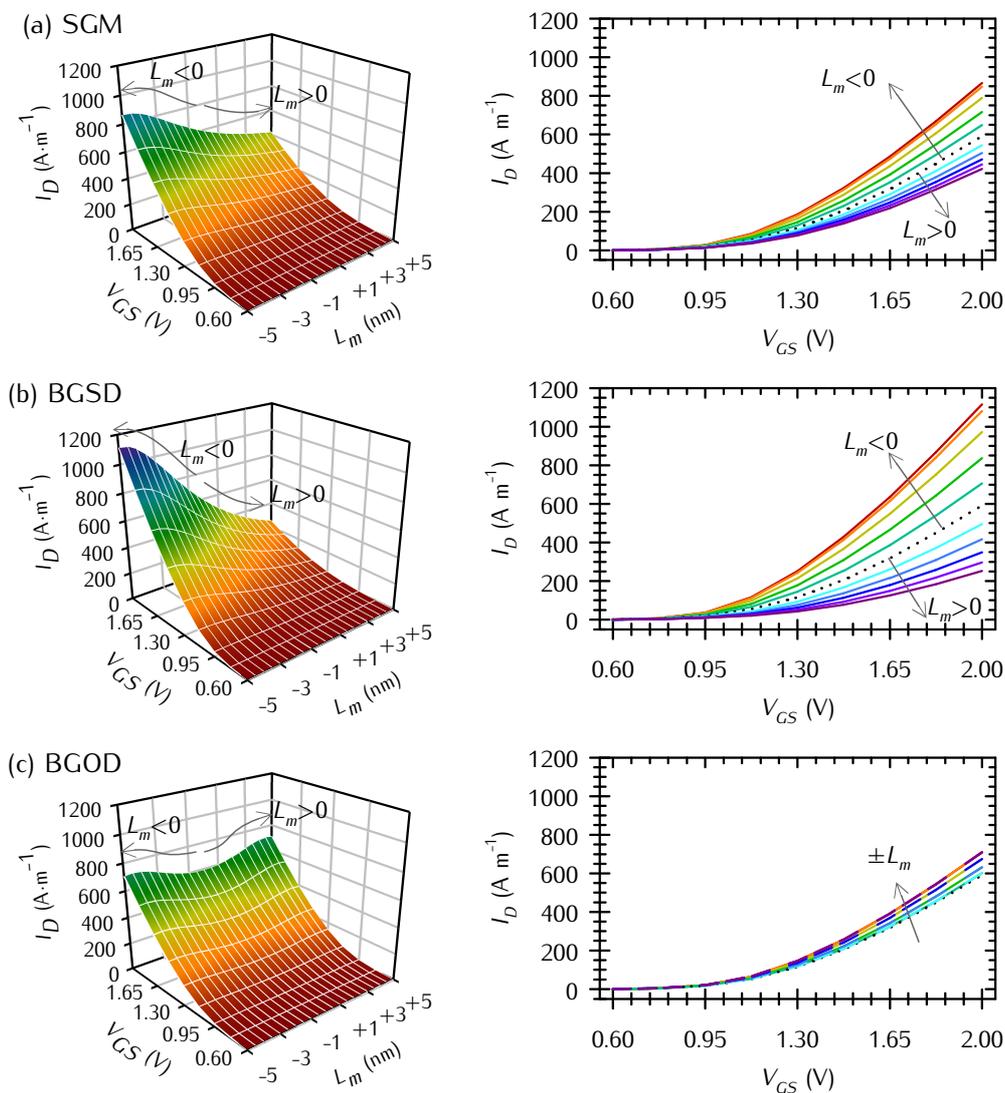


Figura 4.3: Características de transferencia (I_D vs. V_{GS}) para cada valor de desalineación para los escenarios (a) SGM, (b) BGSD y (c) BGOD.

A primera vista resalta el hecho de que se obtienen variaciones de corriente fácilmente perceptibles teniendo en cuenta la pequeña relación entre la longitud de underlap en la que puede fluctuar la puerta respecto a la longitud total del canal.

En segundo lugar cabe destacar que no existe una gran variación en el valor del potencial umbral V_T situándose en todos los casos entre 0.71 V y 0.78 V. La figura 4.4 ilustra el valor de la tensión umbral para cada configuración estudiada. El escenario BGSD, es en el que más hace variar la tensión umbral (al igual que la corriente), disminuyendo un 5.9% para $L_m = -5.0$ nm y aumentando 3.0% para $L_m = +4.5$ nm. Le sigue el SGM, donde varía un 1.9% cuando $L_m = +5.0$ nm y -3.5% para $L_m = -4.5$ nm. Finalmente, en el escenario BGOD se produce una disminución de V_T en ambos sentidos, y que es máxima (-1.5%) cuando $L_m = \pm 4.0$ nm.

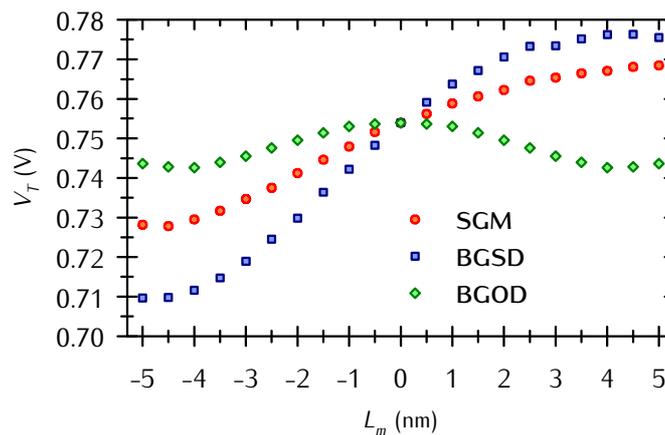


Figura 4.4: Tensión de puerta umbral, V_T , en función del escenario y magnitud de desalineación

En los casos SGM y BGSD se aprecia un incremento de la corriente cuando la desalineación toma valores negativos (la puerta o las puertas se acercan a la fuente), mientras que disminuye conforme el valor de desalineación toma valores positivos.

Por su parte, en el caso BGOD, es notorio el comportamiento simétrico de la corriente respecto al punto de alineación centrada de ambas puertas. Este resultado era de esperar, dada la simetría del dispositivo respecto al plano paralelo al canal y centrado en el mismo. la desalineación de las dos puertas en sentidos opuestos permite poner en contraste el efecto de la variación de underlap sobre la corriente que circula por el

dispositivo, resultando ser de mayor incidencia la disminución de underlap en el lado de la fuente que su aumento, dado que la corriente siempre aumenta a medida que lo hace L_m .

En la figura 4.5 se muestra la influencia de la desalineación sobre la corriente mostrando su variación relativa respecto a la que circula en el dispositivo ideal.

Para los escenarios SGM y BGSD en la región $-5 \text{ nm} \leq L_m \leq \pm 0 \text{ nm}$ se aprecian dos tendencias. Una de crecimiento aproximadamente lineal entre los 0 y los -4 nm , y otra de saturación entre los -5 y los -4 nm . Para la región de $L_m \geq 0$ la tendencia presenta una curvatura en todo el tramo con pendiente descendiente conforme aumenta la desalineación. La diferencia entre ambos escenarios es cuantitativa, existiendo una relación casi constante.

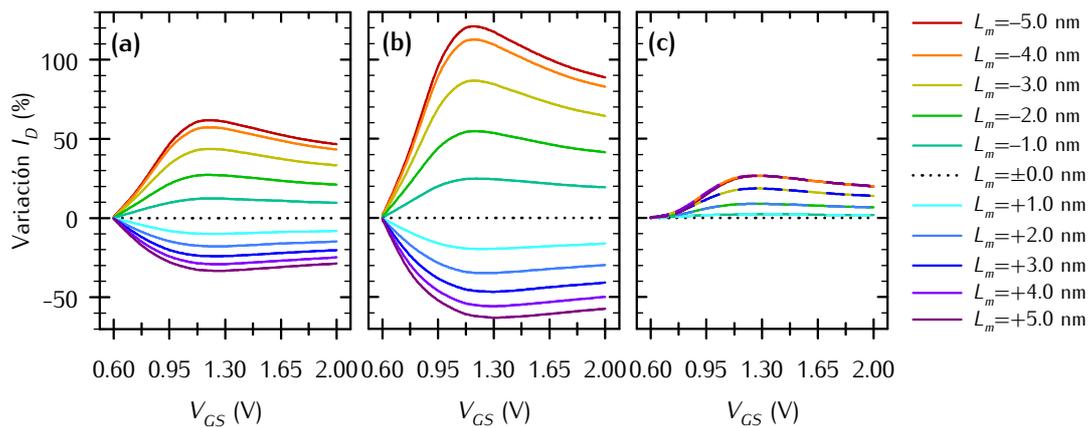


Figura 4.5: Variación relativa de la corriente en el drenador en función la tensión de puerta aplicada para los escenarios (a) SGM, (b) BGSD, (c) BGOD

En el escenario BGOD, para ambas direcciones de L_m se distinguen dos zonas: una lineal que parte de $L_m = \pm 0 \text{ nm}$ hasta aproximadamente $\pm 3.5 \text{ nm}$, donde aparece una curvatura con pendiente decreciente conforme aumenta el valor absoluto de L_m , que alcanza un máximo en $L_m \approx \pm 4.5 \text{ nm}$, de modo que en el máximo valor de desalineación ($\pm 5 \text{ nm}$) no es donde se da la máxima variación relativa de la corriente.

Para valores bajos de V_{GS} , cuando este se aumenta, la variación relativa de la corriente muestra un crecimiento rápido (curvas $V_{GS} = 0.775$ y 0.95 V) que se modera para

tensiones mayores. Además, en los tres escenarios se alcanza un máximo en la variación relativa de corriente para tensiones de puerta situadas entre 1.125 V y 1.300 V, y, para tensiones de puerta mayores, la variación relativa de la corriente en el drenador toma valores gradualmente menores.

La razón por la que se producen estas variaciones en la corriente, que es directamente proporcional a la velocidad y la concentración media de los portadores. Por lo tanto, un razonamiento inmediato debe buscarse en las variaciones de concentración y velocidad de los portadores que atraviesan el canal.

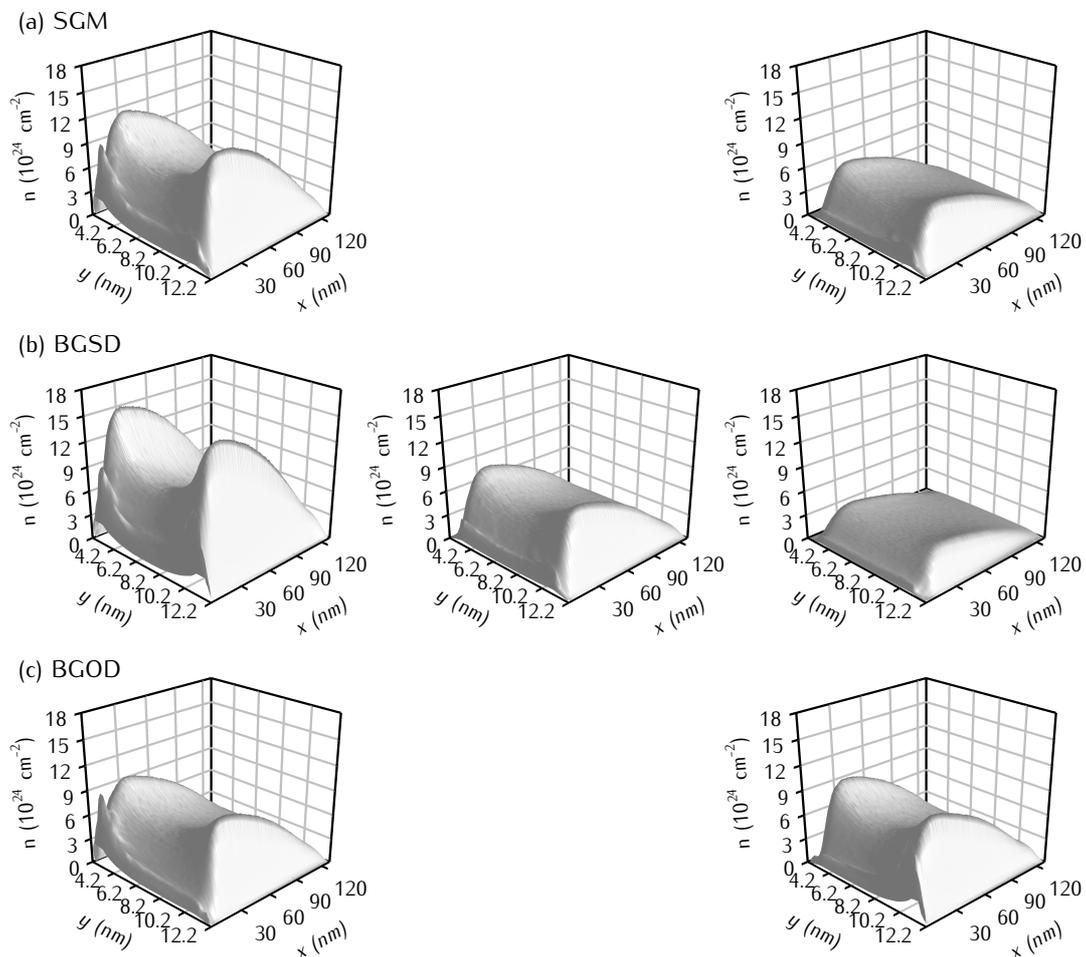


Figura 4.6: Perfiles de concentración de portadores en el canal para las configuraciones extremas de desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para los escenarios (a) SGM, (b) BGSD, (c) BGOD

Se calcularon las velocidades y la concentración media de portadores para poner en contraste su contribución a la sensibilidad de la corriente. La figura 4.7 permite apreciar que existe un cambio significativo en los perfiles de concentración que van en concordancia con su lugar en la definición de la corriente y el comportamiento del dispositivo en función de la configuración de desalineación.

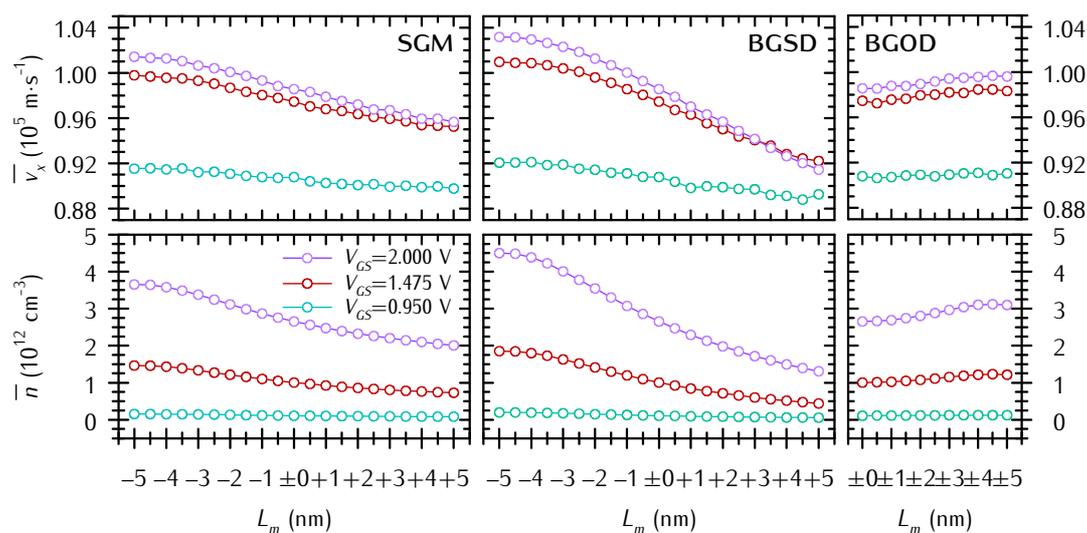


Figura 4.7: Velocidad y concentración de portadores media para varias tensiones de puerta por encima del potencial umbral y con $V_{DS} = 2.0$ V para todas las configuraciones de desalineación simuladas

Los datos expuestos permiten concluir, que aunque sí existen variaciones en la velocidad media que van en concordancia con las variaciones de corriente, son muy pequeñas comparadas con las que se dan en la concentración de portadores. Para ilustrar comparativamente estas dos magnitudes se presenta la tabla 4.2, que permite poner en contraste las variaciones relativas de velocidad media y concentración media de portadores para los casos de desalineación más extremos.

En adelante se emplearán las condiciones de polarización $V_{DS} = V_{GS} = 2.0$ V porque es en las que se da mayor intensidad de corriente y serán las que ofrezcan una mayor claridad en la diferencia de las variables físicas que se estudiarán.

Analizados mediante un enfoque sencillo las concentraciones de portadores y la velocidad, variables que están directamente relacionadas con la corriente, se procede a

continuación a analizar por separado y con más detalle lo que sucede en cada escenario de desalineación planteado en el apartado 4.2.

L_m	<i>Velocidad media</i> ($10^5 \text{ m}\cdot\text{s}^{-1}$)			<i>Concentración media</i> (10^{12} cm^{-3})		
	-5 nm	$\pm 0 \text{ nm}$	+5 nm	-5 nm	$\pm 0 \text{ nm}$	+5 nm
SGM	1.014 (+2.90%)		0,957 (-2.94%)	3.65 (+37.53%)		2.01 (-24.46%)
BGSD	1.032 (+4.68%)	0.986	0.914 (-7.21%)	4.503 (+69.63%)	2.655	1.310 (-50.66%)
BGOD	0.996 (+0.29%)		0.996 (+0.29%)	3.098 (+16.69%)		3.098 (+16.69%)

Tabla 4.2: Valores absolutos y variación relativa de velocidad y concentración media en condiciones de polarización $V_{DS} = V_{GS} = 2.0 \text{ V}$

4.4 Estudio sobre el escenario SGM

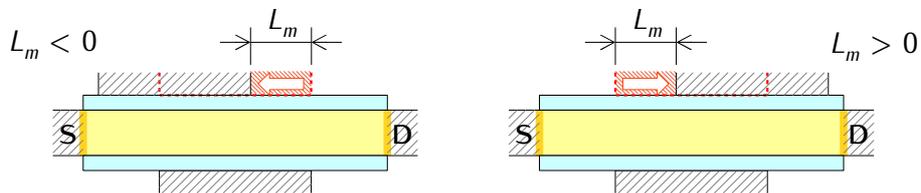


Figura 4.8: Esquema y criterio de signos para el escenario de desalineación SGM

En este apartado nos centraremos en el análisis de las magnitudes físicas que sean de relevancia para explicar las variaciones en la concentración de portadores y en la velocidad que se han descrito. Como recordatorio, en este escenario existe una puerta desalineada, que es la superior, y la otra permanece fija (figura 4.8).

4.4.1 Concentración de portadores

La concentración de portadores se analiza en primer lugar, dado que ha demostrado ser el factor de mayor relevancia en la fluctuación de la corriente con el desplazamiento de la puerta desalineada.

En la figura 4.9 se representa el perfil de concentración de portadores (electrones) promediados transversalmente a lo largo del canal. Se puede observar que se dan cambios en función de la desviación de la puerta desalineada que son congruentes con el aumento o disminución de corriente. Es notorio que el incremento en el número de portadores es más notable cuando la puerta se acerca a la fuente (valores negativos de L_m) que cuando la puerta se acerca al drenador (valores positivos de L_m). Además el máximo situado alrededor de los 20 nm se desplaza en el mismo sentido que la puerta.

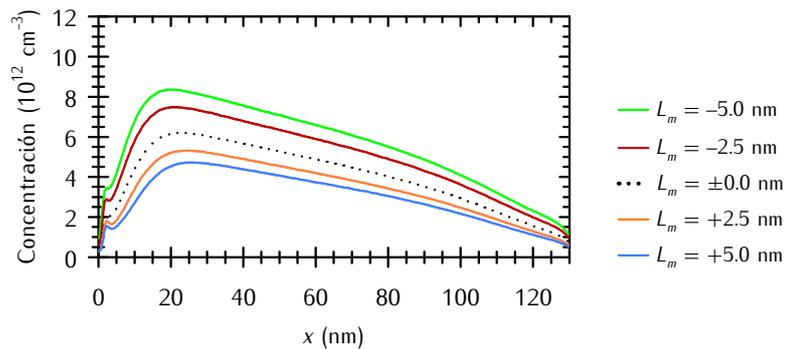


Figura 4.9: Concentración media de portadores a lo largo del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0 \text{ V}$ para el escenario SGM,

Un análisis más detallado de la concentración de portadores se obtendría a partir de la concentración a diferentes cortes longitudinales del canal. Dado que en las simulaciones Monte Carlo se ha empleado la aproximación del potencial efectivo, se producen máximos de concentración de electrones a distancias de 1.40 nm de las fronteras óxido-semiconductor.

Estas dos superficies que corresponden a $y = 3.6 \text{ nm}$ y $y = 10.8 \text{ nm}$ (dado que el espesor del óxido es 2.2 nm) así como el valor central del canal ($y = 7.2 \text{ nm}$) se utilizó de referencia para los cortes en este apartado y los sucesivos (ver figura 4.10).

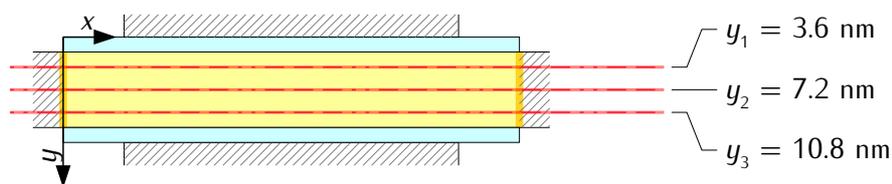


Figura 4.10: Corte del dispositivo en rebanadas longitudinales para el análisis de distintos parámetros físicos

La figura 4.11 ilustra la concentración de portadores en las secciones del canal expuestas anteriormente.

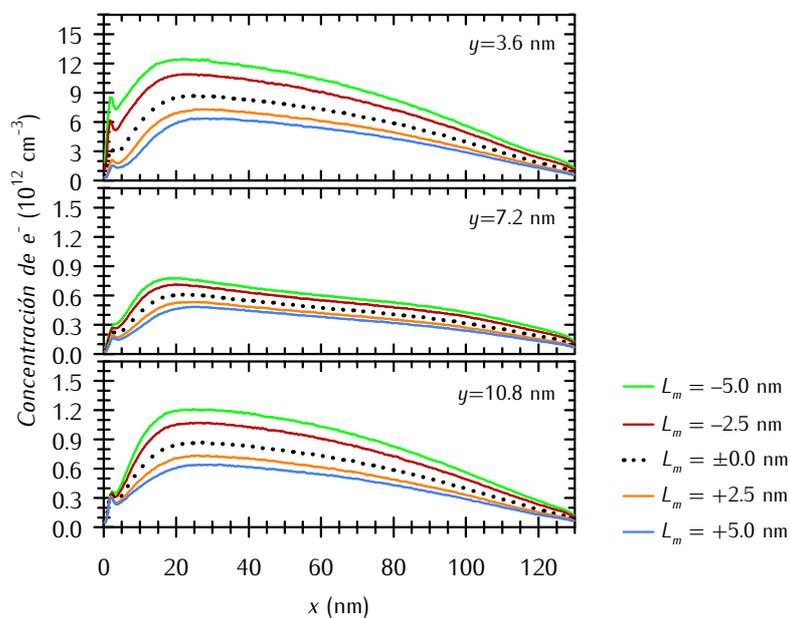


Figura 4.11: Concentración de portadores a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM

Estas secciones muestran evidentes diferencias entre sí. En primer lugar, existe una diferencia clara entre el perfil de concentración situado en el centro del canal, donde muestra valores más bajos para toda la longitud del canal respecto a las secciones correspondientes a las zonas de acumulación, que en este dispositivo con espesor de canal de 10 nm están bien separadas y distinguidas (ver figura 4.7-a). Sin embargo, es mucho más significativo el valor en el perfil de portadores que se obtiene desde el contacto de fuente-canal hasta el segundo máximo (incluyendo el primer máximo relativo situado a unos 3 nm), que es mayor en la sección superior (correspondiente a la zona de acumulación de la puerta desalineada) que en la inferior. Esto da una pista sobre la región de la interfaz fuente-canal donde se produce la inyección de portadores, que resulta estar en las proximidades de la puerta cercana a la misma.

4.4.2 Componentes de corriente

Quedando claramente establecida la concentración de portadores como parámetro clave de la sensibilidad de la corriente frente al desalineación de puerta, es oportuno analizar por qué fenómeno físico estos portadores son inyectados al interior del canal.

Como se explicó en el apartado 2.4, los electrones pueden pasar de la fuente al interior del canal (inyección) y viceversa (absorción) por emisión termoiónica y por efecto de emisión de campo (efecto túnel).

En el transistor de barrera Schottky los portadores llegan desde la fuente al canal mayoritariamente por efecto túnel, como se ha estudiado en otros trabajos [Ga]13][PaE10]. La adición de distintas situaciones de desalineación no modifica este hecho, pues la corriente túnel sigue siendo mayoritaria para tensiones de puerta mayores de 0.95 V en todos los casos de desalineación, como muestra la figura 4.12-a. Sin embargo, el desplazamiento de puerta sí provoca cambios en la repercusión de la corriente túnel sobre la total, aumentando cuando la puerta se desplaza hacia la fuente y disminuyendo menos sensiblemente cuando se desplaza hacia el drenador.

La figura 4.12-c, donde se toma un V_{GS} fijo de 2.0 V, permite ver el comportamiento de las vertientes de corriente con la desalineación, que es similar para las cuatro. La corriente parte de un mínimo en $L_m = +5$ nm para crecer parabólicamente según disminuye L_m hasta llegar a un punto inflexión cuyo cambio en la concavidad de las curvas da lugar a una tendencia a la saturación de densidad de corriente, aproximadamente desde $L_m = -4.0$ nm hasta $L_m = -5.0$ nm.

La mayor tasa de incremento de densidad de corriente respecto a la desviación de la puerta corresponde a la componente de inyección por efecto túnel. Le siguen ambas vertientes de la componente termoiónica, entre las que existe un punto de neutralización situado en $L_m = -2$ nm, es decir, un punto donde la absorción y la inyección termoiónica toman el mismo valor. En cualquier caso, los valores de absorción y inyección termoiónica se mantienen tan próximos que la contribución termoiónica neta es de escasa importancia. La menor tasa de incremento de densidad de corriente corresponde a la absorción por efecto túnel, que pasa desapercibida, con valores muy bajos para cualquier valor de desviación.

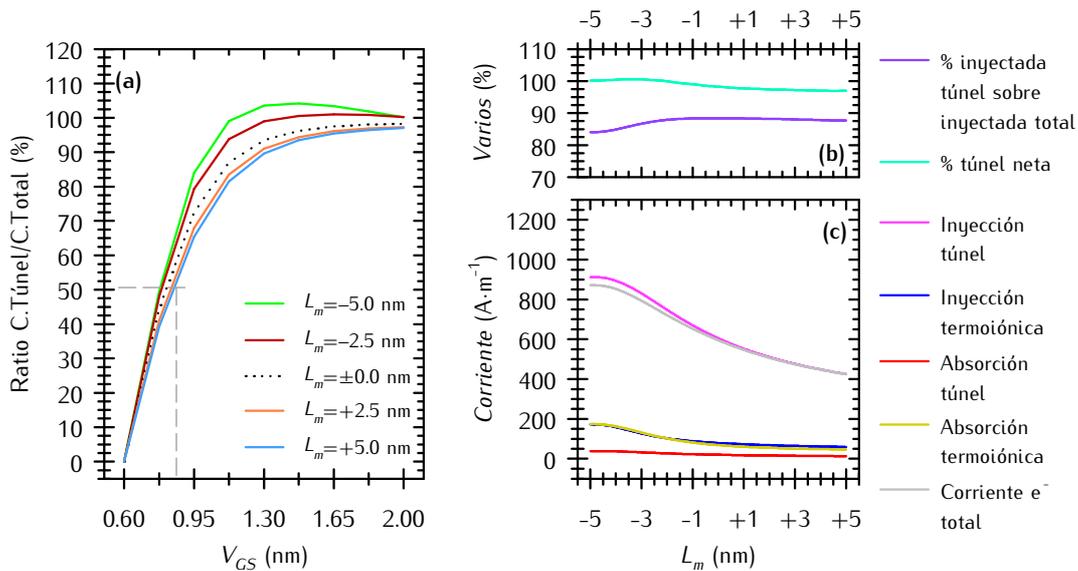


Figura 4.12: (a) ratio de corriente túnel neta sobre corriente total para varios casos de desalineación en función de V_{GS} , (b) ratios de corriente inyectada túnel/inyectada total y túnel neta/corriente total para $V_{GS} = V_{DS} = 2.0$ V en función de la desalineación y (c) componentes de corriente en la fuente en función de la desalineación para condiciones $V_{GS} = V_{DS} = 2.0$ V para el escenario SGM

El aumento de inyección de portadores por efecto túnel está íntimamente relacionado con la reducción de la anchura de la barrera túnel, por lo que se discutirá el origen de esta variación de la corriente en el siguiente apartado. En cuanto al aumento de corriente termoiónica que se produce entre $L_m = -5$ y $L_m = -2.5$ nm (responsable también de la disminución del ratio de corriente inyectada túnel/inyectada total en la figura 4.12-c), es debida al efecto de reducción de la barrera producida por el efecto de las cargas imagen, que se encuentran retenidas en las proximidades del contacto fuente-canal.

4.4.3 Banda de conducción

En el apartado anterior se ha comprobado que la componente por efecto túnel de la corriente inyectada al canal es mayoritaria, tanto más cuanto mayor es V_{GS} . En el presente apartado se va a estudiar el perfil de la banda de conducción.

En la figura 4.13 se muestra el perfil de la banda de conducción promediado a lo largo del canal, poniendo especial atención a los primeros nanómetros, ya que donde se

produce con una mayor probabilidad la inyección por su importancia en relación con los procesos de túnel cuántico.

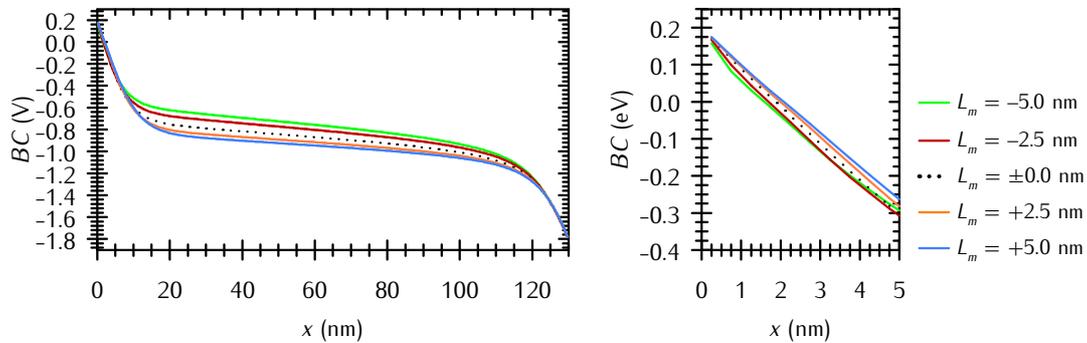


Figura 4.13: Perfil de la banda de conducción promediado transversalmente en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM

Se puede cómo cuando la puerta se desplaza hacia la fuente (valores de L_m negativos) el potencial es mayor en el tramo central, mientras que ocurre lo contrario cuando las puertas se deslizan hacia el drenador. El tramo más cercano a la fuente merece especial atención, dado que es donde se configura la barrera Schottky. Cuando la puerta que se desalinea induce cambios en la curvatura de la banda de conducción, originando una pendiente de caída mayor cuando el desplazamiento es hacia la fuente, y menor cuando es hacia el drenador. Este fenómeno es análogo al explicado en el apartado 2.3.2 sobre la influencia de la tensión de puerta.

Un análisis por secciones como el que se llevó a cabo en el apartado de concentración de portadores se muestra en la figura 4.14 servirá de ayuda para descubrir diferencias entre la banda de conducción según la zona del canal.

El comentario expuesto anteriormente sobre la zona central permanece invariante para las tres secciones, sin embargo, es apreciable que la curvatura en la región más próxima a la fuente sólo varía en la sección más próxima a la puerta desplazada ($y = 7.2$ nm). Esto se debe a que, dado que hay menor distancia entre la puerta desalineada y esta sección en concreto su influencia sobre la curvatura de la banda de conducción es mayor que sobre el canal.

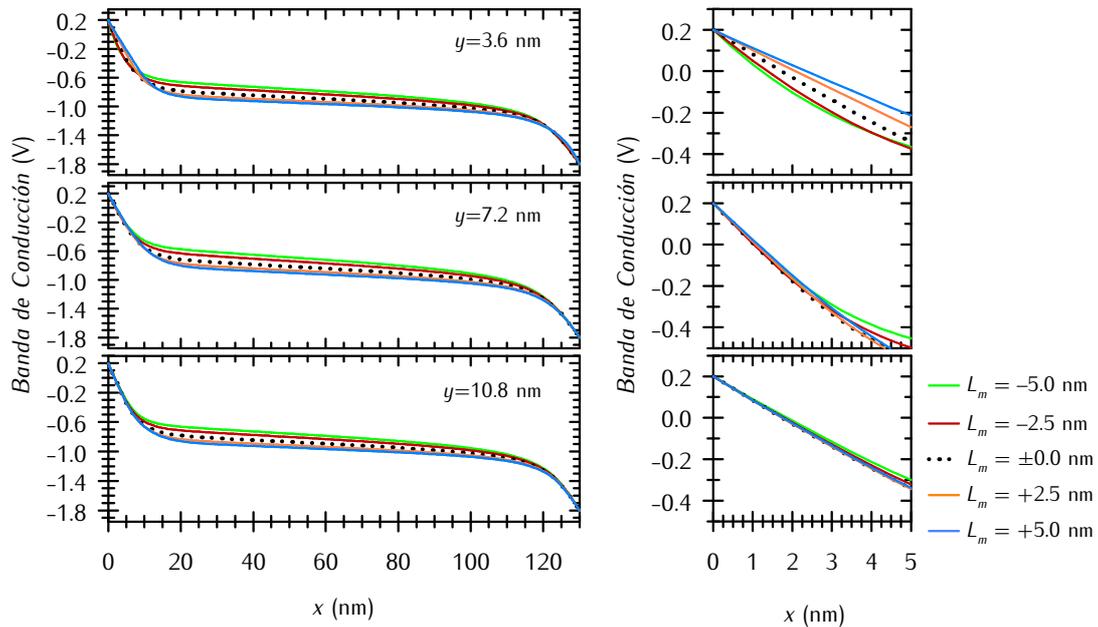


Figura 4.14: Perfiles de la banda de conducción tomadas en diferentes secciones del canal y en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM

La inyección de portadores se produce, por lo tanto mayoritariamente en las proximidades de la puerta desalineada cuando esta se mueve hacia la fuente porque se reduce el camino túnel, y pasa a ser minoritaria cuando lo hace hacia el drenador porque el camino túnel se incrementa.

4.4.4 Campo eléctrico

El estrechamiento o engrosamiento de la barrera al desplazar la puerta en uno u otro sentido está ligado al valor del campo eléctrico longitudinal, E_x , a lo largo del canal. La figura 4.16 muestra los datos recogidos en el simulador Monte Carlo para el campo eléctrico longitudinal promediado en condiciones de polarización $V_{DS} = V_{GS} = 2.0$ V en distintas configuraciones de desalineación.

Para la polarización estudiada, $V_{DS} = V_{GS} = 2.0$ V, y $L_m = 0$, la intensidad del campo parte de un valor muy alto en el contacto de fuente, para pasar a neutralizarse en el tramo central del canal y volver a caer en el contacto canal-drenador, aunque con una intensidad menor que en la fuente.

A simple vista se observan notables diferencias entre cada una de las configuraciones de desalineación, que se concentran en las regiones de caída del campo eléctrico, mientras que en la zona neutra, son menos perceptibles.

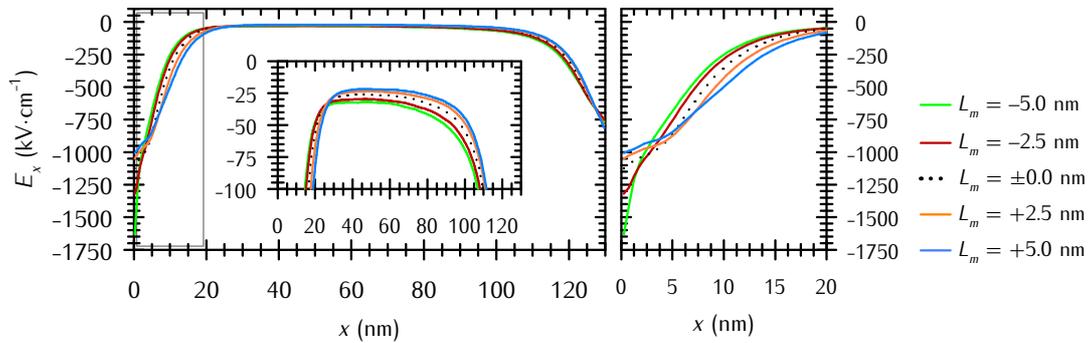


Figura 4.15: Campo eléctrico longitudinal promediado a lo largo del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM

En el contacto de fuente, la intensidad del campo eléctrico aumenta drásticamente cuando la puerta se acerca al mismo, y disminuye menos sensiblemente cuando se aleja respecto a la posición alineada. El primer tramo, que a su vez se divide en dos (ver miniatura), presenta un primero cuya extensión y pendiente aumenta conforme disminuye L_m y otro con pendiente y longitud similar para todos los casos de L_m . De esta manera, el tramo neutro queda desplazado más hacia el drenador cuanto más se desplaza la puerta en este sentido, lo que provoca que la pendiente en el tramo de caída de tensión junto al drenador aumente cuando lo hace L_m .

Para encontrar sentido a estas diferencias, es necesario recordar que el campo eléctrico, que es el resultado del gradiente de los potenciales de puerta, V_{GS} , y de drenador, V_{DS} , y la suma del originado por los portadores presentes en el canal tal y como se explica en el apartado 3.3.8. Por lo tanto, los cambios en el campo eléctrico son debidos principalmente a la distribución geométrica del potencial V_{DS} (invariable) y de las puertas, V_{GS} .

El estudio por secciones que se muestra en la figura 4.16 revela la importancia de la proximidad de la puerta desalineada, pudiéndose diferenciar lo descrito para el campo promediado con mucha más claridad en la sección superior ($y = 3.6$ nm), donde la influencia de la puerta desalineada es mayor. La sección $y = 7.2$ nm y $y = 10.8$ nm muestran el desvanecimiento progresivo de las diferencias expuestas.

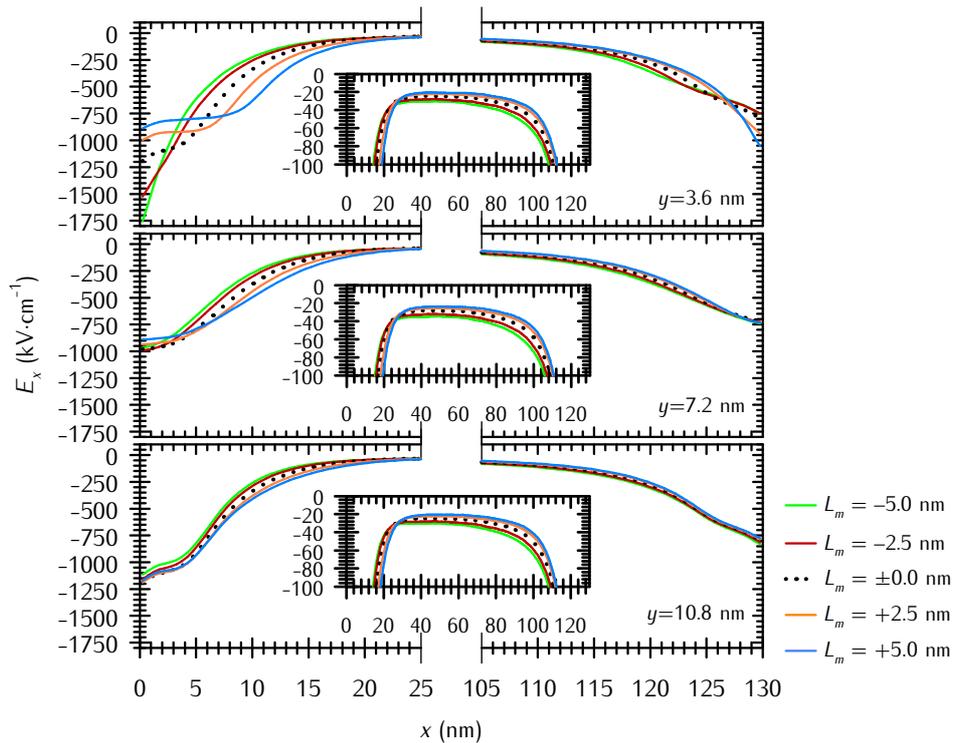


Figura 4.16: Campo eléctrico longitudinal a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM

Este contraste entre las diferentes secciones es acorde con el mostrado en los correspondientes al perfil de concentración y potencial eléctrico. Dado que es en la primera sección –la más cercana a la puerta– donde se da la variación más amplia del valor del campo eléctrico junto a la fuente, es también donde cambia la curvatura de la banda de conducción ensanchándose o estrechándose el camino túnel cuántico y por lo tanto produciéndose mayor o menor inyección de portadores.

Dada la manifiesta importancia de la distancia transversal (en y) de la puerta desalineada a la sección tenida en cuenta para el estudio de sus efectos sobre magnitudes de campo eléctrico longitudinal y banda de conducción, en adelante se omitirán las figuras de estas magnitudes promediadas, pasando directamente al estudio por secciones.

4.4.5 Velocidad de los portadores

Hasta este punto, el estudio sobre el dispositivo se ha centrado en determinar las razones por las que existe una concentración de portadores mayor o menor en función de la desalineación de puerta, pues, como ya se introdujo en el apartado 4.3, es el factor predominante en la variación de la corriente que circula en el dispositivo. Por su parte, la velocidad media, aunque varía en el mismo sentido que la corriente (y la concentración media) en función de la desalineación, lo hace casi inapreciablemente.

En este apartado se van a analizar las componentes de velocidad de los portadores mayoritarios en nuestro dispositivo, en este caso electrones, en función de su posición en el canal. Como en el resto de apartados se estudiará el caso en el que la corriente es mayor, es decir, en condiciones de polarización $V_{DS} = V_{GS} = 2.0$ V.

En primer lugar se muestra la gráfica correspondiente a la velocidad promediada longitudinal de los electrones en la figura 4.17.

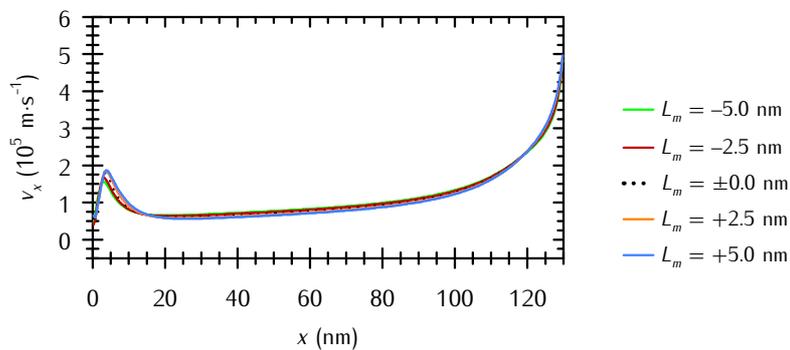


Figura 4.17: Velocidad longitudinal promediada de los portadores en función de la desalineación de puerta para el escenario SGM

En cuanto a la influencia de la desalineación de puerta frente a la velocidad promediada de los portadores a lo largo del canal puede decirse que la influencia es pobre, dado que las diferencias que se aprecian son mínimas. En la figura 4.18 se hace el estudio por rebanadas longitudinales en el canal, donde es posible percibir mayores cambios dependiendo de la sección estudiada.

Si atendemos a la primera sección, se puede observar cómo el máximo situado a junto al contacto fuente-canal se desplaza hacia el mismo y aumenta su valor conforme disminuye L_m . Esto es una consecuencia del valor inicial del campo, que provoca una aceleración brusca de los portadores, pero a lo largo de un espacio más corto cuanto más cercana está la puerta a este contacto. En el resto del canal, la el valor de la velocidad sigue siendo mayor cuanto menor es L_m , dado que el campo eléctrico también es más intenso, hasta que en las proximidades del contacto canal-drenador se invierte el orden en la intensidad del campo eléctrico y de las velocidades en función de L_m .

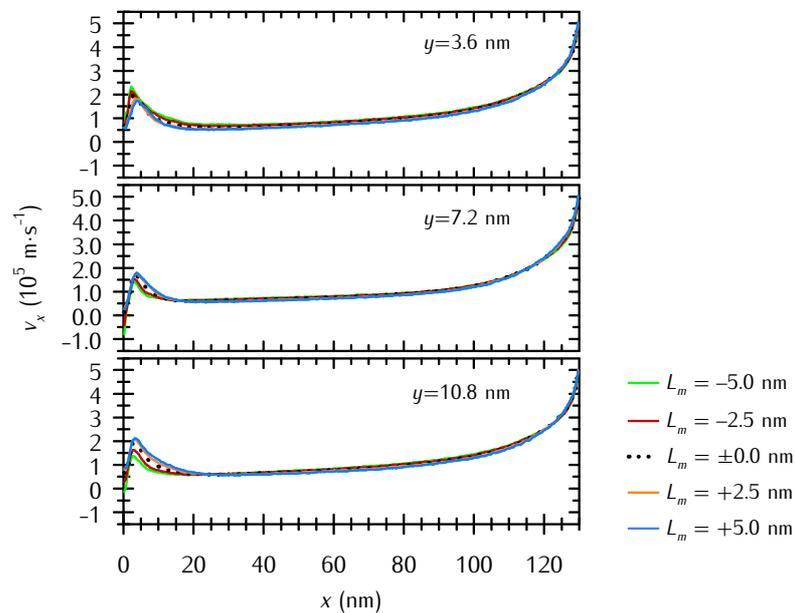


Figura 4.18: Velocidad longitudinal de los portadores a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta para el escenario SGM

En la segunda y tercera sección, el máximo toma un valor mayor y más desplazado cuanto mayor es L_m , a la derecha porque en términos generales el campo eléctrico tiene una intensidad mayor durante un recorrido más largo cuanto según el mismo criterio. En el resto del canal la velocidad es mayor cuanto menor es L_m , como en la primera sección, también debido a la mayor intensidad del campo eléctrico longitudinal.

Merece atención la velocidad transversal en el dispositivo, dado que en este escenario el desplazamiento de una sola puerta implica variaciones en el campo eléctrico en y y por lo tanto aceleración de los portadores en esta dirección.

En la figura 4.19 se representa la velocidad en dirección transversal al canal promediada. Sólo se representan los primeros 5 nm del canal porque es el tramo donde los portadores adquieren velocidades significativas.

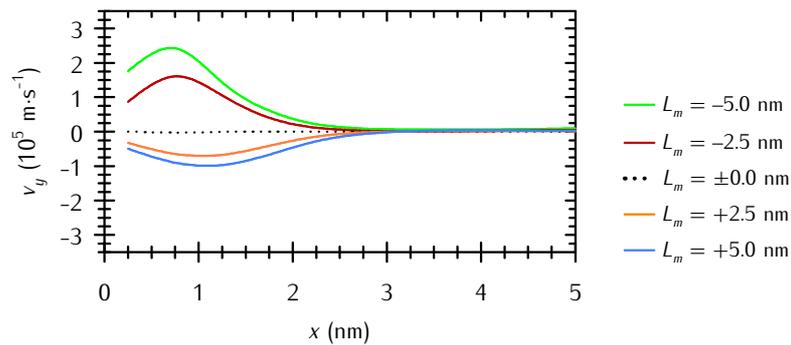


Figura 4.19: Velocidad transversal promediada de los portadores a lo largo de los primeros 5 nm del canal en función de la desalineación de puerta en condiciones

$$V_{DS} = V_{GS} = 2.0 \text{ V para el escenario SGM}$$

Cuando la puerta superior se desplaza hacia la fuente, los electrones toman una aceleración positiva respecto a y , lo que les proporciona una velocidad que los aleja hacia la puerta inferior, mientras que si se desplaza hacia el drenador, los electrones toman una aceleración negativa respecto a y , desplazándose hacia la puerta desalineada. La velocidad crece linealmente hasta alcanzar un máximo cuyo valor crece más notablemente con valores de L_m positivos que con valores negativos, y se da aproximadamente a 0.5 nm para valores negativos de L_m y a 0.8 nm para valores positivos, y después decrece progresivamente hasta valores nulos a los 3 nm aproximadamente.

Para comprender más intuitivamente el movimiento de los portadores se muestra en la figura 4.20 varios diagramas que expresan mediante vectores su trayectoria y su velocidad absoluta para varias configuraciones de desalineación. El diagrama central, correspondiente al caso perfectamente alineado ($L_m = 0$) muestra que también existe desplazamiento en dirección transversal de los portadores, pero simétrica respecto al centro del canal, consistiendo en un flujo desde los extremos del canal hacia el centro.

Cuando la puerta se desplaza, existe un desplazamiento de más portadores y a más velocidad, que se apartan de la zona de mayor inyección, que se encuentra del lado de la puerta más cercana al contacto de fuente-canal.

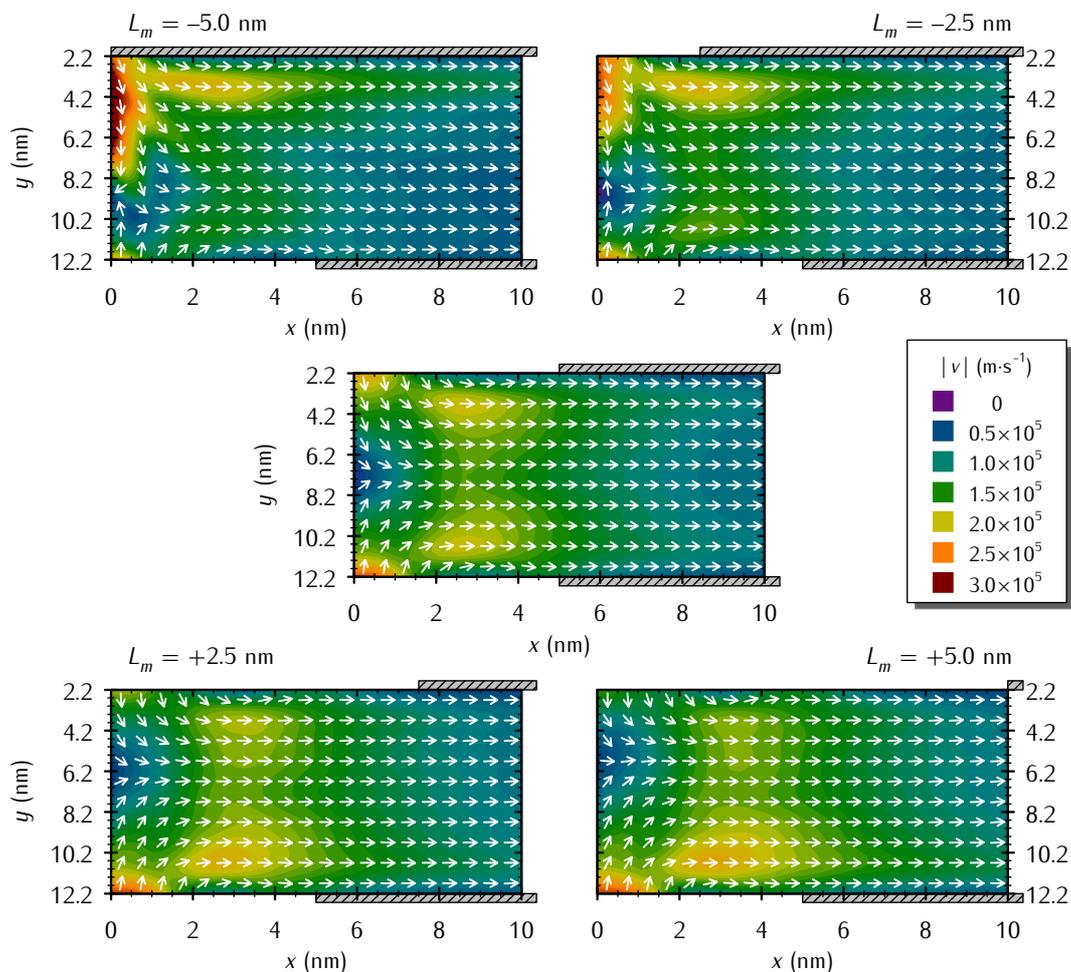


Figura 4.20: Dirección y trayectoria de los portadores en los primeros 10 nm del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario SGM

Debe tenerse en cuenta que la componente de la velocidad que influye en la corriente es sólo la longitudinal. En este apartado se ha visto que la variación de la misma en función de la desalineación es poco pronunciada. La componente transversal, por su parte da lugar a una redistribución de los portadores en el primer tramo del canal y toma valores comparables a los de la componente longitudinal.

4.5 Estudio sobre el escenario BGSD

A continuación se procede a hacer un estudio análogo al anterior del escenario BGSD. En este caso las dos puertas sufren la desalineación, ambas en el mismo y con la misma magnitud. (figura 4.21).

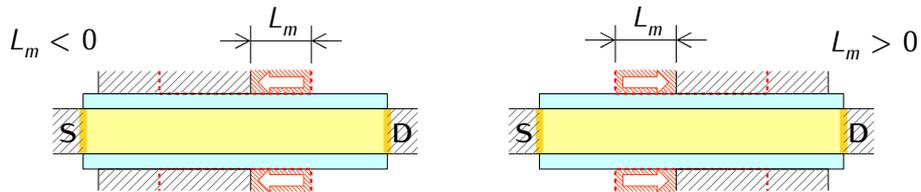


Figura 4.21: Esquema y criterio de signos para el escenario de desalineación BGSD

4.5.1 Concentración de portadores

De igual forma que en este escenario la variación de la corriente en drenador con la desalineación es la máxima de los tres escenarios, lo es también la variación del perfil de concentración de portadores, como puede apreciarse en la figura 4.22.

De la misma manera que ocurría en el escenario SGM, el incremento en la densidad de portadores para los negativos de L_m es más notorio que su disminución para valores positivos.

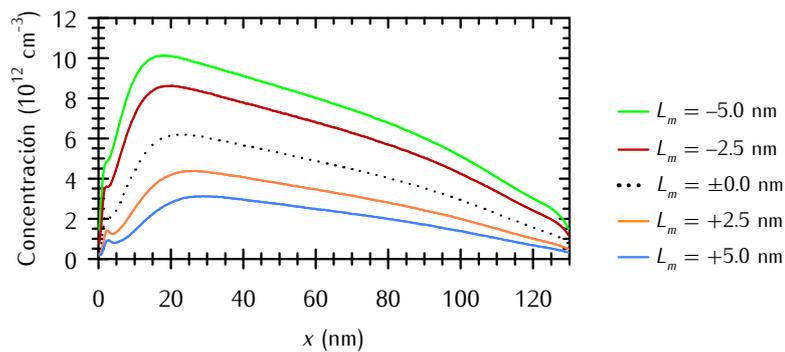


Figura 4.22: Concentración media de portadores a lo largo del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGSD

La figura 4.23 ilustra la concentración de portadores por secciones. Es perceptible que, dada la igual alineación de ambas puertas, las secciones correspondientes a las zonas de acumulación ($y = 3.6$ y $y = 10.8$ nm) muestran perfiles de concentración idénticos, y son

notablemente superiores al de la sección central. Estas dos secciones muestran mayor variación en los perfiles en comparación con el de la sección superior del escenario SGM, pero valores muy similares en el primer máximo para cada L_m .

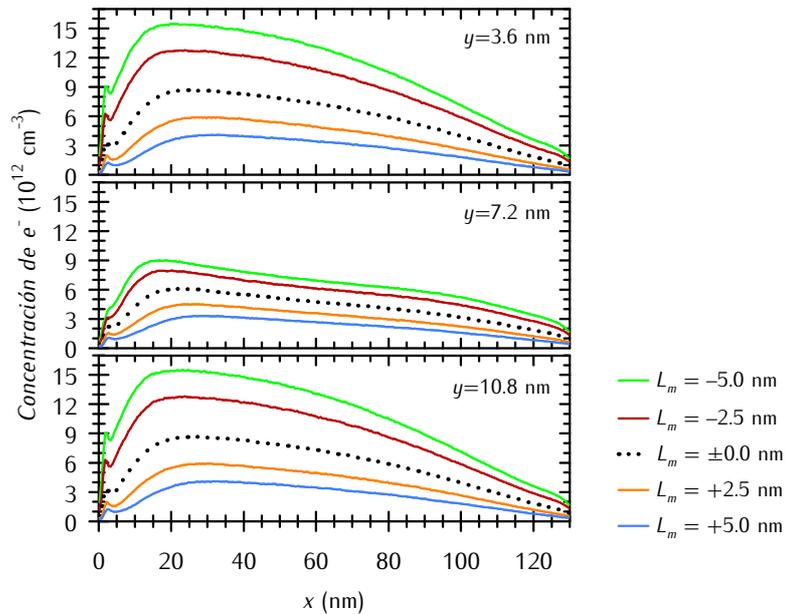


Figura 4.23: Concentración de portadores a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGSD

En definitiva, en comparación con el escenario anterior, la desalineación de ambas puertas induce mayores variaciones en el perfil de portadores en la totalidad del canal, pero no en las proximidades del contacto de fuente, donde se produce la inyección de portadores.

4.5.2 Componentes de corriente

De nuevo en este caso, la corriente túnel es mayoritaria, para cualquier caso de desalineación cuando $V_{GS} > 0.95$ V. Como permiten apreciar la gráfica 4.24-a (para varios valores de V_{GS}) y 4.24-b (para $V_{GS} = 2.0$ V), en este escenario, la componente de corriente por efecto de túnel cuántico se favorece (para L_m negativos) o penaliza (para L_m positivos) más que para el de una sola puerta desalineada.

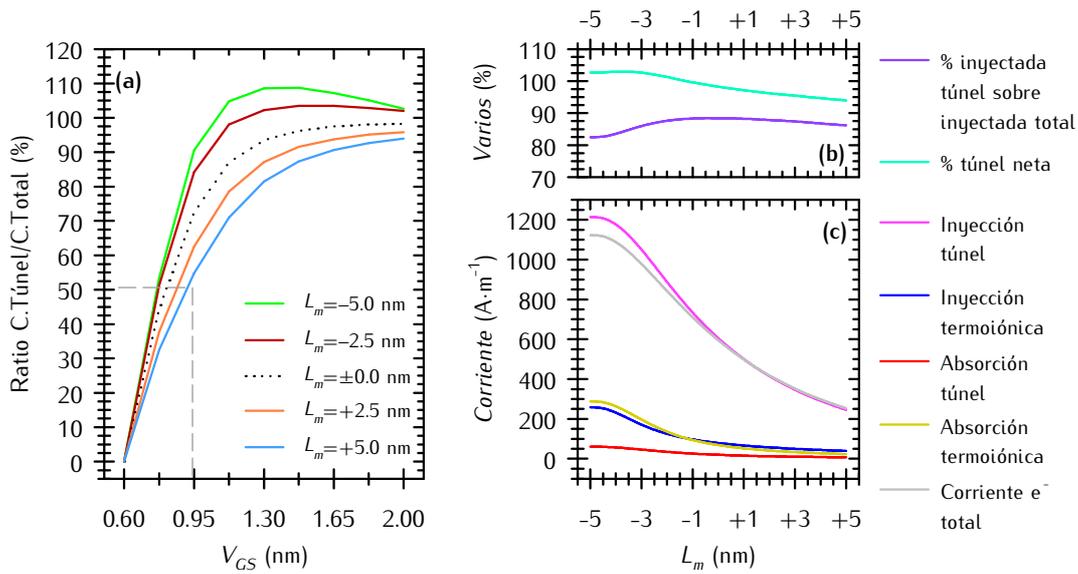


Figura 4.24: (a) ratio de corriente túnel neta sobre corriente total para varios casos de desalineación en función de V_{GS} , (b) ratios de corriente inyectada túnel/inyectada total y túnel neta/corriente total para $V_{GS} = V_{DS} = 2.0$ V en función de la desalineación y (c) componentes de corriente en la fuente en función de la desalineación para condiciones $V_{GS} = V_{DS} = 2.0$ V para el escenario BGSD

De nuevo, (figura 4.24-c) las cuatro vertientes de corriente con la desalineación parten de un mínimo en $L_m = +5$ nm para crecer parabólicamente según disminuye L_m llegando a un punto de inflexión y mostrando una tendencia a la saturación para los L_m mínimos.

Es notorio que existe un valor de $L_m \approx -1$ nm) por debajo del cual la componente de absorción supera a la de emisión termoiónica. Esto podría ser debido a una acción conjunta de disminución de la altura de barrera por efecto de las cargas imagen y de mecanismos de dispersión que den como origen trayectorias canal→fuente en los portadores.

4.5.3 Banda de conducción

El estudio del escenario SGM permitió demostrar, como la aproximación de una puerta hacia el contacto de fuente inducía una mayor pendiente en la caída inicial de la banda de conducción, reduciendo la anchura de la barrera túnel que deben atravesar los portadores. En la figura 4.25 se muestra el perfil de la banda de conducción en diferentes secciones longitudinales del canal, con atención a los primeros nanómetros. Se ha omitido

el perfil correspondiente a la sección $y = 10.8$ nm, ya que, igual que sucedía con la concentración, por razones de simetría, es casi idéntico al de $y = 3.6$ nm.

En las secciones superior e inferior ($y = 3.6$ nm, $y = 10.8$ nm) la reducción (para valores de L_m negativos) o aumento (para valores de L_m positivos) del camino túnel cuántico es bien notoria. Por su parte, en la sección central, para todas las desalineaciones se incrementa este camino túnel respecto al correspondiente al caso $L_m = 0$, aunque de forma menos notoria que en las secciones superior e inferior para desalineaciones de las puertas hacia el drenador.

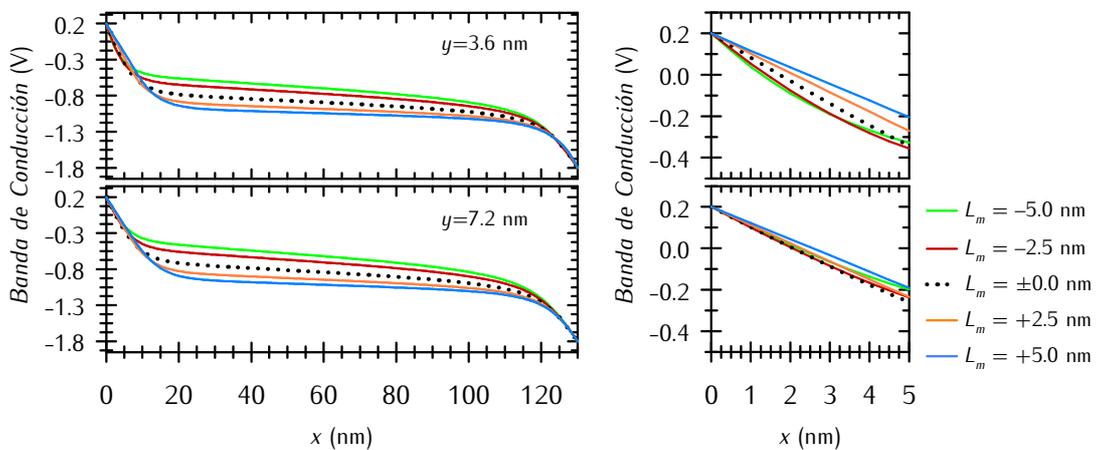


Figura 4.25: Perfiles de la banda de conducción tomadas en diferentes secciones del canal y en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGSD

En consecuencia, la inyección de portadores por efecto de túnel cuántico se favorece en las dos zonas de inyección correspondientes a los extremos superior e inferior de la fuente cuando las puertas se desvían hacia esta, mientras que se obstaculiza en la zona central de la fuente en cualquiera de los casos de puertas desalineadas y en los extremos superior e inferior cuando las puertas se desplazan hacia el drenador.

4.5.4 Campo eléctrico

La figura 4.26 ilustra el campo eléctrico en secciones longitudinales del canal.

Al igual que sucedía en la sección superior del escenario SGM, la intensidad del campo eléctrico en las proximidades del contacto de fuente aumenta para valores negativos de

L_m , y disminuye, aunque menos bruscamente para valores positivos de L_m . Sin embargo, al igual que en la corriente, las diferencias entre configuraciones de desalineación son mayores, por lo que las curvas correspondientes aparecen más separadas entre sí incluso en la zona neutra. Esto se debe a que el campo creado por dos puertas desalineadas es mayor que el de una sola.

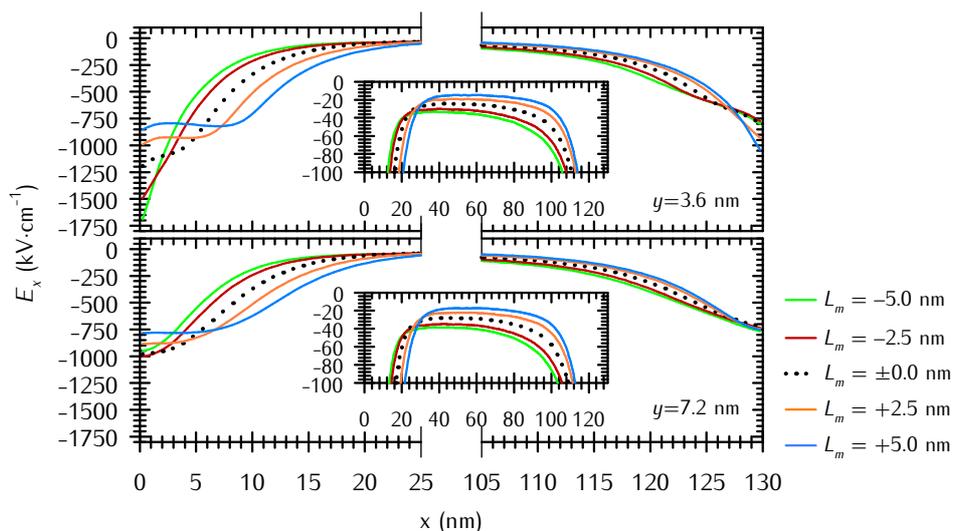


Figura 4.26: Campo eléctrico longitudinal a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGSD

En la sección central ($y = 3.6$ nm), para todos los casos de desalineación, el campo eléctrico longitudinal es menos intenso para cualquier valor no nulo de L_m , lo que entra en concordancia con el ensanchamiento de camino túnel en esta misma sección.

4.5.5 Velocidad y energía

Es previsible que los notables cambios del campo eléctrico den lugar a diferencias de en la velocidad longitudinal más significativas que en el escenario SGM.

La figura 4.27 muestra la velocidad longitudinal promediada de los portadores. En este caso la influencia de la desalineación es bastante perceptible. Desde el contacto de fuente hasta aproximadamente $x = 18$ nm y desde $x = 120$ nm hasta el contacto de drenador los portadores adquieren mayor velocidad cuando las puertas se desplazan

hacia el drenador (L_m positivos) y menor cuando se desplazan hacia la fuente (L_m negativos), mientras que en el tramo central ocurre al contrario.

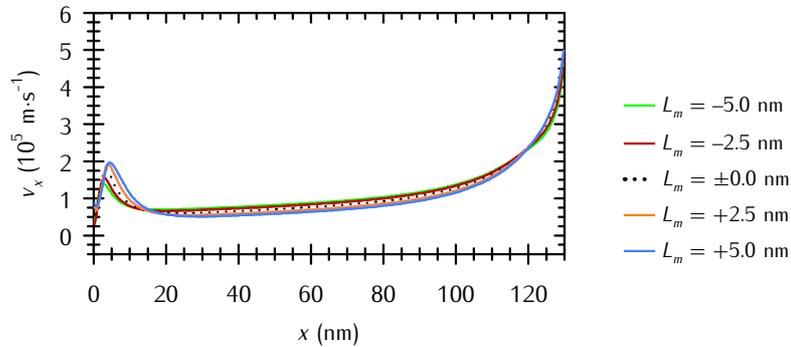


Figura 4.27: Velocidad longitudinal promediada de los portadores en función de la desalineación de puerta para el escenario BGSD

Dado que en este escenario no asimetría en la alineación de las puertas, no existe transporte de portadores neto en dirección transversal (la velocidad promediada transversal es nula en todo el canal), se pasa a mostrar directamente la figura 4.28 que ilustra vectorialmente el movimiento de los portadores en el primer tramo del canal.

Puede verse que el desplazamiento de las puertas hacia la fuente ocasiona que los portadores adquieran una velocidad transversal, tanto mayor cuanto mayor es la desalineación, desde los extremos hacia el centro del canal en el primer nm del mismo. También se ve reflejado el desplazamiento del máximo de velocidad longitudinal hacia el drenador cuando las puertas están desplazadas hacia el mismo.

A continuación procedemos al análisis del perfil energético. En la figura 4.29 se exponen los perfiles de energía para las distintos valores de L_m .

En el primer tramo ($x < 5$ nm), la mayor energía de los portadores cuanto menor es L_m , lo que se debe a la elevada velocidad transversal que muestran en esta zona, como se acaba de comentar. En el resto del canal, los valores energéticos son proporcionales a la velocidad longitudinal. Es especialmente evidente el igual comportamiento del primer máximo que se incrementa y se desplaza hacia la derecha cuando las puertas se desplazan hacia este lado,

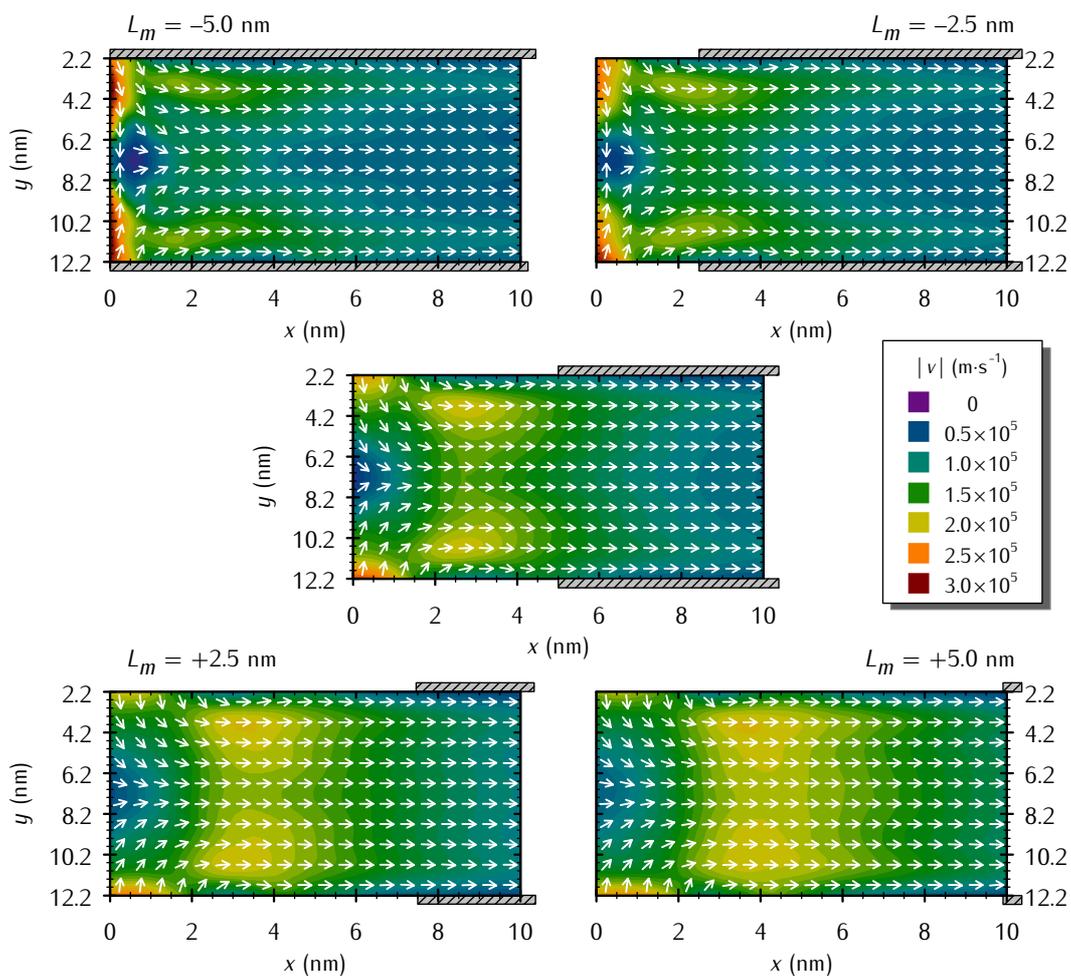


Figura 4.28: Dirección y velocidad de los portadores en los primeros 10 nm del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGSD

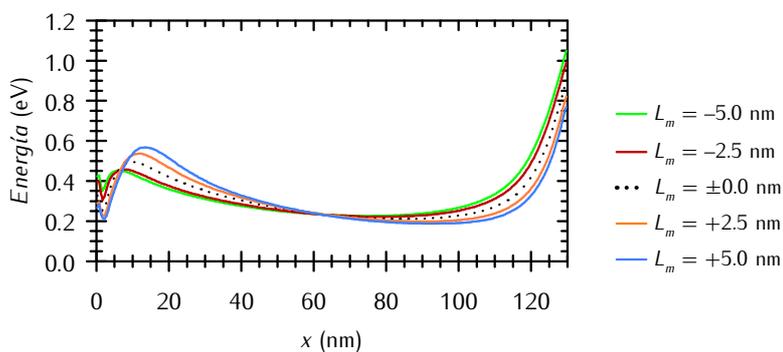


Figura 4.29: Energía promediada de los portadores a lo largo del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V en el escenario BGSD

4.6 Estudio sobre el escenario BGOD

En el tercer y último caso de desalineación la puerta superior e inferior se desalinean la misma distancia respecto a su posición ideal pero en sentidos opuestos (figura 4.30).

Este es el escenario en el que la corriente en el drenador exhibe la mínima sensibilidad frente a L_m , por lo que es de esperar que suceda lo mismo con las magnitudes promediadas que se van a mostrar.

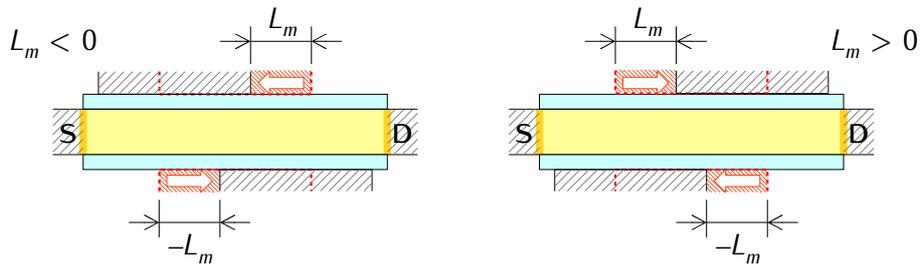


Figura 4.30: Esquema y criterio de signos para el escenario de desalineación BGOD

4.6.1 Concentración de portadores

Los perfiles de concentración promediado en función de la desalineación, representados en la figura 4.31, se muestran muy próximos al del dispositivo con sus puertas alineadas. De igual manera que la corriente, la concentración es mayor para cualquier L_m , positivo o negativo, pues, de hecho las configuraciones positivas y negativas de L_m son equivalentes en términos de rendimiento, y también en términos de magnitudes promediadas transversalmente.

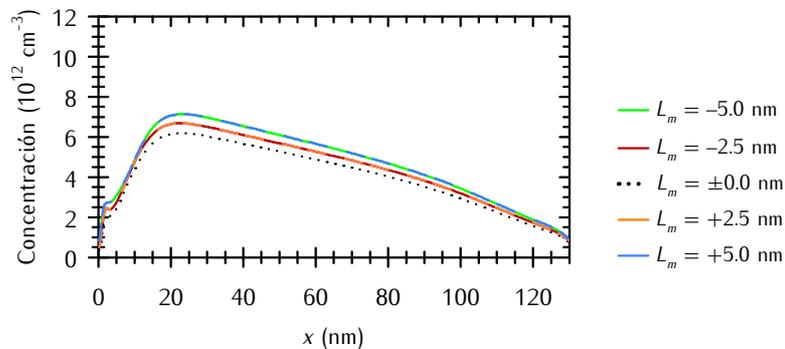


Figura 4.31: Concentración media de portadores a lo largo del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGOD

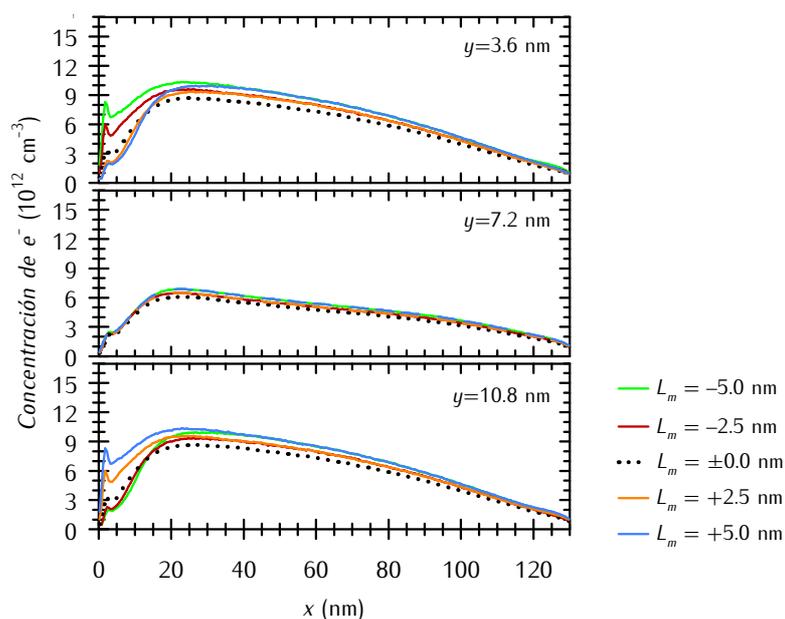


Figura 4.32: Concentración de portadores a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGOD

En el análisis del perfil de concentración por secciones (figura 4.32), en primer lugar vamos a señalar la equivalencia entre las secciones superior ($y = 3.6$) y la inferior ($y = 3.6$), donde los perfiles correspondientes a un valor de L_m en una sección son análogos a los del valor opuesto en la otra sección. Puntualizada esta circunstancia, en adelante sólo se mostrará la sección superior.

Como en el resto de escenarios, la sección central muestra para todos los casos de desalineación perfiles con menor concentración de portadores y también menor separación entre perfiles correspondientes a diferentes L_m que en las secciones superior e inferior. En las secciones superior e inferior, hasta aproximadamente $x = 30$ nm el nivel de concentración se incrementa cuando la puerta más próxima a esta sección se acerca a la fuente, y desciende (menos sensiblemente) cuando se aleja. Además, en el primer máximo se alcanzan valores próximos a los de los otros dos escenarios. En el resto del canal, los perfiles correspondientes a valores de L_m opuestos se superponen.

4.6.2 Componentes de corriente

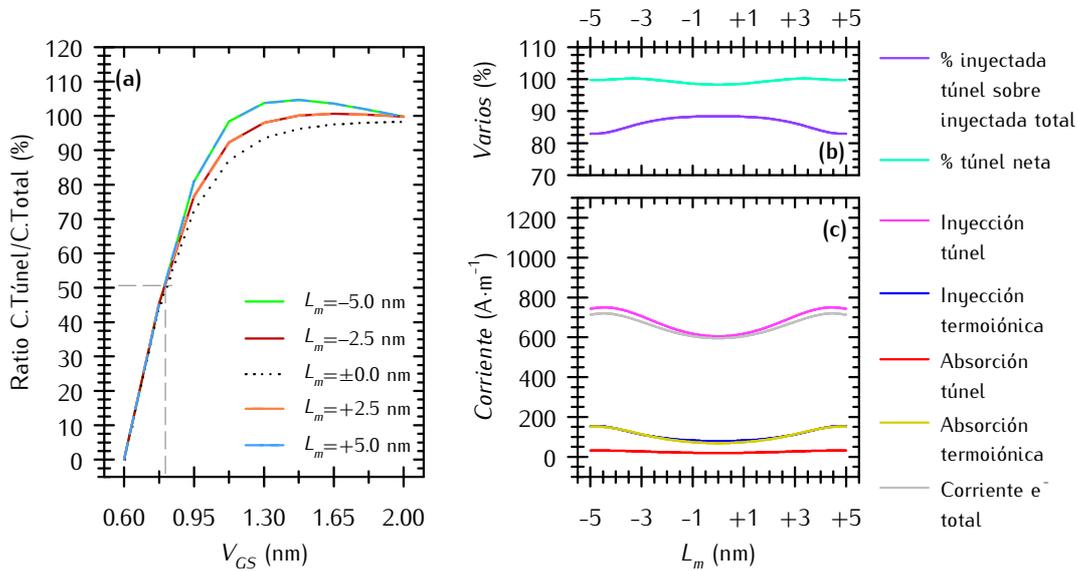


Figura 4.33: (a) ratio de corriente túnel neta sobre corriente total para varios casos de desalineación en función de V_{GS} , (b) ratios de corriente inyectada túnel/inyectada total y túnel neta/corriente total para $V_{GS} = V_{DS} = 2.0$ V en función de la desalineación y (c) componentes de corriente en la fuente en función de la desalineación para condiciones $V_{GS} = V_{DS} = 2.0$ V para el escenario BGOD

Dado que en este escenario existe simetría respecto a las configuraciones de desalineación opuestas, tal como permite apreciar la figura 4.33-a siempre que L_m no sea nulo se favorece la inyección túnel, por lo que es mayoritaria siempre para V_{GS} mayores 0.775 V, valor menor que los encontrados en los dos casos anteriores.

Fijando un valor fijo de $V_{GS} = 2.0$ V (figura 4.33-c) volvemos a identificar el mismo que las cuatro componentes de corriente parten de un mínimo, esta vez en $L_m = \pm 0$ nm aumentando parabólicamente con $\pm L_m$ hasta alcanzar un punto de inflexión y un cambio en la curvatura en los L_m extremos.

Para mayores valores de $\pm L_m$ ($\sim \pm 1.5$ nm) las componentes de corriente de absorción termoiónica y de emisión termoiónica pasan a incrementarse cuanto mayor es L_m . Como en los otros dos escenarios, sería debido a una acción conjunta de disminución de la altura de barrera por efecto de las cargas imagen y de mecanismos de dispersión que den como origen trayectorias canal \rightarrow fuente en los portadores.

4.6.3 Banda de conducción

El estudio de los dos escenarios anteriores permitió establecer cómo la variación del *underlap* con la fuente daba origen a cambios en la curvatura de las bandas que se traduce en un ensanchamiento o estrechamiento del camino túnel cuántico.

El perfil de la banda de conducción promediado no permite apreciar un cambio sustancial para las diferentes desalineaciones, por lo que se pasa a discutir directamente el perfil de la banda de conducción por secciones, que se muestra en la figura 4.34.

En las secciones superior e inferior ($y = 3.6 \text{ nm}$, $y = 10.8 \text{ nm}$) la reducción o aumento del espesor del camino túnel es la mayor de los tres escenarios estudiados y puede apreciarse que el aumento es mayor que la reducción (para L_m opuestos).

En consecuencia, la inyección de portadores por efecto de túnel cuántico se favorece en una de las dos zonas de inyección (el extremo del contacto de fuente más próximo a la puerta desplazada hacia la misma) y se penaliza la otra (el extremo del contacto de fuente más próximo a la puerta desplazada hacia el drenador) y la región central.

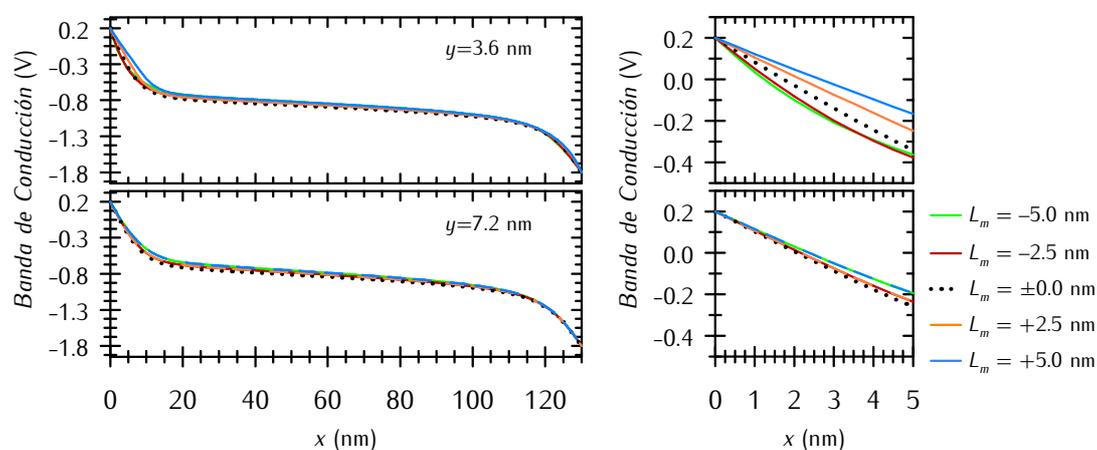


Figura 4.34: Perfiles de la banda de conducción tomadas en diferentes secciones del canal y en condiciones $V_{DS} = V_{GS} = 2.0 \text{ V}$ para el escenario BGOD

4.6.4 Campo eléctrico

Para determinar el origen de esta variación en el perfil de potencial, se pasa a determinar el campo eléctrico.

En la figura 4.35 se comprueba, que el campo eléctrico toma valores muy próximos en casi la totalidad del canal, exceptuando la proximidad del contacto de fuente.

En esta zona, en las secciones superior e inferior ($y = 3.6$ y $y = 10.8$ nm) la intensidad del campo es tanto mayor cuanto mayor es la desalineación, pues cada vez existe una puerta gradualmente más próxima, por lo que el término de distancia, que aparece en el denominador del gradiente de potencial tiende a infinito. Por su parte, en la sección central la intensidad del campo disminuye conforme aumenta el valor absoluto de L_m .

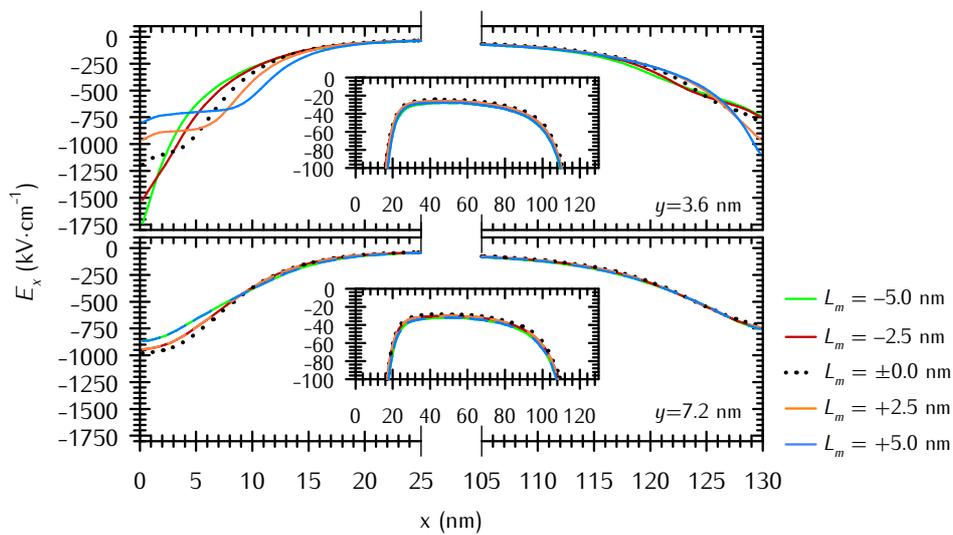


Figura 4.35: Campo eléctrico longitudinal a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0$ V para el escenario BGOD

El campo en la zona neutra se mantiene prácticamente invariable en las tres secciones.

En esta primera región, la descripción del campo en las secciones superior e inferior admite la misma descripción que en las del escenario BGSD o la superior del SGM, con la puntualización de que en este caso los perfiles correspondientes a un valor de L_m en una sección son análogos a los del valor opuesto en la otra sección. En definitiva, el comportamiento del campo eléctrico en las secciones superior e inferior puede reducirse a la influencia de la puerta más cercana, que incrementa su intensidad cuando se aproxima al contacto de fuente, y la reduce al alejarse.

4.6.5 Velocidad de los portadores

Al contrario que en los otros casos, la la diferencia entre potencial y campos eléctricos para cada configuración de desalineación se concentra sólo en una región estrecha en las proximidades del contacto de fuente. Por este hecho no es esperable encontrar grandes diferencias en la velocidad longitudinal.

Lo anteriormente expuesto queda corroborado a la vista de la figura 4.36, donde los perfiles de la velocidad longitudinal correspondientes a cada L_m se superponen, excepto en los primeros 30 nm de las secciones superior e inferior.

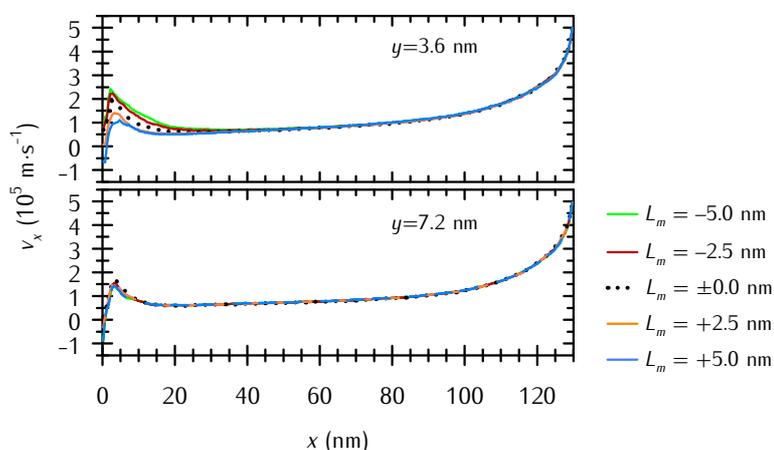


Figura 4.36: Velocidad longitudinal de los portadores a lo largo del canal en los cortes longitudinales situados a 1.4 nm de los óxidos y en el centro del canal en función de la desalineación de puerta para el escenario BGOD

Dado que el campo eléctrico es la magnitud responsable de la aceleración de los portadores, y que muestra mayor sensibilidad a L_m en las secciones extremas y las cercanías de la fuente, la velocidad muestra un comportamiento en acuerdo, mostrando sólo variación en los primeros 30 nm del canal.

Puesto que en este escenario existe asimetría en el potencial en cuanto se existe un valor no nulo de desalineación, aparece un campo eléctrico transversal también asimétrico de modo que hay un transporte neto de portadores en dirección transversal, con una velocidad transversal promediada ilustrada en la figura 4.37.

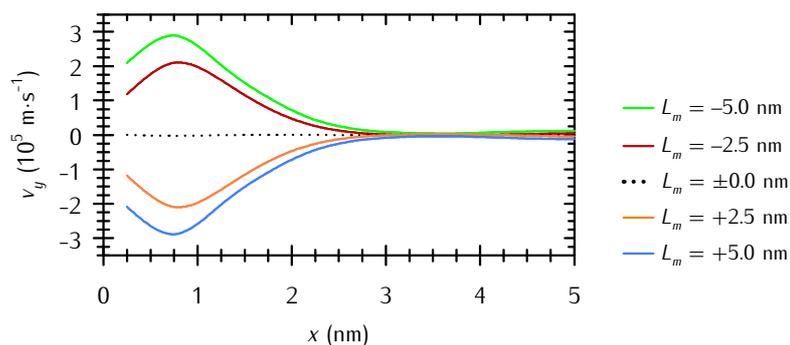


Figura 4.37: Velocidad transversal promediada de los portadores a lo largo de los primeros 5 nm del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0 \text{ V}$ para el escenario BGOD

Esta velocidad es mayor cuanto mayor es la desalineación, y desplaza a los portadores hacia lado del canal de la puerta más próxima al drenador. La representación vectorial en la figura 4.38 lo muestra de forma gráfica.

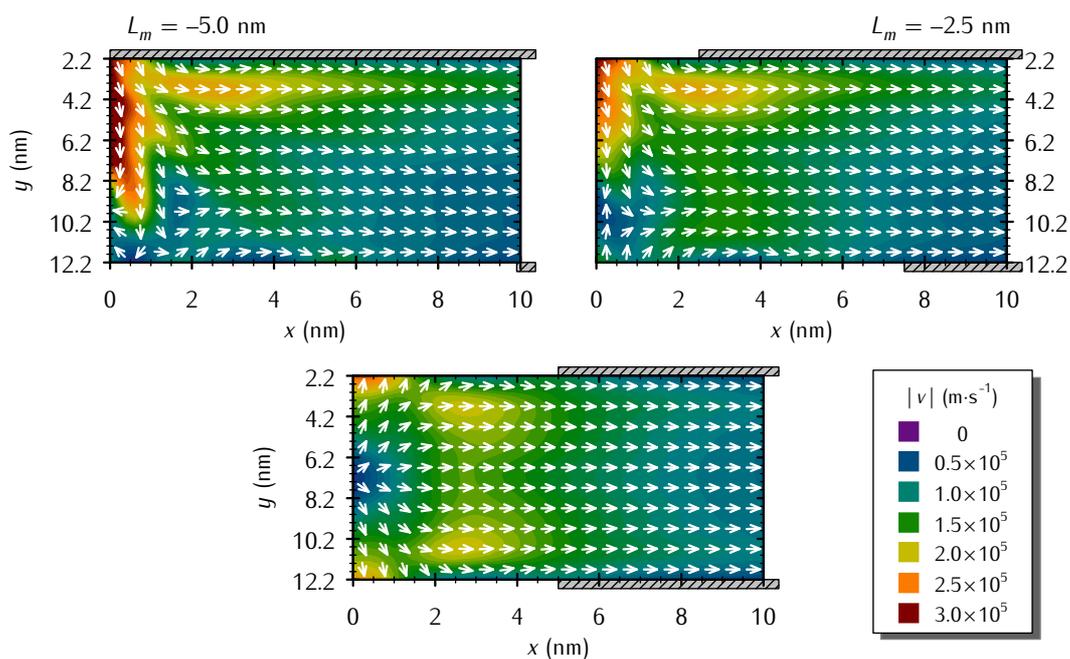


Figura 4.38: Dirección y trayectoria de los portadores en los primeros 10 nm del canal en función de la desalineación de puerta en condiciones $V_{DS} = V_{GS} = 2.0 \text{ V}$ para el escenario BGOD

En cuanto al perfil de energía, dadas las mínimas variaciones en el perfil de la banda de conducción, así como de la velocidad de los portadores, no existen cambios entre los perfiles de energía de los supuestos desalineados respecto al correspondiente a $L_m = 0$.

4.7 Transconductancia

Se obtuvo la transconductancia para varios de los valores de desalineación simulados y en tres escenarios estudiados (figura 4.39).

La introducción de desalineación no altera la tendencia de la curva de la transconductancia en ninguno de los casos, que crece progresivamente hasta $V_{GS} = 1.30$ V, a partir de donde el crecimiento es menor.

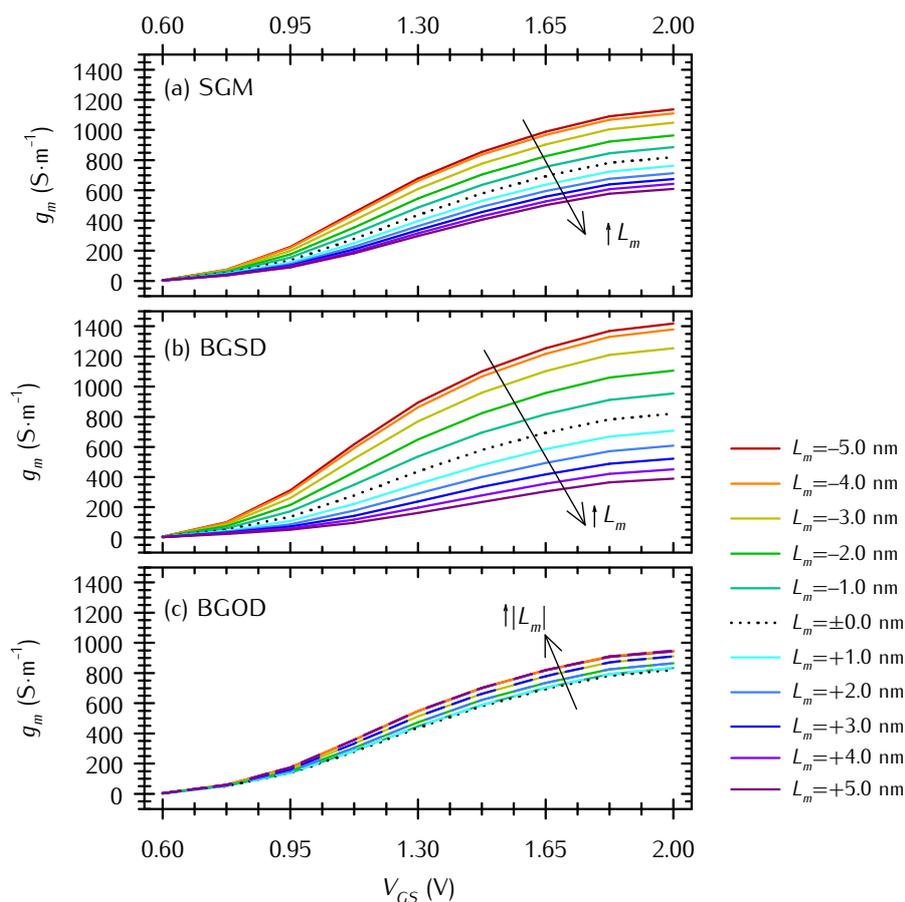


Figura 4.39: Transconductancia para varios valores de desalineación en los tres escenarios estudiados

El cambio en el valor de la transconductancia con L_m es bastante regular (distancia similar entre las curvas de L_m sucesivos) para los escenarios SGM y BGSD entre $L_m = \pm 0$ nm y $L_m = \pm 4$ nm y para todos los $L_m < 0$. Para estos dos escenarios, la transconductancia aumenta cuanto menor es L_m (valores negativos) y disminuye menos sensiblemente para mayores L_m (valores positivos). Por su parte, en el escenario BGOD, donde la incidencia de la desalineación sobre la transconductancia es menor, esta aumenta con $\pm L_m$.

La tabla 4.3 muestra la variación relativa al valor nominal de la transconductancia para las desalineaciones extremas en cada escenario. Si, por ejemplo se fabricase un DG-SB-MOSFET y se diera una casuística de variabilidad de un escenario BGSD y $L_m = -5$ nm sus características de amplificación aumentarían un 90.3 % sobre el valor nominal.

<i>Variación de g_m ($10^5 \text{ S}\cdot\text{m}^{-1}$)</i>		
SGM	BGSD	BGOD
+46.7 % / -28.3 %	+90.3 % / -55.4 %	+18.8 % / 0%

Tabla 4.3: Variación relativa media de la transconductancia para las desalineaciones máximas en los tres escenarios

Capítulo 5

Conclusiones

El objetivo principal de este proyecto ha sido determinar la influencia que tendría una fuente de variabilidad sistemática –que en este caso ha sido la desalineación de puerta– sobre las características estáticas de un transistor MOSFET de Barrera Schottky y dotado de doble puerta. La industria electrónica ya utiliza hoy en día transistores con más de una puerta. Como consecuencia de la existencia de dos puertas, las posibilidades en las configuraciones de variabilidad aumentan drásticamente, debiendo tenerse en cuenta la desalineación de las puertas de su posición ideal, tanto individualmente como simultáneamente, bien hacia el mismo sentido o en sentido contrario. La cantidad de posibilidades existentes obligó a determinar tres posibles escenarios para un análisis sistematizado.

Este trabajo se llevó a cabo mediante simulación computacional gracias al simulador Monte Carlo 2D desarrollado en el área de Electrónica del departamento de Física Aplicada de la Universidad de Salamanca. Esta herramienta ha permitido conocer el comportamiento de un gran número de dispositivos ficticios con distintas configuraciones en el emplazamiento de sus puertas, lo cual habría sido imposible de conseguir construyendo estos dispositivos, sin necesidad del empleo de una gran cantidad de recursos económicos en su fabricación.

Partiendo de un dispositivo DG-SB-MOSFET previamente estudiado de 10 nm de anchura y 130 nm de longitud de canal se estableció un sistema para definir la desalineación basado en dos parámetros: el primero, al que se llamó escenario, determina cuántas puertas se desalinean y qué sentido. El segundo, que se denominó L_m , establece (en nm) el grado de desalineación que sufre la puerta superior. De acuerdo a un sistema de 3 escenarios y 21 grados de desalineación, se lanzaron 459 simulaciones.

En primer lugar se revelaron las diferencias en la corriente obtenida respecto a la configuración ideal del dispositivo, y a continuación se estudiaron parámetros como la densidad de portadores, su velocidad, energía y la configuración de bandas siempre en función de las distintas configuraciones. A continuación se presentan las conclusiones de este análisis.

- En dispositivos Schottky la ubicación de la puerta resulta muy trascendente en su rendimiento, incluso para desplazamientos de las puertas muy pequeños con respecto al total de la longitud del canal: En este trabajo la desalineación máxima de la puerta corresponde a un 3.85% de la longitud del canal, mientras que la corriente en el escenario más sensible casi llega a duplicarse. Por esto, la precisión en la fabricación de dispositivos MOSFET de barrera Schottky, y más concretamente la precisión en la situación de las puertas es crítica.
- Particularmente, para el dispositivo estudiado, con un espesor del canal de 10 nm y una longitud de 130 nm, existen notables diferencias en la corriente que se obtiene según el escenario de desalineación tenido en cuenta. El escenario en el que más varía su rendimiento es aquél en el que las dos puertas permanecen alineadas entre sí, mientras que en el que menos varía el rendimiento es en el

que las dos puertas experimentan un desplazamiento de igual magnitud pero de sentidos opuestos.

- La influencia de la desalineación sobre la corriente no es lineal. Para los escenarios SGM y BGSD los valores de desalineación (L_m) negativos aumentan la corriente más sensiblemente que sus opuestos positivos.
- La tensión umbral aumenta un 3.0 % y disminuye un 5.9 % en las combinaciones de desalineación a las que el dispositivo se muestra más sensible, existiendo entre estos dos valores mínimo y máximo de V_T una diferencia de 0.07 V.
- Los efectos de la desalineación de puerta sobre la corriente se ven incrementados conforme se aumenta la tensión de puerta.
- La variación relativa de corriente de cada configuración de desalineación respecto al dispositivo con sus puertas idealmente alineadas, es máxima para una tensión de puerta de entre 1.125 V y 1.30 V.
- La variación en la corriente con la desalineación aparece justificada en primer lugar como consecuencia directa de una variación de la concentradores portadores en el canal, mientras que la velocidad toma menor relevancia.
- La componente de corriente mayoritaria siempre es la inyección por efecto túnel para valores de tensión de puerta mayores a la tensión umbral (> 0.95 V), sin importar la configuración de desalineación considerada.
- El estudio por secciones revela que la desalineación de sus puertas tiene una mayor influencia sobre las magnitudes de campo eléctrico y banda de conducción en los planos más próximos a esta puerta, siendo casi despreciable en los planos más alejados, de modo que el dispositivo puede entenderse **de forma aproximada** como compuesto por otros dos, de una sola puerta, y afectados cada uno por la desalineación de las respectivas puertas del dispositivo original. Atendiendo a este hecho:

- La inyección de portadores se ve alterada fundamentalmente en los planos más próximos a la puerta desalineada, alterándose en consecuencia el perfil de portadores en el área más cercana a la fuente ($x < 20$ nm y especialmente en el primer máximo) de estos planos.
- La mayor variación de la corriente en función de la desalineación se origina principalmente mediante el realce (en el caso de puertas desalineadas hacia la fuente) u obstaculización (en el caso de puertas desalineadas hacia el drenador) de la inyección de portadores por efecto túnel.
- Esta mayor o menor inyección de portadores se debe a la alteración de la anchura del camino túnel cuántico, que está en estrecha relación con el campo eléctrico.
- La desalineación de las puertas, por el cambio en la distribución del potencial da lugar a variaciones en el campo eléctrico que son más notorias en $x < 10$ nm y en la sección próxima a la puerta deslizada. En esta región, la intensidad de dicho campo crece bruscamente para desalineaciones hacia la fuente (reduciendo la anchura del camino túnel), y disminuye –menos notablemente– para desalineaciones hacia el drenador (aumentándola).
- La desalineación relativa entre las dos puertas (escenarios SGM y BGOD) dan como resultado campos eléctricos transversales no simétricos, y por lo tanto velocidad promediada transversalmente no nula, y un transporte neto de electrones en esta dirección cuyo sentido se ha comprobado que va desde la puerta más próxima a la fuente hasta la más lejana.
- La influencia de la desalineación de puertas sobre la transconductancia es elevada en los escenarios BGSD y SGM, no haciendo candidatos apropiados a estos dispositivos para aplicaciones analógicas a no ser que se fabriquen con límites de tolerancia estrictos.

En resumen, el transistor DG-SB-MOSFET estudiado en este trabajo presenta muy baja tolerancia a la variabilidad de la alineación de sus puertas. Su característica de

tensión-corriente mostró una mayor sensibilidad en el escenario idealizado BGSD (en el que las dos puertas sufren una desalineación de igual magnitud y sentido) mientras que la menor sensibilidad se dio en el escenario BGOD (consistente en una desalineación simultánea de ambas puertas con la misma magnitud y sentidos contrarios). Esto se debe a que, desde un enfoque sencillo, los efectos de la desalineación sobre el dispositivo se aproximan a la suma de los correspondientes a dos SB-MOSFET, cada uno ligado a sendas puertas del DG-SB-MOSFET. En efecto, los resultados muestran que la modificación de la distribución del potencial debida a la desalineación de una puerta origina transformaciones en el campo eléctrico de relevancia sólo en las secciones próximas a la misma, y en consecuencia el reajuste de la banda de conducción y del camino túnel cuántico también se concentra en esta sección, favoreciendo o agravando el transporte de portadores por efecto túnel, fundamental en estos dispositivos.

La tolerancia es un concepto aplicado a los procesos de fabricación, que consiste en la aceptación de márgenes para las imperfecciones inherentes a la manufactura de un producto siempre que este mantenga su funcionalidad. En el caso del dispositivo estudiado se ha comprobado que imperfecciones mínimas en la alineación de sus puertas provocan grandes cambios en su rendimiento, por ello debe reducirse lo máximo posible toda variabilidad durante su procesado para lograr tolerancias bajas en sus características estáticas y conseguir que la desviación entre diferentes dispositivos sea mínima.

Referencias

- [ABR+09] A. Asenov, A. Brown, G. Roy, B. Cheng, C. Alexander, C. Riddet, U. Kovac, A. Martinez, N. Seoane, S. Roy. "Simulation of statistical variability in nano-CMOS transistors using drift-diffusion, Monte Carlo and non-equilibrium Green's function techniques", *Journal of Computational Electronics*, vol. 8, pp. 349-373 (2013)
- [AcT87] M.G. Ancona, H.F. Tiersten. "Macroscopic physics of the silicon inversion layer", *Physical Review B*, vol. 35, pp. 7959-7965 (1987)
- [AIA11] C.L. Alexander, A. Asenov. "Statistical MOSFET current variation due to variation in surface roughness scattering", *International Conference on Simulation of Semiconductor Processes and Devices (SISPAD)*, vol. , pp. 275-278 (2011)
- [AIA82] A.R. Alvarez, L.A. Akers. "Monte Carlo analysis of sensitivity of threshold voltage in small geometry MOSFETs", *Electronics Letters*, vol. 18, pp. 42-43 (1982)
- [AMD96] J.M. Albella, J.M. Martínez-Duartz. "Fundamentos de Electrónica Física y Microelectrónica", ed. *Addison-Wesley Iberoamericana/Universidad Autónoma de Madrid, Madrid* (1996) ISBN: 978-0-201-65363-2
- [BeH42] H. A. Bethe. "Theory of the boundary layer of crystal rectifiers", *MIT Radiation Laboratory Reports*, vol. 12, pp. 12-13 (1942)
- [BrB50] W.H. Brattain, J. Bardeen. "Three-Electrode Circuit Element Utilizing Semiconductive Materials", *U.S. Patent 524035 A* (1950)
- [BrL26] L. Brillouin. "La mécanique ondulatoire de Schrödinger: une méthode générale de resolution par approximations successives", *Comptes Rendus de l'Academie des Sciences*, vol. 183, pp. 24-26 (1926)
- [CaJ02] J.P. Cain. "Characterization of Systematic Spatial Variation in Photolithography", *Tesis doctoral, University of California* (2002)

- [ChK07] C. Chiang, J. Kawa. "Design for Manufacturability and Yield for Nano-Scale CMOS (Integrated Circuits and Systems", ed. *Springer, Dordrecht, Países Bajos* (2007) ISBN: 978-1-4020-5188-3
- [CoC11] C. Couso. "Efecto del uso de segregación de dopantes en las características estáticas de los transistores SB-MOSFET", *P.F.C. Ingeniero de Materiales, Universidad de Salamanca* (2011)
- [CoE80] E. Constant. "Modelling of sub-micron devices", *Institute of Physics Conference Series*, vol. 57, pp. 141-168 (1980)
- [CoJ08] J.-P. Coligne. "FinFETs and Other Multi-Gate Transistors", ed. *Springer, Cambridge* (2008) ISBN: 978-0-387-71751-7
- [CrS66] C.R. Crowell, S.M. Sze. "Current transport in metal-semiconductor barriers", *Solid-State Electronics*, vol. 9, pp. 1035-1048 (1966)
- [DaK63] K. Dawon. "Electric field controlled semiconductor device", *U.S. Patent 3102230 A* (1963)
- [Fal09] I. Fawan. "Performance Analysis of Double Gate MOSFET Using Monte Carlo Simulation", *Tesis doctoral, University of Illinois* (2009)
- [FeD00] D.K. Ferry. "The onset of quantization in ultra-submicron semiconductor devices", *Superlattices and Microstructures*, vol. 27, pp. 61-66 (2000)
- [FUJ06] J.C. A. Floriani. "Sobre la Historia de la Electrónica en el Primer Centenario de su Nacimiento: La Era Termoiónica", *IEEE Latin America Transactions*, vol. 4, pp. 242-248 (2006)
- [FZK+09] F.S. Feste, M. Zhang, J. Knoch, S.-L. Zhang, S. Mantl. "Variability in SOI Schottky barrier MOSFETs", *Solid-State Electronics*, vol. 53, pp. 27-30 (2009)
- [GaJ13] J.S. García Iglesias. "Estudio Monte Carlo de transistores SB – MOSFET de doble puerta: Influencia del espesor de la capa activa de Silicio en las características estáticas", *P.F.C. Ingeniero de Materiales, Universidad de Salamanca* (2013)
- [GPH+13] V. Gudmundsson, P. Palestri, P.-E. Hellström, L. Selmi, M. Östling. "Variability Induced by Line Edge Roughness in Double-Gate Dopant-Segregated Schottky MOSFETs", *Solid-State Electronics*, vol. 79, pp. 172-178 (2013)

- [HeB84] K. Brennan, K. Hess. "High field transport in GaAs, InP and InAs", *Solid-State Electronics*, vol. 27, pp. 347–357 (1984)
- [HKKT89] D. Hisamoto, T. Kaga, Y. Kawanoto, E. Takeda. "A fully depleted lean-channel transistor (delta)—a novel vertical ultra thin SOI MOSFET", *International Electron Devices Meeting, 1989. IEDM '89. Technical Digest.*, vol. , pp. 833–836 (1989)
- [HZY98] C.K. Huang, W.E. Zhang, C.H. Yang. "Two-dimensional numerical simulation of Schottky Barrier MOSFET with channel length to 10 nm", *IEEE Transactions on Electron Devices*, vol. 45, pp. 842–848 (1998)
- [ITRS11] The International Technology Roadmap for Semiconductors, *The International Technology Roadmap for Semiconductors*, <http://www.itrs.net>(2011)
- [JaL89] C. Jacoboni, P. Lugli. "The Monte Carlo method for semiconductor device simulation", ed. *Springer-Verlag, Nueva York* (1989) ISBN: 978-3-211-82110-7
- [JaR83] C. Jacoboni, L. Reggiani. "The Monte Carlo method for the solution of charge transport in semiconductors with applications to covalent materials", *Reviews of Modern Physics*, vol. 55, pp. 645–705 (1983)
- [JGK+13] W. Juncheng, D. Gang, W. Kangliang, Z. Lang, Z. Xing, L. Xiaoyan. "Influence of gate-source/drain misalignment on the performance of bulk FinFETs by a 3D full band Monte Carlo simulation", *Journal of Semiconductors*, vol. 34, pp. 44–49 (2013)
- [KeR75] R.W. Keyes. "Effect of randomness in the distribution of impurity ions on FET thresholds in integrated electronics", *IEEE Journal Solid-State Circuits*, vol. 10, pp. 245–247 (1975)
- [KiJ64] J.S. Kilby. "Miniaturized electronic circuits", *U.S. Patent 3138743 A* (1964)
- [KLSK81] C.J. Koeneke, S.M. Sze, R.M. Levin, E. Kinsbron. "Schottky MOSFET for VLSI", *Electron Devices Meeting*, vol. 27, pp. 367–370 (1981)
- [KrH26] H.A. Kramers. "Wellenmechanik und halbzahlige Quantisierung", *Zeitschrift für Physik* , vol. 39, pp. 828–840 (1926)
- [KuT66] T. Kurosawa. "Monte Carlo simulation of hot electron problems", *Journal of the Physical Society of Japan*, vol. 21, pp. 424–427 (1966)

- [KZM+08] J. Knoch, S.-L. Zhang, M. Schroter, S. Mantl. "Threshold Voltage Variation in SOI Schottky-Barrier MOSFETs", *IEEE Transactions on Electron Devices*, vol. 55, pp. 858-865 (2008)
- [LiJ30] J.E. Lilienfeld . "Method and apparatus for controlling electric currents", *U.S. Patent 1745175 A* (1930)
- [MaM96] M.J. Martín. "Análisis del transporte de carga y de los fenómenos de ruido electrónico en estructuras Si/Si_{1-x}Ge_x bipolares", *Tesis doctoral, Universidad de Salamanca* (1996)
- [MoC86] C. Moglestue. "A self-consistent Monte Carlo particle model to analyze semiconductor microcomponents of any geometry", *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions*, vol. 5, pp. 326-345 (1986)
- [MoG65] G.E. Moore. "Cramming More Components onto Integrated Circuits", *Electronics*, vol. 38, pp. 114-117 (1965)
- [MUN00] K. Matsuzawa, K. Uchida, A. Nishiyama. "Monte Carlo simulation of sub-0.1 μ m devices with Schottky contact model", *IEICE Transactions on Electronics*, vol. 83, pp. 1212-1217 (2000)
- [NeD92] D. Neamen. "Semiconductor physics and devices", ed. *Irwin, Boston* (1992) ISBN: 978-0-201-60142-8
- [NeG93] G.W. Neudeck. "El diodo PN de unión", ed. *Addison-Wesley Iberoamericana, Buenos Aires, Argentina* (1993) ISBN: 978-0-201-60142-8
- [NiY70] Y. Nishi. "Insulated gate field effect transistor and its manufacturing method", *Japan Patent 587527* (1970)
- [PaE10] E. Pascual. "Modelado de estructuras Schottky y de transistores MOSFET con contactos de fuente y drenador metálicos para aplicaciones de alta frecuencia", *Tesis doctoral, Universidad de Salamanca* (2010)
- [PaL08] L.-T. Pang. "Measurement and Analysis of Variability in CMOS circuits", *Tesis doctoral, University of California* (2008)
- [RaS39] S. Ramo. "Currents Induced by Electron Motion", *Proceedings of the IRE*, vol. 27, pp. 584-585 (1939)

- [ReR02] R. Rengel. "Análisis de los fenómenos de transporte y ruido electrónico en transistores MOSFET y SOI submicrométricos", *Tesis doctoral, Universidad de Salamanca* (2002)
- [RGM04] R. Rengel, T. González, M. J. Martín. "On the influence of space quantization effects on the RF noise behaviour of DG MOSFETs", *Fluctuation and Noise Letters*, vol. 4, pp. 561-569 (2004)
- [RiC08] C. Riddet. "Monte Carlo Study of Current Variability in UTB SOI DG MOSFETs", *Tesis doctoral, University of Glasgow* (2008)
- [RPM07] R. Rengel, E. Pascual, M.J. Martin. "Injected Current and Quantum Transmission Coefficient in Low Schottky Barriers: WKB and Airy Approaches", *IEEE Electron Device Letters*, vol. 28, pp. 171-173 (2007)
- [ScW14] W.H. Schottky. "Über den Einfluss von Strukturwirkungen, besonders der Thomsonschen Bildkraft, auf die Elektronenemission der Metalle", *Physikalische Zeitschrift*, vol. 15, pp. 872-878 (1914)
- [ScW38] W. Schottky. "Halbleitertheorie der Sperrschicht", *Die Naturwissenschaften*, vol. 26, pp. 843-843 (1938)
- [ScZ74] W. Schemmert, G. Zimmer. "Threshold-voltage sensitivity of ion-implanted M.O.S. transistors due to process variations", *Electronics Letters*, vol. 10, pp. 151-152 (1974)
- [SeH84] T. Sekigawa, Y. Hayashi. "Calculated threshold-voltage characteristics of an XMOS transistor having an additional bottom gate", *Solid-State Electronics*, vol. 27, pp. 827-828 (1984)
- [ShW38] W. Shockley. "Currents to conductors induced by a moving point charge", *Journal of Applied Physics*, vol. 9, pp. 535-536 (1938)
- [ShW50] W. Shockley. "Semiconductor amplifier", *U.S. Patent 2502488 A* (1950)
- [ShW61] W. Shockley. "Problems related to p-n junctions in silicon", *Solid-State Electronics*, vol. 2, pp. 35-60 (1961)
- [SLDH03] L. Sun, X.Y. Liu, G. Du, R.Q. Han. "Monte Carlo Simulation Schottky Contact with Direct Tunnelling Model", *Semiconductor Science and Technology*, vol. 18, pp. 576-581 (2003)
- [SnC86] C.M. Snowden. "Introduction to Semiconductor Device Modelling", ed. *World Scientific, Singapur* (1986) ISBN: 978-981-02-3693-9

- [SPS+08] N. Serra, P. Palestri, G.D.J. Smit, L. Selmi. "Multi-Subband Monte Carlo simulations of ION degradation due to fin thickness fluctuations in FinFETs", *Solid-State Electronics*, vol. 53, pp. 424–432 (2008)
- [SSC04] M. Shen, S. Saikin, M. Cheng. "Monte Carlo modelling of spin injection through a Schottky barrier and spin transport in a semiconductor quantum well", *Journal of Applied Physics*, vol. 96, pp. 4319–4325 (2004)
- [SuV10] V. Subramanian. "Multiple Gate Field-Effect Transistors for Future CMOS Technologies", *IETE Technical Review*, vol. 27, pp. 446–454 (2010)
- [SzS81] S.M. Sze. "Physics of semiconductor devices", ed. Wiley, New York (1981) ISBN: 978-0-471-05661-4
- [SzS85] S.M. Sze. "Semiconductor devices, physics and technology", ed. Wiley, Nueva York (1985) ISBN: 978-0-471-87424-9
- [VaR11] R. Valín Ferreiro. "Paralelización y optimización de un simulador 2D Monte Carlo sobre arquitecturas grid y cluster: Estudio de fluctuaciones en transistores MOSFET basados en SOI", *Tesis doctoral, Universidad de Santiago de Compostela* (2011)
- [VSA+12] R. Valín, C. Sampedro, M. Aldegunde, A. García-Loureiro, N. Seoane, A. Godoy, F. Gamiz. "Two-Dimensional Monte Carlo Simulation of DGSOI MOSFET Misalignment", *IEEE Transactions on Electron Devices*, vol. 59, pp. 1621–1628 (2012)
- [WaS63] F.M. Wanlas, C.T. Sah. "Nanowatt logic using field-effect metal-oxide semiconductor triodes", *Solid-State Circuits Conference. Digest of Technical Papers. 1963 IEEE International*, vol. VI, pp. 32–33 (1963)
- [WeG26] G. Wentzel. "Eine Verallgemeinerung der Quantenbedingungen für die Zwecke der Wellenmechanik", *Zeitschrift für Physik*, vol. 38, pp. 518–529 (1926)
- [Yan88] E.S. Yang. "Microelectronics devices", ed. McGraw-Hill, Nueva York (1988) ISBN: 0-07-100374-6
- [YZZ+09] S. Yu, Y. Zhao, L. Zeng, G. Du, J. Kang, R. Han, X. Liu. "Impact of Line-Edge Roughness on Double-Gate Schottky-Barrier Field-Effect Transistors", *IEEE Transactions on Electron Devices*, vol. 56, pp. 1211–1219 (2009)