

## 74. OBLEAS DE SILICIO CON CIRCUITOS INTEGRADOS AÑOS 80

Ref.- ELECTRONyCOM-15

Los dispositivos electrónicos han cambiado nuestro estilo de vida. Todos hemos oído hablar de microprocesadores, memorias, sensores, internet, bluetooth, redes Wifi o LEDs, láseres, etc. Dentro de todos estos sistemas, hay al menos un circuito integrado (CI) realizado con dispositivos semiconductores (véase Circuitos Integrados años 70 y 80). El primer microchip contaba con poco más de 2000 transistores (véase Antiguos Diodos y Transistores). En la actualidad, el número de transistores en el interior de un microchip se cuenta por miles de millones, agrupados formando una compleja circuitería electrónica a escala nanométrica, en menos de 2 cm<sup>2</sup> de superficie. La puerta de un transistor actual es aproximadamente 8 veces más pequeña que el virus del VIH (Figura 1).

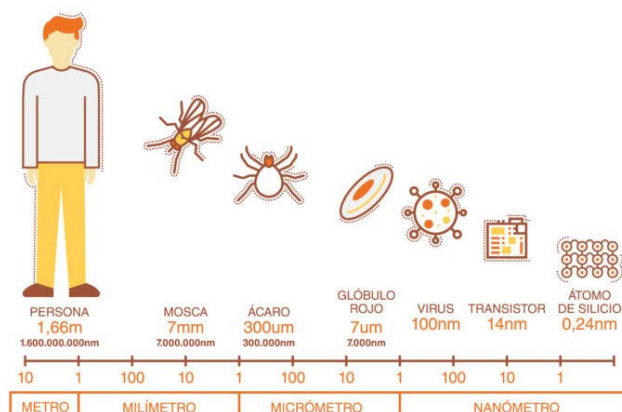


Figura 1. Comparativa del tamaño de una persona, diferentes animales, virus, células y el tamaño de un transistor del nodo tecnológico de 14 nm y el diámetro atómico del silicio.

Desde la década de 1970 hasta la actualidad, la evolución de los microprocesadores ha seguido notablemente la Ley de Moore (Figura 2), propuesta por Gordon Moore en 1965, que predijo que el número de transistores en un microprocesador se duplicaría aproximadamente cada dos años, incrementando así su velocidad y rendimiento, y reduciendo tanto el consumo de energía como su costo por transistor. Para ello se requiere que los transistores sean cada vez más pequeños en cada nueva generación de chips, lo que se denomina el escalado del transistor MOSFET. El primer microprocesador de Intel, el 4004 lanzado al mercado en 1971, de arquitectura de 4 bits con 2300 transistores y una longitud de puerta de 10 µm incluía transistores MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) de canal P, este tipo de transistor era común en la época para la fabricación de circuitos integrados. Posteriormente, la industria avanzó rápidamente con hitos como el Intel 8086 de 16 bits en 1978, que utilizaba transistores MOSFET de canal N en tecnología NMOS con una longitud de puerta de 3 µm. Los primeros procesadores de 32 bits surgen en la década de 1980, como el Intel 80386, con tecnología CMOS, que combina transistores NMOS y PMOS de longitud de

# ANTIGUOS INSTRUMENTOS DE LABORATORIO DE FÍSICA DE LA UNIVERSIDAD DE SALAMANCA

puerta de 1,5  $\mu\text{m}$  para mejorar la eficiencia energética, reducir la generación de calor y permitir una mayor densidad de integración.

## La ley de Moore – Número de transistores en los circuitos integrados (1971 – 2016)

Se indica también la frecuencia de reloj y el tamaño del transistor de algunos microprocesadores relevantes

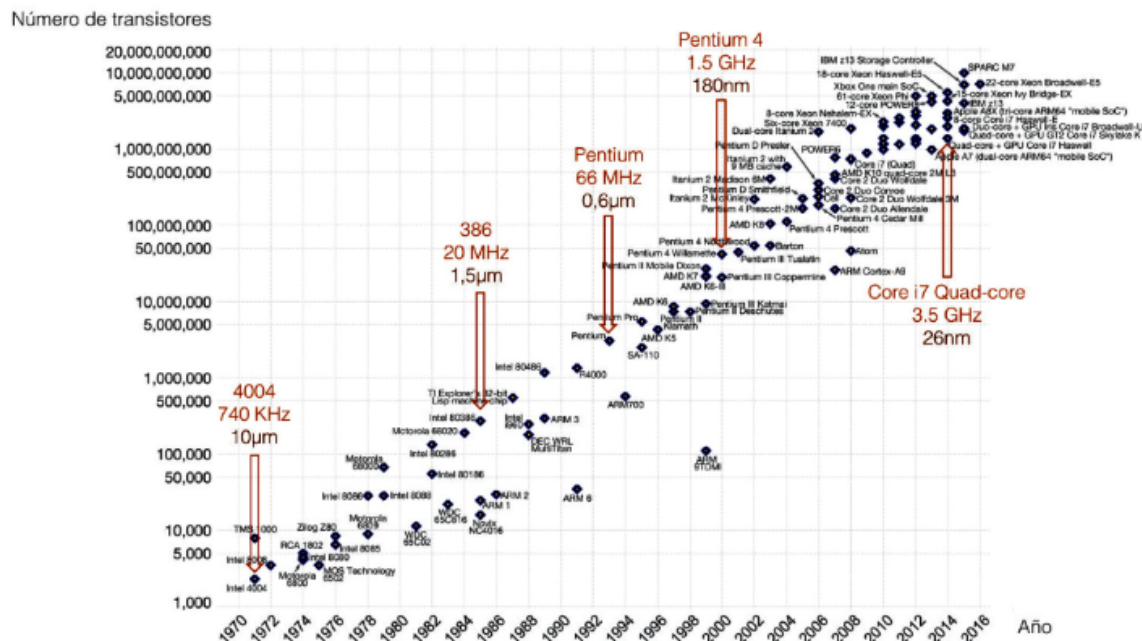


Figura 2. Ley de Moore. La ley de Moore no es una ley física, sino un reto o una norma autoimpuesta por la ciencia y la industria electrónica durante los últimos 50 años, y que determina el diseño de los procesadores y chips incorporados en los equipos tecnológicos.

Los años 1990 y 2000 fueron testigo de la introducción de microprocesadores de 64 bits y el auge de la arquitectura x86, con chips como el Intel Pentium, que redujo la longitud de puerta de la arquitectura CMOS a 0.8  $\mu\text{m}$ . La era de 2010 a 2020 estuvo marcada por la miniaturización extrema, y la incorporación de una tecnología de fabricación avanzada basada en transistores FinFET (Fin Field-Effect Transistor) que son una evolución del CMOS tradicional. Los FinFETs tienen una estructura tridimensional que mejora el control del canal por la puerta (Figura 3) reduciendo las corrientes de fuga y posibilita la integración de miles de millones de transistores en un solo chip (al reducirse la longitud de puerta a 14 nm, 10 nm y 7 nm). Las tecnologías de 3 nm Gate-All-Around (GAA) y Nanosheet Field Effect Transistor representa el estado del arte en la fabricación de microprocesadores y memorias. Este esfuerzo investigador e industrial sin precedentes ha habilitado el desarrollo de procesadores multinúcleo, avances en eficiencia energética y una mayor capacidad de procesamiento, lo que ha permitido aplicaciones como la inteligencia artificial, la computación en la nube y la fabricación de dispositivos móviles de alto rendimiento.

# ANTIGUOS INSTRUMENTOS DE LABORATORIO DE FÍSICA DE LA UNIVERSIDAD DE SALAMANCA

---

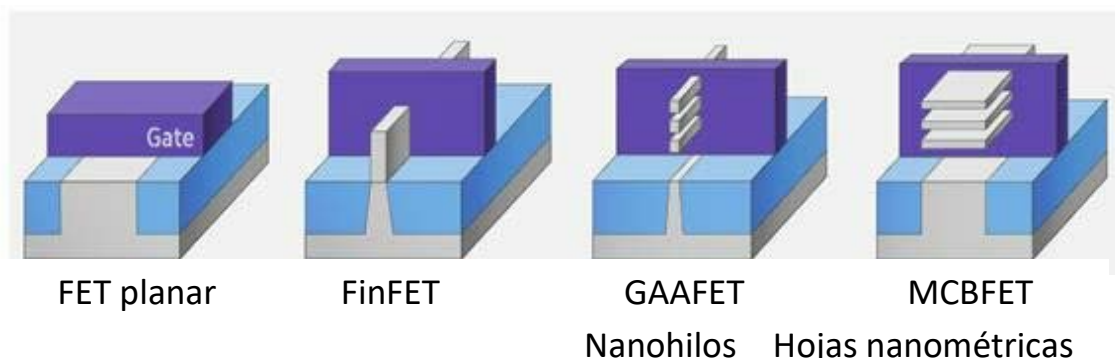


Figura 3. Desarrollo de la tecnología de Transistores de Efecto de Campo (Field Effect Transistors, FET) desde su fabricación planar hasta la arquitectura de Efecto de Campo de hoja nanométrica.

El **proceso de fabricación de circuitos integrados**, también conocidos como chips o microchips, es un proceso altamente especializado que involucra múltiples etapas y tecnologías avanzadas. Se realiza mediante sistemas robotizados en las salas blancas (Clean room, en inglés) de las inmensas fábricas de las principales industrias de chips (Intel, TSMC, AMD, Samsung, etc.). Estas salas son miles de veces más limpias que un quirófano de hospital.

A continuación, comentaremos cómo se lleva a cabo la fabricación de un circuito integrado:

1. **Diseño del Circuito Integrado (CI):** El proceso comienza con el diseño del circuito integrado, para ello el ingeniero dibuja en el ordenador una plantilla con un circuito utilizando símbolos para cada componente (transistor, resistencia, etc.), y sus interconexiones. En este proceso se definen las funciones y componentes que formarán parte del chip.
2. **Diseño de la Máscara Fotolitográfica:** Se generan las máscaras fotolitográficas que contienen los patrones a transferir a las capas del sustrato de silicio. Estos patrones definen la disposición de los componentes del circuito (véase Máscara de fotolitografía).
3. **Preparación del Sustrato de Silicio:** Se selecciona un sustrato de silicio de alta pureza y se somete a procesos de limpieza y acondicionamiento para mejorar la adhesión de las capas posteriores.
4. **Deposición de Capas:** Se depositan capas aislantes, conductivas y semiconductoras sobre el sustrato mediante técnicas como deposición química en fase vapor (CVD) o sputtering.
5. **Fotolitografía:** Se aplica el proceso de fotolitografía para transferir los patrones de las máscaras fotolitográficas a las capas del sustrato de silicio (véase Máscara de fotolitografía).
6. **Grabado:** Se realiza el grabado (etching) para remover material de las capas del sustrato de silicio según los patrones definidos durante la fotolitografía.

# ANTIGUOS INSTRUMENTOS DE LABORATORIO DE FÍSICA DE LA UNIVERSIDAD DE SALAMANCA

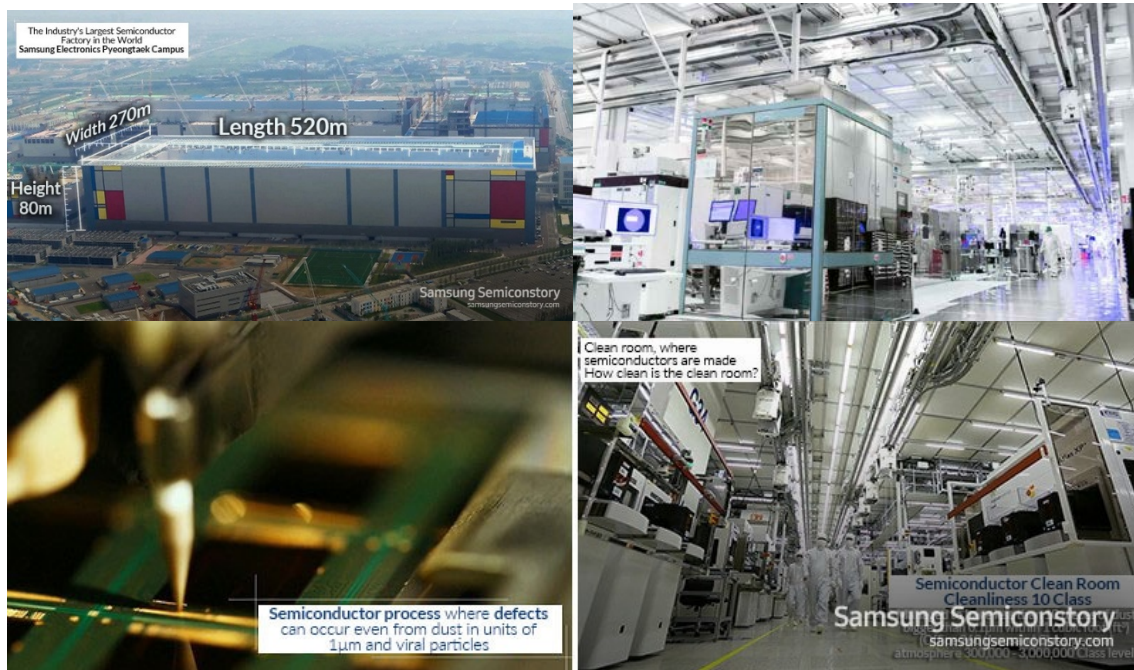


Figura 4. (Izquierda arriba) Fábrica de semiconductores Samsung Electronics Pyeongtaek Campus (la mayor del mundo). (Derecha arriba) Fábrica de Intel en Irlanda de tecnología Intel 4 y procesadores Meteor Lake. (Abajo) *Clean room* de clase 10 de Samsung.

7. Implantación Iónica: Se introducen impurezas dopantes en ciertas regiones del silicio para alterar sus propiedades eléctricas y crear transistores y otros componentes.
8. Capas de Interconexión: Se depositan capas aislantes y metálicas para conectar los componentes del circuito y crear las vías de interconexión.
9. Corte y Envasado: Al terminar de completar todos los ciclos requerido se obtiene una oblea con múltiples chips en la superficie. Los chips son cortados individualmente, y se realizan los procesos de inspección y verificación de funcionamiento de cada uno de los circuitos.
10. Pruebas: Se encapsula el chip con materiales protectores y se llevan a cabo pruebas exhaustivas para garantizar su funcionamiento adecuado.
11. Encapsulado: posteriormente son ensamblados en un encapsulado adecuado y están listos para ser utilizados en dispositivos electrónicos.

Este es solo un resumen general del proceso de fabricación de circuitos integrados. Cabe destacar que el proceso completo es altamente complejo y requiere equipos y tecnologías avanzadas, junto con un control preciso de todos los pasos para garantizar la calidad y funcionalidad del chip final.

# ANTIGUOS INSTRUMENTOS DE LABORATORIO DE FÍSICA DE LA UNIVERSIDAD DE SALAMANCA

---

En la Figura 5 podemos observar obleas de Silicio de diferentes tamaños y tecnologías:

- 1.5-2" (años 60-70). Tecnología de 10  $\mu\text{m}$ , programa Apollo.
- 4" (años 80). Tecnología CMOS de 1.5  $\mu\text{m}$ .
- 6" (año 1999). Tecnología de 0.35  $\mu\text{m}$ , Lucent Microelectrónica, España.
- 8" (año 2005). Tecnología de 90nm, IMEC, Bélgica.
- 12" (año 2009). Tecnología de 32nm con dieléctrico de alta permitividad. IMEC, Bélgica.
- En la actualidad se comercializan obleas de 450mm.

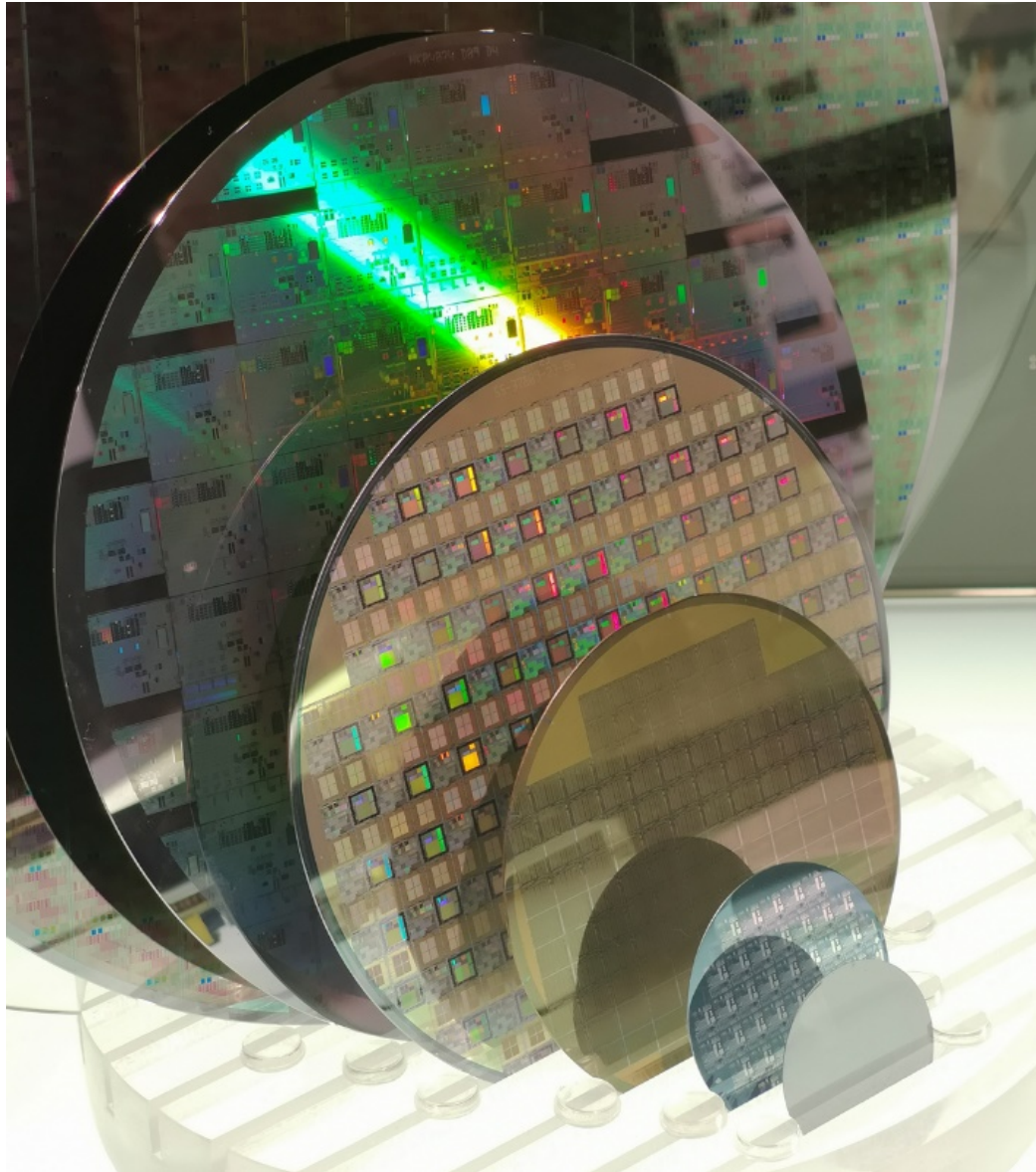


Figura 5. Colección de obleas del Departamento de Estructura de la Materia, Física Térmica y Electrónica. Universidad Complutense de Madrid (véase texto).

## ANTIGUOS INSTRUMENTOS DE LABORATORIO DE FÍSICA DE LA UNIVERSIDAD DE SALAMANCA

---

En la Figura 6 vemos obleas de Si de 4" (10,16 cm) cedidas y fabricadas por el Instituto de Microelectrónica de Barcelona. Centro Nacional de Microelectrónica en el CNM de Barcelona, tecnología CMOS- CNM25, de 2.5 $\mu$ m, sobre ella se han fabricado elementos para la caracterización y control de la tecnología. En las obleas se aprecian los circuitos integrados que, posteriormente cortados y encapsulados, darían lugar a un gran número de chips. Cuanto mayor es la oblea, más chips se obtienen a la vez en el proceso de fabricación, abaratando los costes.

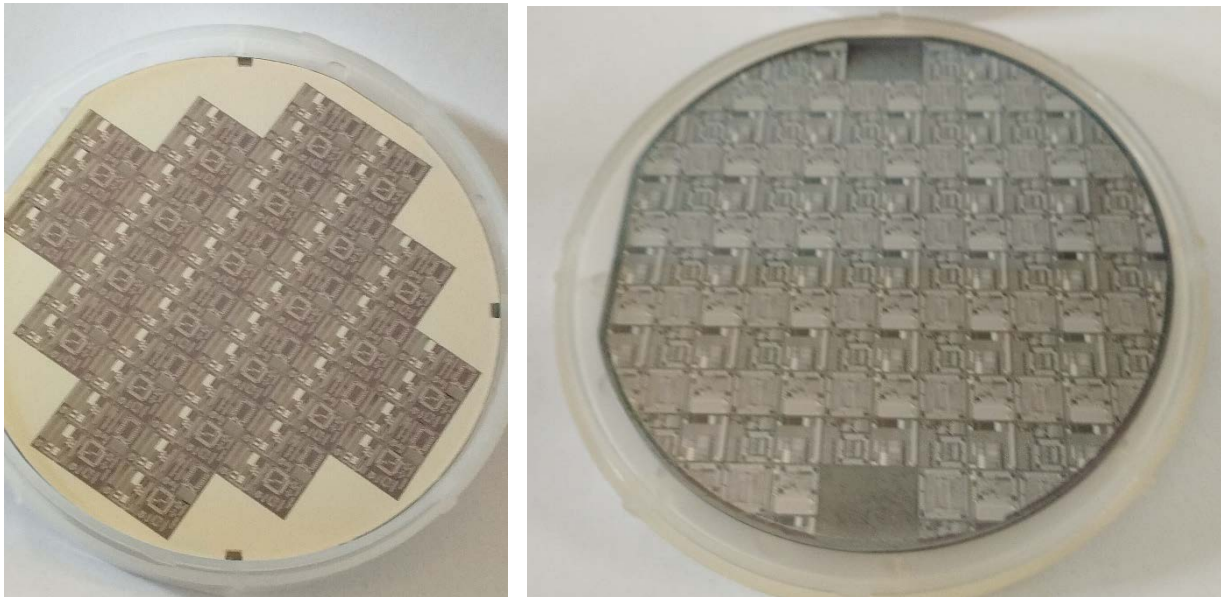


Figura 6. Obleas de silicio de 4" cedidas y fabricadas por el Instituto de Microelectrónica de Barcelona. Tecnología CMOS, CNM25. Cajas portadoras de obleas.

- <https://granrevoluciondelaelectronica.usal.es/chip/>
- <https://granrevoluciondelaelectronica.usal.es/computacion/sabias-que/>
- <https://granrevoluciondelaelectronica.usal.es/galeria/coleccion-de-obleas/>
- <https://semiconductor.samsung.com/news-events/tech-blog/3nm-gaa-mbcfet-unrivaled-sram-design-flexibility/>
- <https://www.geeknetic.es/Editorial/2679/Intel-4-El-proceso-que-estrena-Meteor-Lake-aportandole-un-20-de-eficiencia.html>
- <https://semiconductor.samsung.com/support/tools-resources/fabrication-process/semiconductor-encyclopedia-the-eight-essential-semiconductor-fabrication-processes-at-a-glance/>