

Experiencia docente en Ampliación y Estructura de Computadores

Gregorio Bemabé

Departamento de Ingeniería y Tecnología de
Computadores Universidad de Murcia. España

Email: gbernabe@dittec.um.es

Resumen—En este trabajo se describe el curso de Ampliación y Estructura de Computadores que se imparte en el Grado de Ingeniería Informática de la Universidad de Murcia. Se trata de una asignatura de seis créditos ECTS en los que el alumno dispone de 150 horas para asistir a las clases teóricas y a las sesiones de prácticas, realizar su trabajo personal y llevar a cabo la evaluación correspondiente. En el artículo se analiza la metodología de enseñanza, la temporización, la coordinación, la evaluación de la asignatura y los resultados obtenidos por los alumnos durante distintos cursos académicos.

Palabras clave—Experiencia docente; Ampliación y Estructura de Computadores; Arquitectura de Computadores; Ingeniería Informática; Metodología de enseñanza; Evaluación y resultados

I. INTRODUCCIÓN

La asignatura Ampliación y Estructura de Computadores forma parte del módulo Común del Grado en Ingeniería en Informática ofertado por la Universidad de Murcia [4]. La titulación toma como referente el Libro Blanco del Título de Grado en Ingeniería Informática [1], sobre el cual existe un amplio consenso entre las 56 universidades participantes y el documento publicado en el BOE de 4 de agosto de 2009 [12] sobre recomendaciones de competencias académicas, y que constituye el documento de competencias base sobre el que se ha elaborado la titulación. Dicha asignatura se imparte en el primer cuatrimestre del segundo curso de la titulación y consta de seis créditos ECTS. Algunos ejemplos similares se pueden encontrar en la Universidad de Granada [13], la Universidad de Almería [2] o la Universidad Politécnica de Cataluña [3].

La asignatura profundiza en los aspectos estudiados en la asignatura cuatrimestral (2º cuatrimestre) de primer curso “Estructura y Tecnología de Computadores” y representa un acercamiento del alumno al diseño de arquitecturas de altas prestaciones, estudiando los parámetros de diseño que más influyen en las prestaciones de una arquitectura moderna y evaluando diversas técnicas que permitirán aumentar el rendimiento tanto de la CPU (por ejemplo, técnicas de segmentación del procesador y planificación estática de instrucciones), así como del sistema de memoria de un computador. El objetivo general de esta asignatura es presentar un enfoque moderno e integrador de los niveles de estudio del computador, bajo el denominador común de las prestaciones, repasando diversas técnicas modernas de diseño de arquitecturas de alto rendimiento.

Las competencias, que el alumno será capaz de obtener al final de la asignatura, se encuentran recogidos en la guía docente [5] de la asignatura:

- Analizar el funcionamiento de un computador sencillo y escribir programas simples en su lenguaje máquina.
- Enlazar programas escritos en ensamblador con programas escritos en un lenguaje de alto nivel, y traducir de forma razonablemente eficiente código escrito en un lenguaje de alto nivel a ensamblador.
- Conocer, evaluar y comparar diversas arquitecturas, tanto aquellas que explotan el paralelismo a nivel de instrucción presente en una aplicación como las basadas en la explotación del paralelismo a nivel de hilo.
- Conocer el concepto de jerarquía de memoria, los distintos tipos de almacenamiento que la conforman y los principios de funcionamiento del subsistema de entrada/salida.
- Evaluar y comparar el rendimiento de diferentes variantes de un pequeño programa al ejecutarse sobre un computador con una configuración determinada.

La perspectiva que la asignatura introduce permite poner de manifiesto la importancia asociada al conocimiento de las características de la arquitectura del computador para mejorar sus prestaciones, justificando su presencia obligatoria en el segundo curso del Grado en Ingeniería Informática.

El temario de teoría, tal y como se especifica en la guía docente de la asignatura [5], incluye los siguientes contenidos:

- Tema 1. Análisis de prestaciones en arquitectura de computadores.
- Tema 2. Procesador segmentado.
- Tema 3. Segmentación avanzada y predicción de saltos.
- Tema 4. Planificación estática de instrucciones.
- Tema 5. Sistema de memoria de altas prestaciones.

Las distintas prácticas tratan de desarrollar y aplicar los conocimientos adquiridos en la parte teórica de la asignatura:

- Práctica 1. Medidas y evaluación del rendimiento en arquitectura.
- Práctica 2. Unidad de instrucciones segmentada.
- Práctica 3. Planificación de instrucciones en computadores segmentados.

- Práctica 4. Evaluación de prestaciones de la memoria cache.

Se debe realizar un esfuerzo de coordinación para que los contenidos teóricos y prácticos se impartan en el orden adecuado.

La Sección 2 resume los principales objetivos de las distintas asignaturas relacionadas con la Arquitectura de Computadores dentro de la titulación de Grado en Ingeniería Informática impartido por la Universidad de Murcia. A continuación, la Sección 3 explica la metodología de enseñanza, así como la temporización y coordinación necesaria para impartir la asignatura Ampliación y Estructura de Computadores. En la Sección 4 se describe la forma de evaluar la asignatura mientras que la Sección 5 analiza los resultados de la evaluación durante varios cursos académicos. Finalmente, la Sección 6 establece las conclusiones principales del presente artículo.

II. EL CONTEXTO DE LA ASIGNATURA

La Arquitectura de Computadores constituye uno de los pilares de la Ingeniería Informática, por lo que es importante explicar los principales objetivos de las distintas asignaturas relacionadas con dicha materia para comprender como se han determinado los contenidos de la asignatura Ampliación y Estructura de Computadores.

En el primer cuatrimestre de primer curso, la asignatura de formación básica Fundamentos de Computadores [9], de seis créditos ECTS, introduce al alumno en la organización y los principios de funcionamiento de un ordenador personal. Para ello, se realiza una primera aproximación a los temas básicos de representación de la información, los sistemas digitales, la arquitectura general de un computador (modelo de Von Neumann), los sistemas operativos, el proceso de generación de código máquina desde especificaciones en lenguajes de alto nivel (jerarquía de traducción) y las redes de computadores e Internet. A continuación, en el segundo cuatrimestre de primer curso, la asignatura Estructura y Tecnología de Computadores [8], perteneciente a la formación básica y con seis créditos ECTS, continúa los contenidos introducidos en Fundamentos de Computadores y supone la introducción a la Arquitectura de Computadores. Por lo tanto, se desarrolla al alumno el conocimiento de la estructura de un computador según el modelo von Neumann. A lo largo del curso, se muestra la funcionalidad de cada uno de los componentes principales de un computador: unidad central de proceso, memoria, entrada/salida y conexiones. En el primer cuatrimestre del tercer curso de la titulación se imparte la asignatura Arquitectura y Organización de Computadores [6] como obligatoria y teniendo asignados seis créditos ECTS. Dicha asignatura tiene como objetivo general mostrar a los alumnos los diferentes modelos de arquitectura existentes y que hacen uso del paralelismo a distintos niveles para aumentar el rendimiento, haciendo énfasis en el modelo de especial multiprocesador en un único chip (single-chip multiprocessor) adoptado reciente por la mayoría de fabricantes de microprocesadores. De esta forma, la asignatura aborda el estudio de los aspectos relacionados con la arquitectura de cada uno de los núcleos de ejecución, los cuales explotan el paralelismo a nivel de instrucción (ILP) para mejorar su rendimiento, así como los problemas que se plantean para

poder usar de manera eficiente varios de estos núcleos, más concretamente la organización de la jerarquía de memoria y la sincronización y comunicación entre los mismos.

Finalmente, en el cuarto curso de la titulación se imparten las asignaturas optativas de seis créditos ECTS:

- Arquitecturas Multimedia y de Propósito Específico [7].
- Programación de Arquitecturas Multinúcleo [10].

La primera asignatura describe la arquitectura y el funcionamiento de arquitecturas diseñadas específicamente para el procesamiento de aplicaciones multimedia, mientras que la segunda hace especial énfasis en los aspectos prácticos de uso, programación y evaluación del rendimiento de los procesadores multinúcleo.

III. METODOLOGÍA DE ENSEÑANZA

En esta sección se describe la metodología de enseñanza, la temporización y la coordinación a realizar entre los distintos contenidos teóricos y prácticos en función de los conceptos de aprendizaje a desarrollar. Las clases teóricas se realizan en un aula con una capacidad de 120 personas en sesiones de 2 horas, mientras que las prácticas se llevan a cabo en un laboratorio con 20 ordenadores en sesiones de 1 hora y 40 minutos. En la Tabla I se puede observar la planificación establecida y la coordinación necesaria entre los temas de teoría y las distintas prácticas para impartir la asignatura en un cuatrimestre de 15 semanas. Se trata de una asignatura obligatoria para todos los estudiantes del grado que tiene asignados seis créditos ECTS, de los cuales 60 horas se han destinado a las clases teóricas y prácticas, y 90 horas para actividades y trabajo no presencial de los alumnos.

TABLA I: PLANIFICACIÓN DE LA ASIGNATURA AMPLIACIÓN Y ESTRUCTURA DE COMPUTADORES EN UN CUATRIMESTRE (15 SEMANAS)

Sema	Teoría	Práctic
1	Tema	
2	Tema	Práctic
3	Tema	Práctic
4	Tema	
5	Tema	Práctic
6	Tema	Práctic
7	Tema	Práctic
8	Tema	
9	Tema	Práctic
10	Tema	Práctic
11	Contr	Práctic
12	Tema	
13	Tema	Práctic
14	Tema	Práctic
15	Tema	Práctic

En todos y cada uno de los temas de teoría, y como parte importante para la motivación y seguimiento del alumno de la asignatura [14][16], el profesor propondrá una actividad a realizar de forma individual o en equipo como un problema del boletín de ejercicios del tema correspondiente, la participación activa en clase mediante resolución de cuestiones, analizar un determinado programa en ensamblador del DLX, etc. Dicha actividad será entregada por el alumno y corregida por el

profesor para tener una buena retroalimentación entre ambas partes.

A. Tema 1. Análisis de prestaciones en arquitectura de computadores

El primer tema analiza la definición de rendimiento, las métricas populares como el Tiempo de ejecución, MIPS o MFLOPS y la Ley de Amdahl. Se muestra al alumno como comparar resultados a través de la obtención de varias medidas y la comparativa entre programas. Finalmente, se presentan los distintos Programas de prueba (benchmarks) disponibles. Estos conceptos se presentan en el aula haciendo uso de una metodología expositiva con lecciones magistrales participativas y medios audiovisuales durante 2 horas. Intercalados con las explicaciones teóricas se resuelven problemas relacionados con la materia guiados por el profesor de forma individual y grupal durante otras 2 horas.

Una vez explicados los conceptos teóricos del tema 1, se comienza a impartir la práctica 1 durante 2 sesiones de prácticas. Los alumnos disponen de un boletín guiado y de las explicaciones del profesor en el laboratorio de prácticas para que el alumno se familiarice con las fórmulas de cálculo del tiempo de ejecución, entienda el concepto de CPI y cómo calcularlo, y tome conciencia de que una mejora en una parte de un sistema no siempre consigue mejorar el rendimiento global. Además, se verá cómo calcular diversas medidas resumen del rendimiento en función de la métrica empleada. Los alumnos, agrupados en equipos de dos componentes y sin la presencia del profesor, dispondrán de una tercera sesión de prácticas para terminar de resolver y preparar la memoria explicativa a entregar con la resolución de la práctica.

B. Tema 2. Procesador segmentado

El segundo tema introduce el concepto de segmentación, describe la segmentación para la ejecución de instrucciones mediante un camino de datos y control segmentado, muestra los distintos riesgos de la segmentación (estructurales, de datos y de control), y concluye con la explicación sobre las excepciones y su implementación. Los conceptos teóricos son explicados por el profesor mediante lecciones magistrales durante 4 horas, a las que se añaden, de forma intercalada, otras 2 horas de resolución de problemas.

En cuanto el alumno ha recibido la explicación de los conceptos relacionados con la segmentación, durante 3 sesiones de prácticas se lleva a cabo el boletín guiado de la práctica 2 en la que, en primer lugar, se utiliza un simulador del computador DLX segmentado para asentar los conocimientos relacionados con el camino de datos y control segmentado. Posteriormente, se analiza la influencia de los riesgos de control y datos en las prestaciones de la unidad de instrucción segmentada mediante el análisis de varios programas en ensamblador y finalmente, el alumno analiza la relación entre un programa escrito en un lenguaje de alto nivel y su traducción a lenguaje máquina. De nuevo, los distintos grupos de dos alumnos dispondrán de una

sesión de prácticas adicional para finalizar la resolución de la práctica.

C. Tema 3. Segmentación avanzada y predicción de saltos

El tema 3 introduce el concepto de adelantamiento para mitigar los riesgos de datos. De igual forma, se explica la predicción de saltos estática y dinámica para mitigar los riesgos de control. También, se aborda la segmentación del procesador DLX para punto flotante y se presentan las principales ideas de los cauces con terminación fuera de orden. Por la complejidad de los distintos conceptos, se presentan numerosos ejemplos reales y secuencias en lenguaje ensamblador DLX durante 6 horas de explicaciones magistrales. La resolución guiada de problemas durante 2 horas refuerza al alumno para detectar y mitigar riesgos de datos y control en distintas secuencias o programas reales en ensamblador DLX.

D. Tema 4. Planificación estática de instrucciones

En el cuarto tema se explican y se realizan ejercicios durante 2 horas para explotar el paralelismo a nivel de instrucción (ILP) y llevar a cabo planificación estática en tiempo de compilación mediante el análisis de bucles o dependencias.

La práctica 3 muestra al alumno como el rendimiento obtenido por una determinada arquitectura segmentada depende en gran medida de la calidad del código ejecutado, y cómo se puede optimizar el rendimiento de una arquitectura dada modificando adecuadamente el software que la utiliza. El boletín guiado de esta práctica se realiza durante 3 sesiones de prácticas, más una cuarta sesión sin la presencia del profesor, para terminar de resolver la práctica por parte de los grupos de dos alumnos. El alumno tiene que optimizar varios programas en lenguaje ensamblador DLX, teniendo en cuenta los distintos conceptos explicados en los temas 3 y 4.

E. Tema 5. Sistema de memoria de altas prestaciones

El último tema de la asignatura realiza una introducción a los sistemas de memoria incluyendo la memoria virtual y las técnicas de traducción rápida de direcciones virtuales. A continuación, el profesor muestra el diseño de una jerarquía de caches de alto rendimiento y analiza mediante varias alternativas como reducir la tasa de fallos, la penalización por fallo y el tiempo de acierto en caches. Las 6 horas de clases magistrales y 2 horas de resolución guiada de problemas se completan con la explicación de distintas organizaciones de la memoria principal.

En la práctica 4, a través de una herramienta de simulación software de jerarquías de memorias cache, se muestra al alumno durante 3 sesiones de prácticas, la forma de analizar el rendimiento de un determinado diseño, así como la comprobación del rendimiento obtenido por dicho diseño tiene una dependencia importante del tipo de aplicación ejecutada, y cómo se puede optimizar el rendimiento de una jerarquía dada modificando adecuadamente el software que la utiliza. Los alumnos tendrán que analizar y optimizar un determinado

algoritmo mediante distintas técnicas para reducir la tasa de fallos, la penalización por fallos y el tiempo de acierto en caches.

IV. EVALUACIÓN

La evaluación de la asignatura se realiza en dos partes, teoría y prácticas, que se califican de forma independiente. La calificación de la parte de teoría determinará el 70 % de la nota final y la de prácticas el 30 %. Es necesario superar ambas partes para poder aprobar la asignatura. Aunque la asignatura es presencial y la asistencia es obligatoria, ésta no se tiene en cuenta a la hora de calificar la asignatura. Sin embargo es responsabilidad del alumno asistir a las clases de teoría, seminarios, tutorías y clases de prácticas.

La nota final de la asignatura se obtiene haciendo la media ponderada de la parte de teoría y la de prácticas, una vez que estén aprobadas ambas partes de forma independiente. La asignatura se considerará aprobada cuando la nota final obtenida sea igual o superior a 5.

A. Evaluación de la parte de teoría

La evaluación de la parte de teoría se realizará mediante un examen final teórico-práctico que constará de dos partes: una parte tipo test y una parte de problemas. La parte tipo test supone el 50 % de la nota del examen de teoría y será necesario obtener al menos 1.67 puntos (de los 5).

TABLA II: BONIFICACIÓN A LA NOTA DE TEORÍA SEGÚN LA NOTA DEL CONTROL

Nota del control	Bonificación
[4-5]	0.25
[5-7]	0.50
[7-9]	0.75
[9-10]	1.00

Además del examen final, se realizará un control en la semana 11 del cuatrimestre. Este control es opcional y no eliminatorio, y su finalidad principal es ofrecerle al alumno la oportunidad de enfrentarse a una prueba similar al examen final de teoría. La nota obtenida en este control dará lugar a una bonificación para sumar a la nota final del examen de teoría, según se puede observar en la Tabla II.

Las diversas actividades que el profesor organizará a lo largo del curso (realización de ejercicios, participación activa en clase, asistencia a clase, seminarios y tutorías y otras), podrán suponer 0.5 puntos adicionales a la nota final del examen de teoría. La bonificación máxima que un alumno puede obtener entre el examen de control y las diferentes actividades mencionadas anteriormente es de 1 punto.

La parte de teoría se considerará aprobada si la nota del examen más la posible bonificación es mayor o igual a 5.

B. Evaluación de la parte de prácticas

La evaluación de la parte prácticas se hará mediante la entrega de los cuatro boletines de prácticas, descritos en la Sección III, y la realización de una entrevista de prácticas de los dos miembros del grupo de prácticas con el profesor de la asignatura. Será imprescindible haber entregado todos los boletines en el

plazo establecido y presentarse a la entrevista de prácticas para aprobar la parte de prácticas.

La nota final de prácticas será la media ponderada de las notas individuales de los boletines, cuyos pesos son, respectivamente: 10 %, 20 %, 30 % y 40 %.

V. RESULTADOS

En la Figura 1, se puede observar la Tasa de éxito y la Tasa de rendimiento de los alumnos durante las convocatorias de febrero desde el año 2012 hasta el 2016. Para cada convocatoria, aparecen los resultados de ambas tasas sin tener en cuenta la bonificación adicional de la parte teórica (representado por el año de la convocatoria, por ejemplo 2014), que puede ser como máximo 1 punto, y teniendo en cuenta dicha bonificación adicional en la parte de teoría (que aparece en el gráfico como el año de la convocatoria acompañado de un guion y 1P, por ejemplo 2015 – 1P).

Tal y como se puede ver en la Figura 1, tanto la Tasa de éxito como la Tasa de rendimiento aumentan considerablemente al tener en cuenta la bonificación adicional de la parte teórica. Por ejemplo, en el año 2013 la Tasa de éxito aumenta un 35% mientras que la Tasa de Rendimiento aumenta un 14%. De forma similar, en el año 2016 las Tasas de éxito y rendimiento aumentan un 34% y un 22%, respectivamente. Dicha tendencia pone de manifiesto que la consecución de la bonificación en la parte teórica motiva al alumno y fomenta que participe activamente en la asignatura.

En la Figura 2, se presenta la Tasa de éxito de los alumnos durante la segunda convocatoria de la asignatura, que se realiza en el mes de junio, desde el año 2012 hasta el 2015, y la tercera convocatoria de la asignatura, que se realizó en septiembre durante los años 2012 y 2013. Como se puede observar, aunque en una menor medida, se vuelve a repetir la tendencia descrita en la convocatoria de febrero, en la cual la Tasa de éxito aumenta al tener en cuenta la bonificación de la parte de teoría. Con respecto a la convocatoria de junio, el incremento de la Tasa de éxito es menor que en el resto de las convocatorias, llegando a ser nula en los años 2013 y 2015, mientras que aumenta en un 11 % y un 6 % en los años 2012 y 2014, respectivamente. La tercera convocatoria alcanza valores similares a la de febrero, como por ejemplo en septiembre de 2012 donde la Tasa de éxito se incrementa en un 18 %, mientras que en julio de 2014 aumenta un 20 %. Sin embargo, no se producen cambios significativos o importantes al anticipar la tercera convocatoria al mes de julio.

En la Tabla III, se muestra la Tasa de rendimiento para la asignatura Ampliación y Estructura de Computadores y la media de la titulación Grado en Ingeniería Informática para tres cursos académicos [11]. Los datos ponen de manifiesto que los resultados de la asignatura están muy cercanos al comportamiento del resto de las asignaturas de la titulación durante el curso 2011-2012, pero que a partir de ese momento hay una tendencia en la que se obtienen un mejor desempeño de la asignatura con respecto a la media de la titulación. Estos resultados determinan que tanto el trabajo de los profesores de la asignatura como el de los alumnos están mejorando a lo largo del tiempo consiguiendo unas mejores tasas de rendimiento.

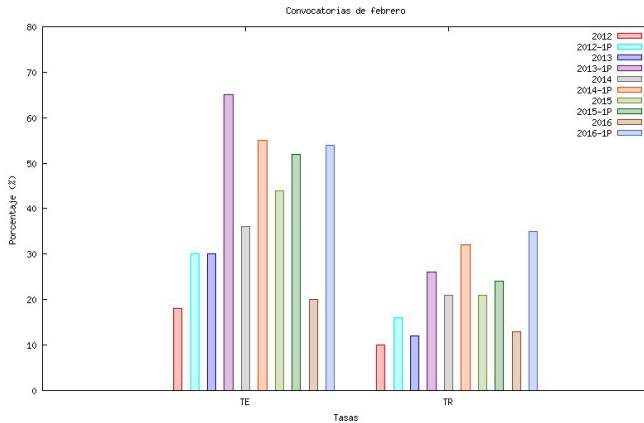


Fig. 1: Tasa de éxito (TE) y Tasa de rendimiento (TR) de los alumnos en las convocatorias de febrero

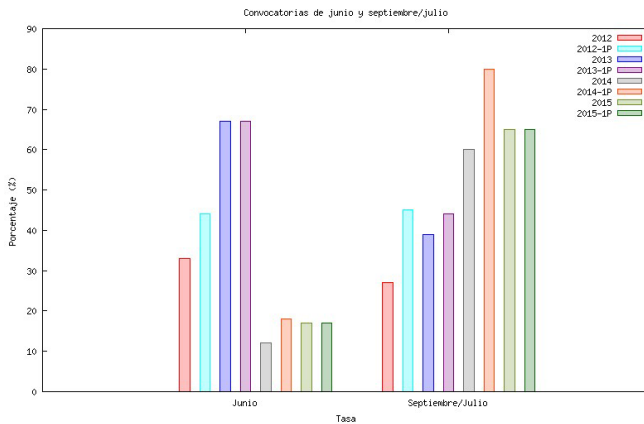


Fig. 2. Tasa de éxito de los alumnos en las convocatorias de junio y septiembre/julio

Tabla III: Tasa de rendimiento (TR) de la asignatura Ampliación y Estructura de Computadores (AEC) y media de la titulación Grado en Ingeniería Informática (II)

Curso	TR-Asignatura AEC	TR-Media Titulación II
2011-2012	31,15 %	32,26 %
2012-2013	50,00 %	41,14 %
2013-2014	51,79 %	45,33 %

VI. CONCLUSIONES

En este trabajo se han descrito los contenidos teóricos y prácticos de la asignatura Ampliación y Estructura de Computadores de segundo curso del Grado en Ingeniería Informática impartido por la Universidad de Murcia, así como las competencias que adquiere el alumno al superar la asignatura. Dichos contenidos vienen determinados por la

Gregorio Bernabé. *Experiencia docente en Ampliación y Estructura de Computadores*

pertenencia a la materia Arquitectura de Computadores, por lo que se han descrito los principales objetivos de las asignaturas relacionadas con dicha materia que se imparten en la titulación.

La metodología de enseñanza, así como la temporización y la coordinación de los diferentes temas de teoría y prácticas a realizar constituyen un aspecto clave para conseguir unos buenos resultados de aprendizaje. Una vez establecidos los criterios de evaluación, se han analizado los resultados obtenidos por los alumnos durante varios cursos académicos. Dichos resultados han puesto de manifiesto unas buenas tasas de rendimiento, similares o superiores a los de la media de la titulación, y que la realización de diferentes actividades como un problema a resolver en cada uno de los temas de teoría, un control para enfrentarse a una situación similar al examen final o el análisis de un programa en ensamblador del DLX, mediante las cuales el alumno puede conseguir una bonificación adicional, máxima de un punto en la nota de teoría, influyen, de forma determinante, en el incremento de las Tasas de éxito y de rendimiento en las distintas convocatorias y a lo largo de distintos cursos académicos.

Como trabajo futuro y con el objetivo de mejorar los resultados obtenidos, se van a implantar en la asignatura algunas líneas de actuación de innovación docentes como desarrollo de controles virtuales de cada uno de los temas de la asignatura para evaluar los conocimientos e indicar a los alumnos aquellas partes en las que deben afianzar y mejorar sus conocimientos, incorporación de video-tutoriales de algunos conceptos clave de la asignatura para que el alumno refuerce o termine de comprender conocimientos importantes de la materia, incorporación de video-tutoriales de algunos problemas resueltos para mejorar la comprensión, en los que el alumno sea capaz de resolver problemas similares o de mayor complejidad, y programación de varias sesiones siguiendo la metodología Flipped Classroom [15], durante las cuales los alumnos resolverán ejercicios y actividades (similares a las propuestas en los exámenes), en grupos de 3 o 4 alumnos.

AGRADECIMIENTOS

El presente trabajo ha sido financiado por el Ministerio de Economía y Competitividad (MINECO) del gobierno Español y fondos FEDER de la Comisión Europea con el proyecto TIN2015-66972-C5-3-R.

REFERENCIAS

- [1] Agencia Nacional de Evaluación de la Calidad y Acreditación (ANECA). Libro Blanco del Título de Grado en Ingeniería Informática. http://www.aneca.es/media/150388/libroblancojun05_informatica.pdf, 2005.
- [2] Universidad de Almería. Guía docente de la asignatura Arquitectura de Computadores. <https://portafirma.ual.es/pfirma/downloadReport/file?dDocument=JCpL9573Er&idRequest=DKU1wEjyJO>, 2016.
- [3] Universidad Politécnica de Barcelona. Guía docente de la asignatura Arquitectura de Computadores. <http://www.fib.upc.edu/es/estudiar-engineeria-informatica/assignatures.html?assign=AC#tabs-1>, 2016.
- [4] Universidad de Murcia. Título de Grado en Ingeniería Informática. http://www.um.es/informatica/index.php?pagina=grado_ii_2011_-_descripcion_del_titulo, 2009.
- [5] Universidad de Murcia. Guía docente de la asignatura Ampliación y Estructura de Computadores. https://aulavirtual.um.es/umugdocente-tool/guiahtml/1889_2015_G_E, 2016.
- [6] Universidad de Murcia. Guía docente de la asignatura Arquitectura y Organización de Computadores. https://aulavirtual.um.es/umugdocente-tool/guiahtml/1909_2015_G_E, 2016.
- [7] Universidad de Murcia. Guía docente de la asignatura Arquitecturas Multimedia y de Propósito Específico. https://aulavirtual.um.es/umugdocente-tool/guiahtml/1927_2015_G_E, 2016.
- [8] Universidad de Murcia. Guía docente de la asignatura Estructura y Tecnología de Computadores. https://aulavirtual.um.es/umugdocente-tool/guiahtml/1893_2015_G_E, 2016.
- [9] Universidad de Murcia. Guía docente de la asignatura Fundamentos de Computadores. https://aulavirtual.um.es/umugdocente-tool/guiahtml/1889_2015_G_E, 2016.
- [10] Universidad de Murcia. Guía docente de la asignatura Programación de Arquitecturas Multimediale. https://aulavirtual.um.es/umugdocente-tool/guiahtml/3870_2015_G_E, 2016.
- [11] Universidad de Murcia. Resultados académicos. <http://www.um.es/web/unica/contento/titulaciones/resultados-formacion/resultados-academicos>, 2016.
- [12] España. Resolución de 8 de junio de 2009, de la Secretaría General de Universidades, por la que se da publicidad al Acuerdo del Consejo de Universidades, por el que se establecen recomendaciones para la propuesta por las universidades de memorias de solicitud de títulos oficiales en los ámbitos de la Ingeniería Informática, Ingeniería Técnica Informática e Ingeniería Química. BOE, num. 187, 4 de agosto de 2009. <https://www.boe.es/boe/dias/2009/08/04/pdfs/BOE-A-2009-12977.pdf>, 2009.
- [13] Julio Ortega y Mancia Anguita. Enseñanza y aprendizaje de Ingeniería de Computadores. *Revista de Experiencias Docentes en Ingeniería de Computadores*, (2):13–26, 2012. <http://hdl.handle.net/10481/20528>.
- [14] Julio Ortega, Mancia Anguita, Miguel Damas y Jesús González. Enseñanza y aprendizaje de Ingeniería de Computadores. *Revista de Experiencias Docentes en Ingeniería de Computadores*, (3):3–22, Mayo 2013. <http://hdl.handle.net/10481/26351>.
- [15] Alfredo Prieto, David Díaz, Jorge Monserrat y Eduardo Reyes. Experiencias de aplicación de estrategias de gamificación a entornos de aprendizaje universitario. *ReVision*, 7(2), 2014.
- [16] Ana T. Torres-Ayala and Geoffrey L. Herman. Motivating learners: A primer for engineering teaching assistants. In *2012 ASEE Annual Conference*, San Antonio, Texas, June 2012. ASEE Conferences. <https://peer.asee.org/21706>.